

01. 2. 2005

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 1 2 月 2 日
Date of Application:

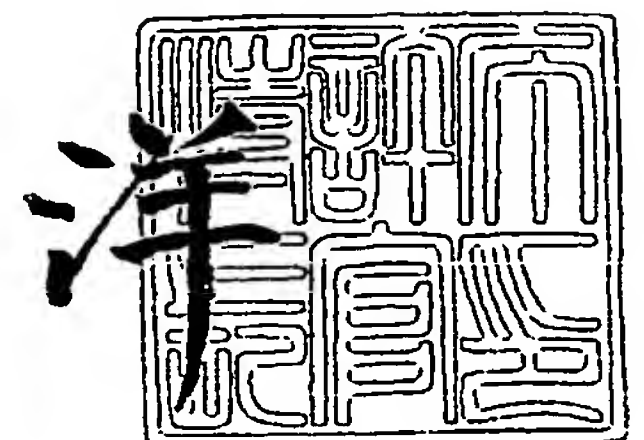
出 願 番 号 特 願 2 0 0 3 - 4 0 3 8 4 8
Application Number:
[ST. 10/C] : [J P 2 0 0 3 - 4 0 3 8 4 8]

出 願 人 株式会社半導体エネルギー研究所
Applicant(s):

2 0 0 5 年 3 月 9 日

特許庁長官
Commissioner,
Japan Patent Office

小 川



【書類名】 特許願
【整理番号】 P007540
【提出日】 平成15年12月 2日
【あて先】 特許庁長官 殿
【発明者】
 【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究
 所内
 【氏名】 山崎 舜平
【発明者】
 【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究
 所内
 【氏名】 前川 慎志
【発明者】
 【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究
 所内
 【氏名】 神野 洋平
【特許出願人】
 【識別番号】 000153878
 【氏名又は名称】 株式会社半導体エネルギー研究所
 【代表者】 山崎 舜平
【手数料の表示】
 【予納台帳番号】 002543
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1

【書類名】 特許請求の範囲**【請求項 1】**

二つの基板に液晶を挟持させた液晶表示装置であって、
一方の基板上に形成された少なくとも一の導電体の周囲には、樹脂が形成されていることを特徴とする液晶表示装置。

【請求項 2】

二つの基板に液晶を挟持させた液晶表示装置であって、
一方の基板上に形成された少なくとも一の導電体の周囲には、樹脂が形成されており、
前記導電体は、3d遷移元素若しくはその酸化物、窒化物又は酸窒化物を含む層に接して形成されていることを特徴とする液晶表示装置。

【請求項 3】

能動素子を有する基板と、対向基板との間に液晶を挟持させた液晶表示装置であって、
前記能動素子を有する基板上に形成された少なくとも一の導電体の周囲には、樹脂が形成されていることを特徴とする液晶表示装置。

【請求項 4】

能動素子を有する基板と、対向基板との間に液晶を挟持させた液晶表示装置であって、
前記能動素子を有する基板上に形成された少なくとも一の導電体の周囲には、樹脂が形成されており、
前記導電体は、3d遷移元素若しくはその酸化物、窒化物又は酸窒化物を含む層に接して形成されていることを特徴とする液晶表示装置。

【請求項 5】

能動素子を有する基板と、対向基板との間に液晶を挟持させた液晶表示装置であって、
前記能動素子を有する基板上に形成された少なくとも一の導電体の周囲には、樹脂が形成されており、

前記能動素子のチャネル領域となる半導体膜上には、ポリイミド、アクリル、又はシリコンと酸素との結合で骨格構造が構成され、置換基に少なくとも水素を含む材料、若しくは置換基にフッ素、アルキル基、または芳香族炭化水素のうち少なくとも一種を有する材料からなるチャネル保護膜が形成されていることを特徴とする液晶表示装置。

【請求項 6】

能動素子を有する基板と、対向基板との間に液晶を挟持させた液晶表示装置であって、
前記能動素子を有する基板上に形成された少なくとも一の導電体の周囲には、樹脂が形成されており、かつ、前記導電体は、3d遷移元素若しくはその酸化物、窒化物又は酸窒化物を含む層に接して形成されており、

前記能動素子のチャネル領域となる半導体膜上には、ポリイミド、アクリル、又はシリコンと酸素との結合で骨格構造が構成され、置換基に少なくとも水素を含む材料、若しくは置換基にフッ素、アルキル基、または芳香族炭化水素のうち少なくとも一種を有する材料からなるチャネル保護膜が形成されていることを特徴とする液晶表示装置。

【請求項 7】

請求項 1 乃至 6 のいずれか一項において、
前記樹脂は、透明感光性樹脂であることを特徴とする液晶表示装置。

【請求項 8】

請求項 3 乃至 6 のいずれか一項において、
前記樹脂は、カラーフィルタ機能を備えていることを特徴とする液晶表示装置。

【請求項 9】

請求項 1 又は 2 において、
他の基板にはカラーフィルタ層が形成されており、該カラーフィルタ層の周囲には、ブラックマトリクスが形成されていることを特徴とする液晶表示装置。

【請求項 10】

請求項 3 乃至 6 のいずれか一項において、
前記対向基板にはカラーフィルタ層が形成されており、該カラーフィルタ層の周囲には

、ブラックマトリクスが形成されていることを特徴とする液晶表示装置。

【請求項 11】

請求項 1 乃至 10 のいずれか一項において、

前記導電体は、Ag、Cu、Au 又は Ni を含むことを特徴とする液晶表示装置。

【請求項 12】

基板上に、ゲート電極層をパターン形成するための樹脂を形成し、

前記樹脂の間に、第 1 の導電材料を含む組成物を吐出することによりゲート電極層を形成し、

前記ゲート電極層上にゲート絶縁膜を形成し、

前記ゲート絶縁膜上に半導体膜を形成し、

前記半導体膜上に不純物元素を含む半導体膜を形成し、

前記不純物元素を含む半導体膜上に、第 2 の導電材料を含む組成物を吐出することによりソース電極層及びドレイン電極層を形成することによって作製された能動素子を有する基板と、対向基板との間に液晶を挟持させることを特徴とする液晶表示装置の作製方法。

【請求項 13】

基板上に、ゲート電極層をパターン形成するための第 1 の樹脂を形成し、

前記第 1 の樹脂の間に、第 1 の導電材料を含む組成物を吐出することによりゲート電極層を形成し、

前記ゲート電極層上にゲート絶縁膜を形成し、

前記ゲート絶縁膜上に半導体膜を形成し、

前記半導体膜上に不純物元素を含む半導体膜を形成し、

前記不純物元素を含む半導体膜及び前記ゲート絶縁膜上に、ソース電極層及びドレイン電極層をパターン形成するための第 2 の樹脂を形成し、

前記第 2 の樹脂の間に、第 2 の導電材料を含む組成物を吐出することにより、ソース電極層及びドレイン電極層を形成する

ことによって作製された能動素子を有する基板と、対向基板との間に液晶を挟持させることを特徴とする液晶表示装置の作製方法。

【請求項 14】

請求項 12 において、

前記樹脂を形成する前又は形成した後に、下地前処理を行うことを特徴とする液晶表示装置の作製方法。

【請求項 15】

請求項 13 において、

前記第 1 の樹脂を形成する前又は形成した後に、下地前処理を行うことを特徴とする液晶表示装置の作製方法。

【請求項 16】

請求項 12 において、

前記樹脂と前記第 1 の導電材料を含む組成物は、液滴吐出法によって同時に形成されることを特徴とする液晶表示装置の作製方法。

【請求項 17】

請求項 13 において、

前記第 1 の樹脂と前記第 1 の導電材料を含む組成物、又は前記第 2 の樹脂と前記第 2 の導電材料を含む組成物は、液滴吐出法によって同時に形成されることを特徴とする液晶表示装置の作製方法。

【請求項 18】

請求項 12 又は 13 において、

前記樹脂は、透明感光性樹脂であることを特徴とする液晶表示装置の作製方法。

【請求項 19】

請求項 12 又は 13 において、

前記樹脂は、カラーフィルタ機能を備えていることを特徴とする液晶表示装置の作製方法。

【請求項 20】

請求項 12 乃至 18 のいずれか一項において、
前記対向基板にはカラーフィルタ層が形成されており、該カラーフィルタ層の周囲には、ブラックマトリクスが形成されていることを特徴とする液晶表示装置の作製方法。

【請求項 21】

請求項 12 乃至 20 のいずれか一項において、
前記第 1 又は第 2 の導電材料は、Ag、Cu、Au 又は Ni を含むことを特徴とする液晶表示装置の作製方法。

【請求項 22】

請求項 12 乃至 20 のいずれか一項において、
前記第 1 又は第 2 の導電材料は、Cu をバッファ層を介して Ag で包んだ形状を有する粒子からなり、
該バッファ層は、Ni 又は NiB（ニッケルボロン）からなることを特徴とする液晶表示装置の作製方法。

【請求項 23】

請求項 12 乃至 22 のいずれか一項において、
前記半導体膜又は不純物元素を含む半導体膜は、水素若しくはハロゲン水素が添加された非単結晶半導体、又は多結晶半導体からなることを特徴とする液晶表示装置の作製方法。

【請求項 24】

請求項 14 又は 15 において、
前記下地前処理は、3d 遷移元素若しくはその酸化物、窒化物若しくは酸窒化物を含む層、ポリイミド、アクリル、又はシリコンと酸素との結合で骨格構造が構成され、置換基に少なくとも水素を含む材料、若しくは置換基にフッ素、アルキル基、または芳香族炭化水素のうち少なくとも一種を有する材料の形成であることを特徴とする液晶表示装置の作製方法。

【請求項 25】

請求項 24 において、
前記 3d 遷移元素は、Ti（チタン）であることを特徴とする液晶表示装置の作製方法。

【請求項 26】

請求項 14 又は 15 において、
前記下地前処理は、プラズマ処理であることを特徴とする液晶表示装置の作製方法。

【書類名】 明細書

【発明の名称】 液晶表示装置及びその作製方法

【技術分野】

【0001】

本発明は、大面積ガラス基板上に形成したトランジスタ等の能動素子をもって構成される液晶表示装置及びその製造方法に関する。特に、インクジェット法に代表される液滴吐出法を用いた液晶表示装置及びその作製方法に関するものである。

【背景技術】

【0002】

従来、ガラス基板上の薄膜トランジスタ（以下「TFT」ともいう。）によって構成される、所謂アクティブマトリクス駆動方式の液晶表示パネルは、半導体集積回路の製造技術と同様に、フォトリソグラフィーを使った光露光工程により、各種薄膜をパターニングすることにより製造されてきた。

【0003】

これまで、一枚のマザーガラス基板から複数の液晶表示パネルを切り出して、大量生産を効率良く行う生産技術が採用されてきた。マザーガラス基板のサイズは、1990年初頭における第1世代の300×400mmから、2000年には第4世代となり680×880mm若しくは730×920mmへと大型化して、一枚の基板から多数の表示パネルが取れるように生産技術が進歩してきた。

【0004】

ガラス基板若しくは表示パネルのサイズが小さい場合には、露光装置により比較的簡便にパターニング処理を行うことが可能であったが、基板サイズが大型化するにつれ、1回の露光処理で表示パネルの全面を同時に処理することが不可能となっていた。その結果、フォトリソグラフィーが塗布された領域を複数に分割して、所定のブロック領域毎に露光処理を行い、順次それを繰り返して基板全面の露光を行う方法などが開発されてきた（例えば、特許文献1参照。）。

【特許文献1】 特開平11-326951号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

しかしながら、ガラス基板のサイズは、第5世代で1000×1200mm若しくは1100×1300mmへとさらに大型化し、第6世代では1500×1800mm、第7世代では2000×2200mm、若しくはそれ以上の畳6畳分（2700×3600mm）サイズが想定されるにつれ、従来のパターニング方法のみによるプロセスでは、生産性良く、低コストで表示パネルを製造することが困難となってきた。すなわち、つなぎ露光により多数回の露光処理を行えば処理時間は増大し、基板の大型化に対応することが困難となってきた。

【0006】

そればかりでなく、基板の全面に各種の被膜を形成し、僅かな領域を残してエッチング除去する工法では、材料コストを浪費し、重金属等を含む多量の廃液を処理することが要求されてしまうという問題点が内在していた。

【0007】

本発明は、このような状況に鑑みて成されたものであり、材料の利用効率を向上させ、かつ、作製工程を簡略化して作製可能な液晶表示装置及びその製造技術を提供することを目的としている。

【課題を解決するための手段】

【0008】

本発明に係る液晶表示装置は、液晶を挟持する二つの基板のうち、一方の基板上に形成された少なくとも一の導電体の周囲には、樹脂が形成されていることを特徴としている。

【0009】

ここで導電体とは、アクティブマトリクス型液晶表示装置の画素部分や周辺回路部分に用いられるTFT等の半導体素子に代表される能動素子や、回路に含まれるゲート電極、ゲート配線、容量配線、ソース電極、ドレイン電極、ソース配線、ドレイン配線、画素電極等のあらゆる導電体を指す。

【0010】

また、導電体の材料としては、導電体の用途、機能、面積等に応じて種々の材料を選択することができるが、代表的なものとして、銀(Ag)、銅(Cu)、金(Au)、ニッケル(Ni)、白金(Pt)、クロム(Cr)、スズ(Sn)、パラジウム(Pd)、イリジウム(Ir)、ロジウム(Rh)、ルテニウム(Ru)、レニウム(Re)、タンゲステン(W)、アルミニウム(Al)、タンタル(Ta)、インジウム(In)、テルル(Te)、モリブデン(Mo)、カドミウム(Cd)、亜鉛(Zn)、鉄(Fe)、チタン(Ti)、シリコン(Si)、ゲルマニウム(Ge)、ジルコニウム(Zr)、バリウム(Ba)、アンチモン鉛、酸化スズ・アンチモン、フッ素ドーパ酸化亜鉛、炭素(C)、グラファイト、グラッシーカーボン、リチウム(Li)、ベリリウム(Be)、ナトリウム(Na)、マグネシウム(Mg)、カリウム(K)、カルシウム(Ca)、スカンジウム(Sc)、マンガン(Mn)、ジルコニウム(Zr)、ガリウム(Ga)、ニオブ(Nb)、ナトリウム-カリウム合金、マグネシウム/銅混合物、マグネシウム/銀混合物、マグネシウム/アルミニウム混合物、マグネシウム/インジウム混合物、アルミニウム/酸化アルミニウム混合物、リチウム/アルミニウム混合物等、ハロゲン化銀の微粒子等、又は分散性ナノ粒子、あるいは、透明導電膜として用いられる酸化インジウムスズ(ITO: Indium Tin Oxide)、酸化亜鉛(ZnO: Zinc Oxide)、ガリウムを添加した酸化亜鉛(GZO)、酸化インジウムに2~20%の酸化亜鉛を混合した酸化インジウム亜鉛(IZO: Indium Zinc Oxide)、有機インジウム、有機スズ、窒化チタン等を用いることができる。

【0011】

また、特に透明導電膜として用いられる材料に対しては、珪素(Si)又は酸化珪素(SiO_x)を、上記導電材料に含有させて用いてもよい。例えば、ITOに酸化珪素を含有させた導電材料(通常「ITO-SiO_x」と称されるが、ここでは便宜的に「ITSO」又は「NITO」と呼ぶ。)を用いることができる。また、上記導電材料からなる層を積層させて所望の導電膜を形成してもよい。

【0012】

なお、該導電体としては、上記金属材料等は勿論のこと、ポリシリコンのような半導体材料も含まれるものとする。なお、パッシブ型液晶表示装置の場合には、格子状(縞状)に配置される電極や、配線等も導電体に含まれるものとする。

【0013】

また、樹脂としては、代表的には、ポリイミド、アクリル、又はシリコンと酸素との結合で骨格構造が構成され、置換基に少なくとも水素を含む材料、若しくは置換基にフッ素、アルキル基、または芳香族炭化水素のうち少なくとも一種を有する材料等の透明感光性樹脂が挙げられるが、上記導電体のパターンを固定しうる材料であれば、これらに限定されるものではない。また、バックライトを備えた液晶表示ディスプレイのように、光を透過させる必要がある液晶表示装置(透過型液晶表示装置や半透過型液晶表示装置)においては、該樹脂は透光性が優れた材料を用いるのが望ましいが、外光191を利用した反射型液晶表示装置の場合には、必ずしも透明である必要はない。なお、該樹脂として、カラーフィルタ機能を備えた材料を用いてもよい。例えば、樹脂に、赤色(R)、緑色(G)、青色(B)の顔料、染料等を混ぜた材料を用いることができる。

【0014】

なお、上述したシリコンと酸素との結合で骨格構造が構成され、置換基に少なくとも水素を含む材料、若しくは置換基にフッ素、アルキル基、または芳香族炭化水素のうち少なくとも一種を有する材料は、シロキサン系樹脂と呼ばれ、耐熱性平坦化膜又は耐熱性層間膜(HRIL; Heat Resistant Interlayer)の一種である。以後、耐熱性平坦化膜、耐

熱性層間膜、耐熱性樹脂又はHRI Lと言うときは、シロキサン系樹脂を含むものとする。

【0015】

また、液晶を挟持する二つの基板とは、アクティブマトリクス型液晶表示装置の場合には、TFT等の能動素子が形成された素子基板と、対向基板とを指す。また、パッシブ型液晶表示装置の場合には、格子状の電極が形成された基板と、対向基板を指す。

【0016】

また、本発明に係る液晶表示装置は、液晶を挟持する二つの基板のうち、一方の基板上に形成された少なくとも一の導電体の周囲には、樹脂が形成されており、前記導電体は、3d遷移元素若しくはその酸化物、窒化物又は酸窒化物を含む層に接して形成されていることを特徴としている。ここで、3d遷移元素としては、Ti（チタン）、Sc（スカンジウム）、V（バナジウム）、Cr（クロム）、Mn（マンガン）、Fe（鉄）、Co（コバルト）、Ni（ニッケル）、Cu（銅）、Zn（亜鉛）が挙げられる。

【0017】

また、本発明に係る液晶表示装置は、能動素子を有する基板と、対向基板との間に液晶が挟持され、前記能動素子を有する基板上に形成された少なくとも一の導電体の周囲には、樹脂が形成されており、前記能動素子のチャネル領域となる半導体膜上には、ポリイミド、アクリル、又はシリコンと酸素との結合で骨格構造が構成され、置換基に少なくとも水素を含む材料、若しくは置換基にフッ素、アルキル基、または芳香族炭化水素のうち少なくとも一種を有する材料からなるチャネル保護膜が形成されていることを特徴としている。なお、該導電体は、3d遷移元素若しくはその酸化物、窒化物又は酸窒化物を含む層に接して形成してもよい。

【0018】

また、本発明に係る液晶表示装置の作製方法は、基板上に、ゲート電極層をパターン形成するための樹脂を形成し、前記樹脂の間に、第1の導電材料を含む組成物を吐出することによりゲート電極層を形成し、前記ゲート電極層上にゲート絶縁膜を形成し、前記ゲート絶縁膜上に半導体膜を形成し、前記半導体膜上に不純物元素を含む半導体膜を形成し、前記不純物元素を含む半導体膜上に、第2の導電材料を含む組成物を吐出することによりソース電極層及びドレイン電極層を形成することによって作製された能動素子を有する基板と、対向基板との間に液晶を挟持させることを特徴としている。

【0019】

ここで、ゲート電極層は、ゲート電極部とゲート配線部（走査線とも呼ばれる。）からなり、これらは同一層（同一レイヤー）で作製しても、異なる層で作製しても良い。また、ソース、ドレイン電極層についても、ソース、ドレイン電極部とソース、ドレイン配線部（2nd配線又は信号線とも呼ばれる。）からなり、これらについても、同一レイヤーで作製しても、異なる層で作製しても良い。また、ソース、ドレイン電極又は2nd配線と画素電極とが、同一レイヤーとなるように作製しても良い。また、ソース、ドレイン電極層についても、ゲート電極層と同様に、パターン形成するための樹脂を形成した後に、前記樹脂の間に、第2の導電材料を含む組成物を吐出することにより形成しても良い。

【0020】

なお、ゲート電極層、ソース、ドレイン電極層とも、その周囲に形成する樹脂は、予め形成しておくのが望ましいが、導電材料と樹脂とを液滴吐出法を用いて同時に、又は適宜時間差を設けて形成しても良い。また、第1及び第2の導電材料は、上記導電材料から適宜採用することができるが、その種類はそれぞれ同じでも異なっても良い。また、その周囲に設ける樹脂（第1の樹脂、第2の樹脂）についても、それぞれ同じでも異なっても良い。

【0021】

なお、上記導電材料を形成する際に用いる液滴吐出法としては、代表的にはインクジェット法が挙げられるが、これに限定されるものではなく、形成する材料の性質に応じて、オフセット印刷法や、スクリーン印刷法等を採用しても構わない。

【0022】

また、導電材料を形成する前に、上記 3 d 遷移元素若しくはその酸化物、窒化物又は酸窒化物を含む層を形成しておいてもよい。該層は、導電材料の形成前であれば、該導電材料の周囲の樹脂を設ける前に形成しても、設けた後に形成しても良い。

【発明の効果】

【0023】

本発明に係る液晶表示装置は、液晶を挟持する二つの基板のうち、一方の基板上に形成された少なくとも一の導電体の周囲には、樹脂が形成されている構成を有していることにより、該導電体を液滴吐出法によって樹脂の間に吐出することによって簡単に形成することができ、導電材料も節約することができる。また、液滴吐出法を用いた場合に起こりやすい導電材料を含む組成物の液だれ現象を防止することができるため、良好な導電体のパターンを形成することができ、電極や配線間の短絡を防止することができる。また、液滴吐出法のみで導電材料を吐出した場合、導電材料を含む組成物は主に液状であるため、膜厚を大きくすることが困難とされているが、樹脂の膜厚を制御すれば、液滴吐出法を用いた場合であっても、所望の膜厚の導電体を形成することができる。

【0024】

また、前記導電体が、3 d 遷移元素若しくはその酸化物、窒化物又は酸窒化物を含む層に接して形成されていることにより、前記導電体と、該層が形成された基板や、他の薄膜との密着性を向上させることができるため、導電体の剥がれを防止することができ、良好な導電パターンを形成することができる。

【0025】

また、主にアクティブマトリクス型液晶表示装置において用いられる TFT のチャネル領域に設けられるチャネル保護膜として、ポリイミド、アクリル、又はシロキサン等の耐熱性樹脂を用いた構成とすることにより、チャネル保護膜を液滴吐出法によって簡単に形成することができるため、従来のようにパターニングの際にレジストマスクを設ける必要がなく、工程を簡略化することができる。また、チャネル保護膜を設けることにより、チャネル領域の損傷を確実に防止することができ、移動度の高い安定した能動素子を提供することができる。また、該チャネル保護膜を、2 層構造、又はそれ以上の多層構造とすることも、上記効果を確保する上で有効である。

【0026】

また、導電体の周囲に形成される樹脂に顔料等を混ぜたものを採用し、カラーフィルタ機能を持たせることにより、TFT 素子基板上や、対向基板上に別途カラーフィルタを設ける必要がなく、工程を簡略化することができる。

【0027】

また、本発明に係る液晶表示装置の作製方法は、基板上に、ゲート電極層をパターン形成するための樹脂を形成し、前記樹脂の間に、第 1 の導電材料を含む組成物を吐出することによりゲート電極層を形成するという構成を有しているため、該導電体を液滴吐出法によって樹脂の間に吐出することによって簡単に形成することができ、導電材料も節約することができる。また、液滴吐出法を用いた場合に起こりやすい導電材料を含む組成物の液だれ現象を防止することができるため、良好な導電体のパターンを形成することができ、電極や配線間の短絡を防止することができる。また、液滴吐出法のみで導電材料を吐出した場合、導電材料を含む組成物は主に液状であるため、膜厚を大きくすることが困難とされているが、樹脂の膜厚を制御すれば、液滴吐出法を用いた場合であっても、所望の膜厚の導電体を形成することができる。なお、ソース、ドレイン電極や信号線、画素電極等を上記方法によって作製した場合にも、同様の効果を得ることができる。

【0028】

また、前記樹脂を形成する前又は形成した後に、3 d 遷移元素若しくはその酸化物、窒化物又は酸窒化物を含む層を形成することにより、前記導電体と、該層が形成された基板や、他の薄膜との密着性を向上させることができるため、導電体の剥がれを防止することができ、良好な導電パターンを形成することができる。

【0029】

また、導電体の周囲に形成される樹脂に顔料等を混ぜたものを採用し、カラーフィルタ機能を持たせることにより、TFT素子基板上や、対向基板上に別途カラーフィルタを設ける必要がなく、工程を簡略化することができる。

【0030】

上述したとおり、本発明を用いることで、液滴吐出法によって工程を簡略化し、材料コストの削減を図ることができ、かつ、スループット、歩留まりの高い液晶表示装置を提供することができる。特に、ガラス基板のサイズが、第6世代(1500×1800mm)、第7世代(2000×2200mm)、若しくはそれ以上の畳6畳分(2700×3600mm)サイズと拡大して行っても、生産性良く、低コストで表示パネルを製造することができる。また、導電材料としての重金属等を含む多量の廃液を処理する必要がなく、環境への配慮という観点からも、本発明は有意である。

【発明を実施するための最良の形態】

【0031】

本発明を用いた液晶表示装置及びその作製方法について、主に図1～5を参照して説明する。

【0032】

(実施形態1)

図17は、本発明を用いたアクティブマトリクス型液晶表示装置の画素部の上面図である。薄膜トランジスタ230のゲート電極214は走査線202に接続されており、ソース電極219は信号線221に接続されており、ドレイン電極220は画素電極224に接続されている。図1、2は、図17のC-D断面から見た工程図であり、薄膜トランジスタ230としてチャンネル保護型TFTを用いた場合を示す。

【0033】

まず、基板100上の少なくともゲート電極層が形成される部分に、下地前処理を行う。ここでは、チタン(Ti)膜を1～5nm(10～50Å)成膜した後、窒素雰囲気下230℃で焼成し、酸化チタン膜101を得たが(図1(A))、膜厚や焼成条件はこれに限定されるものではない。また、Ti以外にも、Sc(スカンジウム)、V(バナジウム)、Cr(クロム)、Mn(マンガン)、Fe(鉄)、Co(コバルト)、Ni(ニッケル)、Cu(銅)、Zn(亜鉛)等の所謂3d遷移元素や、W(タングステン)、Al(アルミニウム)、Ta(タンタル)、Zr(ジルコニウム)、Hf(ハフニウム)、Ir(イリジウム)、Nb(ニオブ)、Pd(パラジウム)、Pt(白金)の酸化物、窒化物、酸窒化物を用いることもできる。これらの金属を直接形成した場合には、ゲート電極層が形成される部分以外を除去又は酸化、窒化、酸窒化することにより絶縁化する必要があるが、例えば、これらの金属の酸化物、窒化物、酸窒化物をスプレー等によって、直接基板全面に又は選択的に形成しても良い。なお、酸化チタンは、光触媒物質としても知られる材料であるが、他にも、チタン酸ストロンチウム(SrTiO_3)、セレン化カドミウム(CdSe)、タンタル酸カリウム(KTaO_3)、硫化カドミウム(CdS)、酸化ジルコニウム(ZrO_2)、酸化ニオブ(Nb_2O_5)、酸化亜鉛(ZnO)、酸化鉄(Fe_2O_3)、酸化タングステン(WO_3)等の光触媒物質を形成してもよい。また、これらの金属を主成分とする材料以外にも、ポリイミド、アクリル、シロキサン等の耐熱性樹脂を形成したり、プラズマ処理(好適には大気圧プラズマ)を施したりしてもよい。これらの下地前処理によって、基板100とゲート電極層との密着性を高めることができる。また、特に酸化チタンを形成した場合には、光の透過率を向上させることができる。なお、上記下地前処理は省略することもできるが、基板と導電膜との密着性を向上させるため、できるだけ行うことが望ましい。

【0034】

次に、基板100上に、又は前記下地前処理を行った場合には該処理が施された部分の上方に、ゲート配線103、ゲート電極104、容量配線105をパターン形成するための第1の絶縁層(樹脂パターン)102を形成する(図1(A))。ここでは、感光性が

リイミド、感光性アクリル、感光性シロキサン等の透明感光性樹脂をスピンコート法、ディップ法、スプレー法等によって基板全面に塗布し、焼成工程により固化させた後、露光、現像工程を経て、絶縁層 102 を形成する。なお、透明感光性樹脂としては、上記材料に限定されるものではないが、導電材料を形成した後の、乾燥、焼成温度に耐え得るよう耐熱性を兼ねているのが望ましい。

【0035】

また、感光性を有しない透明樹脂を用いる場合であっても、該透明樹脂を予め基板全面に塗布した後、フォトレジストを形成し、露光、現像工程を経て、第1の絶縁層 102 を形成してもよい。また、第1の絶縁層 102 中を光が通過しない構造の場合、例えば、TFTの上方から入射する外光を利用した反射型液晶表示装置の場合には、樹脂は透明でなくともよい。例えば、フォトレジストを基板全面に形成した後、露光、現像工程を経て、第1の絶縁層 102 を形成しても良い。なお、フォトレジストとしては、ネガ型（現像後、露光部分がパターンとして残る）、ポジ型（現像後、非露光部分がパターンとして残る）ともに用いることが可能である。なお、これら絶縁層 102 に変えて、パターン形成可能な透明又は不透明の無機膜を用いることも可能である。

【0036】

次に、第1の絶縁層 102 の間隙に第1の導電材料を含む組成物を吐出することにより、ゲート配線 103、ゲート電極 104、容量配線 105（以下、これらを総称して「ゲート電極層」ということがある。）を形成する（図1（B））。ゲート電極層は、該組成物を吐出した後、該組成物に対し 100℃、3分間の乾燥を行い、さらに窒素又は酸素雰囲気下において、200～350℃で15分間～30分間の焼成を行うことにより形成するが、この条件に限定されるものではない。

【0037】

また、第1の導電材料としては、導電膜の機能に応じて種々の材料を選択することができ、代表的なものとして、銀（Ag）、銅（Cu）、金（Au）、ニッケル（Ni）、白金（Pt）、クロム（Cr）、スズ（Sn）、パラジウム（Pd）、イリジウム（Ir）、ロジウム（Rh）、ルテニウム（Ru）、レニウム（Re）、タングステン（W）、アルミニウム（Al）、タンタル（Ta）、インジウム（In）、テルル（Te）、モリブデン（Mo）、カドミウム（Cd）、亜鉛（Zn）、鉄（Fe）、チタン（Ti）、シリコン（Si）、ゲルマニウム（Ge）、ジルコニウム（Zr）、バリウム（Ba）、アンチモン鉛、酸化スズ・アンチモン、フッ素ドーパ酸化亜鉛、炭素、グラファイト、グラッシーカーボン、リチウム、ベリリウム、ナトリウム、マグネシウム、カリウム、カルシウム、スカンジウム、マンガン、ジルコニウム、ガリウム、ニオブ、ナトリウム、ナトリウム-カリウム合金、マグネシウム/銅混合物、マグネシウム/銀混合物、マグネシウム/アルミニウム混合物、マグネシウム/インジウム混合物、アルミニウム/酸化アルミニウム混合物、リチウム/アルミニウム混合物等、ハロゲン化銀の微粒子等、又は分散性ナノ粒子、あるいは、透明導電膜として用いられる酸化インジウムスズ（ITO: Indium Tin Oxide）、ITSO、酸化亜鉛（ZnO: Zinc Oxide）、ガリウムを添加した酸化亜鉛（GZO）、酸化インジウムに2～20%の酸化亜鉛を混合した酸化インジウム亜鉛（IZO: Indium Zinc Oxide）、有機インジウム、有機スズ、窒化チタン等を用いることができる。

【0038】

なお、ここでは、ゲート配線 103、ゲート電極 104、容量配線 105ともに同材料で形成したが、これらの線幅や長さに応じて適宜材料を異ならせても良い。例えば、ゲート配線 103 や容量配線 105（図17の202、204にそれぞれ対応する。）のような比較的面積の大きな領域は、CuやAlのような安価な材料を用い、ゲート電極 104 は低抵抗のAgを用いることができる。

【0039】

なお、ここでは、第1の絶縁層 102 を形成した後に、ゲート電極層を埋め込むように形成したが、液滴吐出法を用いて、第1の絶縁層 102 とゲート電極層とを同時に形成し

ても良い。あるいは、第1の絶縁層102を構成する組成物を吐出し、それが乾燥、固化する前に（又は仮焼成を行った後に）、ゲート電極層を構成する組成物を吐出し、最後に両者を乾燥、焼成させても良い。この場合、露光、現像工程を削減することができるため、工程の大幅な短縮を図ることができる。なお、両者を同時に形成する場合は、図23に示すように、吐出口径や材料の種類の異なる複数のノズルから同時に吐出するという方法を用いることができる。

【0040】

また、ここでは、酸化チタン膜101を形成した後に、第1の絶縁層102を形成したが、図35に示すように、第1の絶縁層102を形成した後に、チタン膜193を形成し、ゲート電極層を形成した後に、チタン膜193をエッチング除去（図35（A））、又はチタン膜193のゲート電極層以外の部分を酸化させ、絶縁化しても良い（図35（B））。ここで、図35（B）の場合、チタン膜193を焼成させて酸化チタン膜194を形成すると同時に、ゲート電極層の焼成も行うことができ、ゲート電極層を平坦化、平滑化することができる。なお、この方法は、他の導電膜を形成する場合にも採用することができる。

【0041】

ここで、以上述べた液滴吐出手段に用いるノズルの径は、 $0.1 \sim 50 \mu\text{m}$ （好適には $0.6 \sim 26 \mu\text{m}$ ）に設定し、ノズルから吐出される組成物の吐出量は $0.00001 \text{ p l} \sim 50 \text{ p l}$ （好適には $0.0001 \sim 40 \text{ p l}$ ）に設定する。この吐出量は、ノズルの径の大きさに比例して増加する。また、被処理物とノズル吐出口との距離は、所望の箇所に滴下するために、できる限り近づけておくことが好ましく、好適には $0.1 \sim 2 \text{ mm}$ 程度に設定する。なお、ノズル径を変えずとも、圧電素子に印可されるパルス電圧を変えることによって吐出量を制御することもできる。これらの吐出条件は、線幅が約 $10 \mu\text{m}$ 以下となるように設定しておくのが望ましい。

【0042】

なお、吐出口から吐出する組成物は、比抵抗値を考慮して、金、銀、銅のいずれかの材料を溶媒に溶解又は分散させたものを用いることが好ましい。より好ましくは、低抵抗な銀又は銅を用いるとよい。但し、銅を用いる場合には、不純物対策のため、合わせてバリア膜を設けるとよい。溶媒は、酢酸ブチル、酢酸エチル等のエステル類、イソプロピルアルコール、エチルアルコール等のアルコール類、メチルエチルケトン、アセトン等の有機溶剤等を用いればよい。ここで、銅を配線として用いる場合のバリア膜としては、窒化シリコン、酸化窒化シリコン、窒化アルミニウム、窒化チタン、窒化タンタル（Ta₂N₅：Tantalum Nitride）など窒素を含む絶縁性又は導電性の物質を用いると良く、これらを液滴吐出法で形成しても良い。

【0043】

なお、液滴吐出法に用いる組成物の粘度は $300 \text{ mPa} \cdot \text{s}$ 以下が好適であり、これは、乾燥を防止し、吐出口から組成物を円滑に吐出できるようにするためである。なお、用いる溶媒や用途に合わせて、組成物の粘度、表面張力等は適宜調整するとよい。一例として、ITO、ITSO、有機インジウム、有機スズを溶媒に溶解又は分散させた組成物の粘度は $5 \sim 50 \text{ mPa} \cdot \text{s}$ 、銀を溶媒に溶解又は分散させた組成物の粘度は $5 \sim 20 \text{ mPa} \cdot \text{s}$ 、金を溶媒に溶解又は分散させた組成物の粘度は $10 \sim 20 \text{ mPa} \cdot \text{s}$ である。

【0044】

各ノズルの径や所望のパターン形状などに依存するが、ノズルの目詰まり防止や高精細なパターンの作製のため、導電材料の粒子の径はなるべく小さい方が好ましく、好適には粒径 $0.1 \mu\text{m}$ 以下が好ましい。組成物は、電解法、アトマイズ法又は湿式還元法等の公知の方法で形成されるものであり、その粒子サイズは、一般的に約 $0.5 \sim 10 \mu\text{m}$ である。ただし、ガス中蒸発法で形成すると、分散剤で保護されたナノ分子は約 7 nm と微細であり、またこのナノ粒子は、被覆剤を用いて各粒子の表面を覆うと、溶剤中に凝集がなく、室温で安定に分散し、液体とほぼ同じ挙動を示す。したがって、被覆剤を用いることが好ましい。

【0045】

また、一導電材料の周囲を他の導電材料で覆った粒子を含む組成物を吐出形成して、ゲート電極層を形成してもよい。この際、両導電材料の間にバッファ層を設けておくのが望ましい。例えば、図27に示すように、Cuの周りをAgで覆った粒子(図27(A))において、CuとAgの間にNi又はNiB(ニッケルボロン)からなるバッファ層を設けた粒子構造が挙げられる(図27(B))。

【0046】

なお、導電材料を含む組成物の焼成工程において、分圧比で10～30%の酸素を混合させたガスを積極的に用いることにより、ゲート電極層を構成する導電膜の抵抗率を下げ、かつ、該導電膜の薄膜化、平滑化を図ることができる。ここで、上記焼成の前後における導電膜の変化の様子を簡単に説明する。Agのような導電材料を含む組成物(ナノペーストとも呼ばれる。)は、導電材料を有機溶剤に分散又は溶解させたものであるが、他にも分散剤や、バインダーと呼ばれる熱硬化性樹脂が含まれている。特にバインダーに関しては、焼成時にクラックや不均一な焼きムラが発生するのを防止する働きを持つ。そして、乾燥又は焼成工程により、有機溶剤の蒸発、分散剤の分解除去及びバインダーによる硬化収縮が同時に進行することにより、ナノ粒子同士が融合し、ナノペーストが硬化する。この際、ナノ粒子は、数十～百数十nmまで成長し、近接する成長粒子同士で融着、及び互いに連鎖することにより、金属連鎖体を形成する。一方、残った有機成分の殆ど(約80～90%)は、金属連鎖体の外部に押し出され、結果として、金属連鎖体を含む導電膜と、その外側を覆う有機成分からなる膜が形成される。そして、有機成分からなる膜は、ナノペーストを窒素及び酸素を含む雰囲気下で焼成する際に、気体中に含まれる酸素と、有機成分からなる膜中に含まれる炭素や水素などが反応することにより、除去することができる。また、焼成雰囲気下に酸素が含まれていない場合には、別途、酸素プラズマ処理等によって有機成分からなる膜を除去することができる。このように、ナノペーストを窒素及び酸素を含む雰囲気下で焼成、又は乾燥後酸素プラズマで処理することによって、有機成分からなる膜は除去されるため、残存した金属連鎖体を含む導電膜の平滑化、薄膜化、低抵抗化を図ることができる。なお、導電材料を含む組成物を減圧下で吐出することにより組成物中の溶媒が揮発するため、後の加熱処理(乾燥又は焼成)時間を短縮することもできる。

【0047】

また、上記乾燥及び焼成工程に加えて、さらに表面を平滑化、平坦化するための処理を行ってもよい。該処理の代表的なものを図16に示す。図16(A)は、プレス機構300によって導電膜の平坦化を行うものであり、ヒーター301で加熱しながら行うのが望ましい。図16(B)は、微細ブラシ303を備えたローラー302内に、基板を載せたステージ304を搬送させることによって平坦化を行うものであるが、ローラー自体を移動させても良い。図16(C)は、CMP(化学的機械的研磨)法の模式図であるが、研磨用パッド308内にスラリー(307)と呼ばれる研磨溶剤を供給し、ウエハキャリア306の回転とプラテンと呼ばれる回転台の回転による加圧と、研磨用パッドの研磨によって平坦化を行うものである。金属用には、酸性溶液にアルミナの微粉末を混ぜたもの、絶縁物には、アルカリ性のコロイド状シリカを混ぜたものが主に用いられる。また、図示しないが、エッチバック法やリフロー法等も採用することができる。また、上記平坦化処理は、導電膜のみならず、特に液滴吐出法で形成された絶縁膜、半導体膜等に用いることも有効である。

【0048】

なお、基板としては、ガラス基板、石英基板、アルミナなど絶縁物質で形成される基板、後工程の処理温度に耐え得る耐熱性を有するプラスチック基板等を用いることができる。この場合、酸化シリコン(SiO_x)、窒化シリコン(SiN_x)、酸化窒化シリコン(SiO_xN_y) ($x > y$)、窒化酸化シリコン(SiN_xO_y) ($x > y$) など ($x, y = 1, 2, \dots$)、基板側から不純物などの拡散を防止するための下地絶縁膜を形成しておいてもよい。また、ステンレスなどの金属または半導体基板などの表面に酸化シリコ

ンや窒化シリコンなどの絶縁膜を形成した基板なども用いることができる。

【0049】

次に、ゲート電極層上にゲート絶縁膜106を形成する(図1(C))。ゲート絶縁膜はプラズマCVD法又はスパッタリング法などの薄膜形成法を用い、窒化珪素、酸化珪素、窒化酸化珪素又は酸化窒化珪素を含む膜を、単層で、又は積層させて形成することが好ましい。積層する場合には、例えば、基板側から酸化珪素膜、窒化珪素膜、酸化珪素膜の3層構造とするのがよい。

【0050】

次に、ゲート絶縁膜106上に、半導体膜107を形成する(図1(C))。半導体膜としては、アモルファス半導体、結晶性半導体、又はセミアモルファス半導体で形成する。いずれも、シリコン、シリコン・ゲルマニウム(SiGe)等を主成分とする半導体膜を用いることができる。また、半導体膜は、プラズマCVD法等によって形成することができる。なお、半導体膜の膜厚は、10~100nmとするのが望ましい。

【0051】

ここで、上記セミアモルファス半導体のうち、SAS(セミアモルファスシリコン)について簡単に説明する。SASは、珪化物気体をグロー放電分解することにより得ることができる。代表的な珪化物気体としては、 SiH_4 であり、その他にも Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 、 SiF_4 などを用いることができる。この珪化物気体を水素、水素とヘリウム、アルゴン、クリプトン、ネオンから選ばれた一種または複数種の希ガス元素で希釈して用いることでSASの形成を容易なものとすることができる。希釈率は10倍~1000倍の範囲で珪化物気体を希釈することが好ましい。勿論、グロー放電分解による被膜の反応生成は減圧下で行うが、圧力は概略0.1Pa~133Paの範囲で行えば良い。グロー放電を形成するための電力は1MHz~120MHz、好ましくは13MHz~60MHzの高周波電力を供給すれば良い。基板加熱温度は300度以下が好ましく、100~200度の基板加熱温度が推奨される。

【0052】

また、珪化物気体中に、 CH_4 、 C_2H_6 などの炭化物気体、 GeH_4 、 GeF_4 などのゲルマニウム化気体を混入させて、エネルギーバンド幅を1.5~2.4eV、若しくは0.9~1.1eVに調節しても良い。

【0053】

また、SASは、価電子制御を目的とした不純物元素を意図的に添加しないときに弱いn型の電気伝導性を示す。これは、アモルファス半導体を成膜するときよりも高い電力のグロー放電を行うため酸素が半導体膜中に混入しやすいためである。そこで、TFTのチャネル形成領域を設ける第1の半導体膜に対しては、p型を付与する不純物元素を、この成膜と同時に、或いは成膜後に添加することで、しきい値制御をすることが可能となる。p型を付与する不純物元素としては、代表的には硼素であり、 B_2H_6 、 BF_3 などの不純物気体を1ppm~1000ppmの割合で珪化物気体に混入させると良い。例えば、p型を付与する不純物元素としてボロンを用いる場合、該ボロンの濃度を $1 \times 10^{14} \sim 6 \times 10^{16} \text{ atoms/cm}^3$ とすると良い。なお、上記SASでチャネル形成領域を構成することにより $1 \sim 10 \text{ cm}^2/\text{V} \cdot \text{sec}$ の電界効果移動度を得ることができる。

【0054】

また、結晶性半導体膜は、アモルファス半導体膜をニッケル等の触媒を含む溶液で処理した後、500~750℃の熱結晶化工程によって結晶質シリコン半導体膜を得、さらにレーザー結晶化を行って結晶性の改善を施すことによって得ることができる。

【0055】

また、ジシラン(Si_2H_6)とフッ化ゲルマニウム(GeF_4)の原料ガスとして、LP-CVD(減圧CVD)法によって、多結晶半導体膜を直接形成することによっても、結晶性半導体膜を得ることができる。ガス流量比は、 $\text{Si}_2\text{H}_6/\text{GeF}_4 = 20/0.9$ 、成膜温度は400~500℃、キャリアガスとしてHe又はArを用いたが、これに限定されるものではない。

【0056】

次に、半導体膜107のチャネル領域となる部分の上方に、チャネル保護膜108を形成する(図1(C))。チャネル保護膜108は、液滴吐出法で選択的に形成するのが望ましく、吐出する組成物としては、シロキサン等の耐熱性樹脂、アクリル、ベンゾシクロブテン、ポリアミド、ポリイミド、ベンゾイミダゾール又はポリビニルアルコール等の耐エッチング性、絶縁性を有するものを選択する。好適には、シロキサン、ポリイミドを用いると良い。また、チャネル領域をオーバーエッチングから保護するために、絶縁膜108の厚さは100nm以上、好ましくは200nm以上の厚さとするのが望ましい。

【0057】

なお、図示しないが、チャネル保護膜を窒化珪素膜等、CVD法、スパッタ法等の薄膜形成法によって形成される膜と、液滴吐出法で形成される上記有機樹脂との積層構造としても良い。例えば、半導体膜107を形成した後に、窒化珪素膜を、CVD法、スパッタ法等により全面に成膜した後、半導体膜107のチャネル領域となる部分の上方で、かつ、窒化珪素膜上に、チャネル保護膜(有機樹脂)を液滴吐出法によって形成する。該有機樹脂は、チャネル領域を保護する機能と、窒化珪素膜をパターンニングする際のマスクとして機能するため、吐出する組成物としては、シロキサン等の耐熱性樹脂、アクリル、ベンゾシクロブテン、ポリアミド、ポリイミド、ベンゾイミダゾール又はポリビニルアルコール等の耐エッチング性、絶縁性を有するものを選択する。好適には、シロキサン、ポリイミドを用いると良い。また、チャネル領域をオーバーエッチングから保護するために、窒化珪素膜と有機樹脂の膜厚は、合計で100nm以上、好ましくは200nm以上の厚さとするのが望ましい。その後、有機樹脂をマスクとして、窒化珪素膜をエッチング除去し、積層構造のチャネル保護膜を形成する。ここでは、プラズマエッチングを採用し、エッチング用ガスとしては、 Cl_2 、 BCl_3 、 SiCl_4 もしくは CCl_4 などを代表とする塩素系ガス、 CF_4 、 SF_6 、 NF_3 、 CHF_3 などを代表とするフッ素系ガス、あるいは O_2 を用いたが、これらに限定されるものではない。なお、該エッチングは、大気圧プラズマを利用してもよい。チャネル保護膜を2層とすることにより、チャネル保護膜としての機能を高め、チャネル領域の損傷を確実に防止することができ、移動度の高い安定した能動素子を提供することができる。また、3層以上の構成としてもよい。また、下層は窒化珪素膜に限らず、他の珪素を含む絶縁膜を用いてもよい。また、チャネル保護膜108のように、液滴吐出法で形成可能な膜を選択的に積層させて形成してもよい。

【0058】

次に、半導体膜107上に、n型半導体膜109を形成する。ここで、n型の不純物元素としては、砒素(A s)、磷(P)を用いることができる。例えば、n型の半導体膜を形成する場合、 SiH_4 、 H_2 、 PH_3 (フォスフィン)の混合ガスを、プラズマCVD法を用いてグロー放電分解することによって、n型(n+)のシリコン膜を形成することができる。また、n型半導体膜109の代わりに、硼素(B)のようなp型不純物元素を含む半導体膜を用いてもよい。

【0059】

次に、半導体膜107及びn型半導体膜109上にレジストマスク110を設け、エッチングすることにより、島状半導体膜127、島状n型半導体膜128を形成する(図1(D))。エッチング用ガスとしては、 Cl_2 、 BCl_3 、 SiCl_4 もしくは CCl_4 などを代表とする塩素系ガス、 CF_4 、 SF_6 、 NF_3 、 CHF_3 などを代表とするフッ素系ガス、あるいは O_2 を用いたが、これらに限定されるものではない。なお、該エッチングは、大気圧プラズマを利用してもよい。

【0060】

次に、ゲート絶縁膜106、島状n型半導体膜109上に、ソース電極112及びドレイン電極113をパターン形成するための第2の絶縁層111を形成する(図1(E))。第2の絶縁層111としては、第1の絶縁層102と同様の材料、方法を用いて作製することができる。

【0061】

次に、第2の絶縁層111の隙間に、第2の導電材料を含む組成物を吐出することにより、ソース電極112及びドレイン電極113を形成する(図1(E))。第2の導電材料、導電粒子構造、吐出条件、乾燥、焼成条件等としては、上記第1の導電材料において示したものの中から適宜採用することができる。なお、第1及び第2の導電材料や粒子構造は同じでもよいし、異なってもよい。

【0062】

なお、ここでは、第2の絶縁層111を形成した後に、ソース電極112及びドレイン電極113を埋め込むように形成したが、液滴吐出法を用いて、第2の絶縁層111とソース電極112及びドレイン電極113とを同時に形成しても良い。あるいは、第2の絶縁層111を構成する組成物を吐出し、それが乾燥、固化する前に(又は仮焼成を行った後に)、ゲート電極層を構成する組成物を吐出し、最後に両者を乾燥、焼成させても良い。この場合、露光、現像工程を削減することができるため、工程の大幅な短縮を図ることができる。なお、両者を同時に形成する場合は、図23に示すように、吐出口径や材料の種類の異なる複数のノズルから同時に吐出するという方法を用いることができる。

【0063】

なお、図示しないが、第2の導電材料を含む組成物を吐出する前に、ゲート絶縁膜106、島状n型半導体膜128上に、これらの膜と、ソース電極112及びドレイン電極113との密着性を向上させるための下地前処理を行ってもよい。これは、ゲート電極層を形成する際の下地前処理と同様の方法を採用することができる。

【0064】

次に、第2の絶縁層111を O_2 アッシング、エッチング又は大気圧プラズマ等によって除去し、さらに、ソース電極112及びドレイン電極113をマスクとして、島状n型半導体膜128をエッチングし、ソース領域114、ドレイン領域115を形成する(図2(F))。ここでは、プラズマエッチングを採用し、エッチング用ガスとしては、 Cl_2 、 BCl_3 、 $SiCl_4$ もしくは CCl_4 などを代表とする塩素系ガス、 CF_4 、 SF_6 、 NF_3 、 CHF_3 などを代表とするフッ素系ガス、あるいは O_2 を用いたが、これらに限定されるものではない。なお、該エッチングは、大気圧プラズマを利用して行うこともできる。この際、エッチングガスとしては、 CF_4 と O_2 の混合ガスを用いるのがよい。ここで、チャンネル領域上にはチャンネル保護膜108が形成されていることにより、島状n型半導体膜128をエッチングする際にチャンネル領域がオーバーエッチングによる損傷を受けることがないため、安定した特性と高移動度を有するTFTを得ることができる。

【0065】

次に、ソース電極112及びドレイン電極113上に、UV光134を照射することにより、電極表面の改質を行う(図2(F))。これによって、該電極に交差して形成されるソース配線117、ドレイン配線118との密着性を高めることができる。なお、密着性を高めることができれば、UV光照射以外の処理を行っても良い。例えば、上述した下地前処理を、導通を確保できる材料を用いて行っても良い。なお、該電極表面改質処理は省略することも可能である。また、該UV光照射は、ゲート電極層形成時に行うこともできる。

【0066】

次に、ソース配線117、ドレイン配線118をパターン形成するための、第3の絶縁層116を形成する(図2(G))。第3の絶縁層116としては、第1の絶縁層102と同様の材料、方法を用いて作製することができる。なお、第3の絶縁層116は、平坦化膜又は層間絶縁膜としても機能するものである。

【0067】

次に、第3の絶縁層116の隙間に、第3の導電材料を含む組成物を吐出することにより、ソース配線117、ドレイン配線118を形成する(図2(G))。第3の導電材料、導電粒子構造、吐出条件、乾燥、焼成条件等としては、上記第1の導電材料において示したものの中から適宜採用することができ、導電材料や粒子構造は、第1及び第2のものと同じでもよいし、異なってもよい。

【0068】

なお、ここでは、第3の絶縁層116を形成した後に、ソース配線117、ドレイン配線118を埋め込むように形成したが、液滴吐出法を用いて、第3の絶縁層116とソース配線117、ドレイン配線118とを同時に形成しても良い。あるいは、第3の絶縁層116を構成する組成物を吐出し、それが乾燥、固化する前に（又は仮焼成を行った後に）、ゲート電極層を構成する組成物を吐出し、最後に両者を乾燥、焼成させても良い。この場合、露光、現像工程を削減することができるため、工程の大幅な短縮を図ることができる。なお、両者を同時に形成する場合は、図23に示すように、吐出口径や材料の種類の異なる複数のノズルから同時に吐出するという方法を用いることができる。

【0069】

次に、ドレイン配線118（又はソース配線117）上に、画素電極126を形成し、アクティブマトリクス型TFT基板が完成する（図2（G））。画素電極としては、上記導電材料を用いることができるが、透過型液晶表示装置（図5（A）参照）の場合には、透明導電膜として用いられる酸化インジウムスズ（ITO: Indium Tin Oxide）、ITSO、酸化亜鉛（ZnO: Zinc Oxide）、ガリウムを添加した酸化亜鉛（GZO）、酸化インジウムに2～20%の酸化亜鉛を混合した酸化インジウム亜鉛（IZO: Indium Zinc Oxide）、有機インジウム、有機スズ等を用い、反射型液晶表示装置の場合には、Alや、マグネシウム／銀混合物、マグネシウム／アルミニウム混合物、マグネシウム／インジウム混合物、アルミニウム／酸化アルミニウム混合物、リチウム／アルミニウム混合物等の反射性導電材料を用いるのが望ましい。また、半透過型液晶表示装置（図5（B）参照）の場合には、これらを組み合わせて、透光性画素電極153、反射性画素電極152として用いることができる。画素電極126は、液滴吐出法によって選択的に形成しても良いし、従来通りスパッタ法等で形成した後にパターンニング形成しても良い。また、図示しないが、画素電極126を形成する前に、上述した下地前処理やUV光照射を行って、ソース、ドレイン電極や層間絶縁膜（第3の絶縁層116）との密着性を向上させても良い。

【0070】

次に、ブラックマトリクス120、カラーフィルタ121、透明樹脂122、対向電極123、配向膜124が形成された対向基板119を用意し、対向基板119と、配向膜129が形成されたTFT基板とで液晶層125を挟持するように貼り合わせる（図2（H））。また、ブラックマトリクス120、カラーフィルタ121は、スピンコート法、ディップ法、重ね合わせ法等によって形成することができるが、液滴吐出法によって形成してもよい。この際、両者を同時に液滴吐出法で形成することも可能であるし、一方を液滴吐出法又は従来のパターンニング工程を経て選択的に形成した後に、他方を液滴吐出法で埋め込み形成することも可能である。このように、液滴吐出法を積極的に用いることにより、フォトリソグラフィ工程を省略することができ、従来、遮光膜（ブラックマトリクス）とRGBカラーフィルタを形成するために、4回のフォトリソグラフィ工程を必要としていたのに比べ、工程を大幅に削減することができる。なお、フルカラー表示のディスプレイとしない場合には、カラーフィルタを設ける必要はない。

【0071】

透明樹脂122は、スピンコート法やディップ法等によって塗布形成し、対向電極は、液滴吐出法やスパッタ法等によって形成することができる。また、両基板上に形成される配向膜も、液滴吐出法を用いて形成することができる。

【0072】

なお、液晶層125は、両基板をシール剤を介して貼り合わせた後、貼り合わせた基板（セル）に設けた液晶注入口のある一辺を液晶に浸けて、毛細管現象によりセル内部に注入するディップ法（吸い上げ法）や、図19に示すように、シール剤328とバリア層329が設けられた一方の基板321に、ノズル（ディスペンサ）326から液晶を滴下し、他方の基板330を貼り合わせる、所謂液晶滴下法を用いて形成することができる。特に、液晶滴下法は、基板サイズが大面積化した場合に有効な手段である。なお、図19に

おけるバリア層 329 は、液晶分子 327 とシール剤 328 との化学反応を防止するために設けられるものである。両基板を貼り合わせる場合には、予め両基板に形成されたアライメントマーカ 322 又は 331 を撮像手段 323 で検出し、CPU 324、コントローラ 325 を介して、両基板が配置されたステージを制御することにより行う。

【0073】

図 5 は、上記工程を経て完成した液晶パネルにバックライト（光源）ユニット 141 を据え付けた状態を示す図である。バックライトユニット 141 は、蛍光 190 を発する冷陰極管（蛍光ランプ）142、蛍光を効率よく導光板 144 に導くためのランプリフレクター 143、蛍光が全反射しながら液晶パネル全面に光を導くための導光板 144、明度のムラを低減するための拡散板 145、導光板 144 の下に漏れた光を再利用するための反射板 146 から構成されている。また、液晶パネルとバックライトユニットの間及びその対向側には偏光板 140 が設けられている。

【0074】

図 5 (A) は、透過型液晶表示パネルを示す図である。バックライトユニット 141 は、TF T 基板の下側に備え付けてあるため、TF T のチャネル領域に光が当たらないように、ゲート電極 104 を反射性のある材料で作製する必要がある。一方、バックライトユニット 141 が TF T 基板の上側に備え付けてある場合（図示せず）、ブラックマトリクス 120 が存在するため、TF T のチャネル領域に光が当たることはない。

【0075】

図 5 (B) は、半透過型液晶表示パネルを示しており、反射型と透過型の機能を兼ね備えている。ここで、画素電極 153 は透光性を有しており、バックライトユニット 141 からの蛍光を透過させることができる。また、画素電極 152 は、反射性を有しており、外光からの光を反射させることができる。なお、冷陰極管は、薄型化のため、図 5 に示すように横に設けられているが（サイドライト方式）、冷陰極管が、液晶パネルの下部又は上部に位置するように設け、光量を増加させることもできる。

【0076】

本実施形態で説明した液晶表示装置は、ゲート電極層、ソース電極、ドレイン電極、ソース配線、ドレイン配線を形成するにあたり、それらの周囲に絶縁層を形成し、該絶縁層の間に導電体を液滴吐出法を用いて埋め込み形成する方法を用いたことにより、これらの電極や配線を所望のパターンに精度良く形成することができ、また、導電材料も節約することができる。また、液滴吐出法を用いた場合に起こりやすい導電材料を含む組成物の液だれ現象を防止することができるため、良好な導電体のパターンを形成することができ、電極や配線間の短絡を防止することができる。また、液滴吐出法のみで導電材料を吐出した場合、導電材料を含む組成物は主に液状であるため、膜厚を大きくすることが困難とされているが、樹脂の膜厚を制御すれば、液滴吐出法を用いた場合であっても、所望の膜厚の電極や配線を形成することができる。

【0077】

したがって、本発明を用いることで、液滴吐出法によって工程を簡略化し、材料コストの削減を図ることができ、かつ、スループット、歩留まりの高い液晶表示装置を提供することができる。特に、ガラス基板のサイズが、第 6 世代（1500×1800 mm）、第 7 世代（2000×2200 mm）、若しくはそれ以上の畳 6 畳分（2700×3600 mm）サイズと拡大して行っても、生産性良く、低コストで表示パネルを製造することができる。また、導電材料としての重金属等を含む多量の廃液を処理する必要がなく、環境への配慮という観点からも、本発明は有意である。

【0078】

なお、本実施形態では、ゲート電極層、ソース電極、ドレイン電極、ソース配線、ドレイン配線を形成するにあたり、それらの周囲に絶縁層を形成し、該絶縁層の間に導電体を液滴吐出法を用いて埋め込む方法を用いたが、それらすべてに適用しなくともよい。例えば、ゲート電極層は埋め込み法を用い、ソース電極、ドレイン電極、ソース配線、ドレイン配線は、液滴吐出法によって選択的に吐出形成しても良い。あるいは、スパッタ法等で

形成した後にパターンニング形成しても良い。

【0079】

また、ソース電極とソース配線、ドレイン電極とドレイン配線は、それぞれ同一レイヤーで形成しても良い。この場合、第2又は第3の絶縁層の一方は不要となる。また、ソース電極（配線）又はドレイン電極（配線）は、画素電極を兼ねるように形成しても良い。なお、層間絶縁膜又は平坦化膜を形成しない場合には、画素電極を予めゲート絶縁膜106上に作製しておき、その後、ソース、ドレイン電極又はソース、ドレイン配線と接続しても良い。

【0080】

（実施形態2）

図3は、図17のC-D断面から見た工程図であり、薄膜トランジスタ230としてチャネルエッチ型TFETを用いた場合を示す。まず、チャネル保護膜を形成する工程が不要である点を除き、ソース電極112、ドレイン電極113を形成するまでの工程は、実施形態1と同様に行うことができる（図3（A）～（C））。

【0081】

その後、第2の絶縁層111を O_2 アッシング、エッチング又は大気圧プラズマ等によって除去し、さらに、ソース電極112及びドレイン電極113をマスクとして、島状n型半導体膜128をエッチングし、ソース、ドレイン領域を形成する（図3（D））。ここでは、プラズマエッチングを採用し、エッチング用ガスとしては、 Cl_2 、 BCl_3 、 $SiCl_4$ もしくは CCl_4 などを代表とする塩素系ガス、 CF_4 、 SF_6 、 NF_3 、 CHF_3 などを代表とするフッ素系ガス、あるいは O_2 を用いたが、これらに限定されるものではない。なお、該エッチングは、大気圧プラズマを利用して行うこともできる。この際、エッチングガスとしては、 CF_4 と O_2 の混合ガスを用いるのがよい。なお、n型半導体膜と、半導体膜が、同じ半導体材料を用いている場合には、島状n型半導体膜128をエッチングする際に島状半導体膜127もエッチング除去されてしまうので、エッチレートや時間には注意する必要がある。

【0082】

以後、ソース電極112及びドレイン電極113上に、ソース配線117、ドレイン配線118をパターン形成する工程、画素電極を形成する工程も、実施形態1と同様に行うことができる（図3（D））。また、図示しないが、液晶滴下又は注入工程、基板貼り合わせ工程、バックライトユニット取り付け工程等も、実施形態1と同様に行うことができる。なお、ソース電極とソース配線、ドレイン電極とドレイン配線は、それぞれ同一レイヤーで形成しても良い。この場合、第2又は第3の絶縁層の一方は不要となる。また、ソース電極（配線）又はドレイン電極（配線）は、画素電極を兼ねるように形成しても良い。

【0083】

（実施形態3）

図4は、図17のC-D断面から見た工程図であり、薄膜トランジスタ230としてチャネルエッチ型とチャネル保護型の混合型のTFETを用いた場合を示す。まず、チャネル保護膜を形成する工程が不要である点を除き、n型半導体膜109を形成するまでの工程は、実施形態1と同様に行うことができる（図4（A））。

【0084】

その後、半導体膜107のソース、ドレイン領域となる部分に、メタルマスク130、131を形成する（図4（A））。メタルマスク130、131は、n型半導体膜109、半導体膜107をエッチングする際のマスクとして機能するだけでなく、ソース、ドレイン電極としても機能する。メタルマスク130、131に用いられる導電材料としては、ゲート電極層等と同様のものを採用することができるが、耐エッチング性の高いものを用いるのが望ましい。また、液滴吐出法を用いて選択的に形成するのが望ましい。

【0085】

次に、メタルマスク130、131をマスクとして、n型半導体膜109をエッチング

し、ソース、ドレイン領域を形成する(図4(B))。ここでは、プラズマエッチングを採用し、エッチング用ガスとしては、 Cl_2 、 BCl_3 、 SiCl_4 もしくは CCl_4 などを代表とする塩素系ガス、 CF_4 、 SF_6 、 NF_3 、 CHF_3 などを代表とするフッ素系ガス、あるいは O_2 を用いたが、これらに限定されるものではない。なお、該エッチングは、大気圧プラズマを利用して行うこともできる。この際、エッチングガスとしては、 CF_4 と O_2 の混合ガスを用いるのがよい。なお、 n 型半導体膜と、半導体膜が、同じ半導体材料を用いている場合には、島状 n 型半導体膜128をエッチングする際に島状半導体膜127もエッチング除去されてしまうので、エッチレートや時間には注意する必要がある。ただし、図4(B)に示すように、半導体膜104の一部がエッチングされていても、チャネル領域の半導体膜の厚さが5nm(50Å)以上、好ましくは10nm(100Å)以上、さらに好ましくは50nm(500Å)以上であれば、TFTの機能上問題は生じない。

【0086】

次に、半導体膜107のチャネル領域となる部分の上方に、絶縁膜132を形成する(図4(B))。絶縁膜132は、チャネル保護膜として機能するため、シロキサン等の耐熱性樹脂、アクリル、ベンゾシクロブテン、ポリアミド、ポリイミド、ベンゾイミダゾール又はポリビニルアルコール等の耐エッチング性、絶縁性を有する材料を選択し、液滴吐出法を用いて選択的に形成するのが望ましい。好適には、シロキサン、ポリイミドを用いると良い。また、チャネル領域をオーバーエッチングから保護するために、絶縁膜132の厚さは100nm以上、好ましくは200nm以上の厚さとするのが望ましい。したがって、図4のように、絶縁膜132は、メタルマスク130、131上に乗り上げるように形成しても良い。絶縁膜132の膜厚を100nm以上とすることにより、チャネル保護膜としての機能を高め、チャネル領域の損傷を確実に防止することができ、移動度の高い安定した能動素子を提供することができる。また、絶縁膜132を、積層構造とすることも上記効果を確保する上で有効である。例えば、実施形態1でも示したように、窒化珪素と有機樹脂からなる構成を採用することができる。

【0087】

次に、メタルマスク130、131及び絶縁膜132をマスクとして半導体膜107をエッチングし、島状半導体膜127を形成する(図4(C))。ここでは、プラズマエッチングを採用し、エッチング用ガスとしては、 Cl_2 、 BCl_3 、 SiCl_4 もしくは CCl_4 などを代表とする塩素系ガス、 CF_4 、 SF_6 、 NF_3 、 CHF_3 などを代表とするフッ素系ガス、あるいは O_2 を用いたが、これらに限定されるものではない。なお、該エッチングは、大気圧プラズマを利用して行うこともできる。この際、エッチングガスとしては、 CF_4 と O_2 の混合ガスを用いるのがよい。なお、島状半導体膜118のうちチャネル領域119の上方には、チャネル保護膜115が形成されているため、上記エッチング工程において、オーバーエッチングによる損傷を受けることがない。これによって、安定した特性と高移動度を有するチャネル保護型(チャネルストッパー型)TFTを、レジストマスクを一切用いることなく作製することができる。

【0088】

次に、ゲート絶縁膜106上であって、かつ、少なくとも島状半導体膜127の側面に、ステップカバレッジを向上させるための絶縁体140(エッジカバー等とも呼ばれる。)を形成する(図4(C))。さらに、メタルマスク130、131に接してソース電極112、ドレイン電極113を形成する。この際、ソース、ドレイン電極下にはエッジカバーが存在するため、配線を良好なカバレッジで滑らかに形成することができ、断線等を防止することができる。

【0089】

以後、ソース電極112及びドレイン電極113上に、ソース配線117、ドレイン配線118をパターン形成する工程、画素電極を形成する工程も、実施形態1と同様に行うことができる(図3(D))。また、図示しないが、液晶滴下又は注入工程、基板貼り合わせ工程、バックライトユニット取り付け工程等も、実施形態1と同様に行うことができ

る。なお、ソース電極とソース配線、ドレイン電極とドレイン配線は、それぞれ同一レイヤーで形成しても良い。この場合、第2又は第3の絶縁層の一方は不要となる。また、ソース電極（配線）又はドレイン電極（配線）は、画素電極を兼ねるように形成しても良い。

【0090】

上述したとおり、本発明は、ソース、ドレイン電極を兼ねたメタルマスク130、131を形成した後に、チャンネル領域となる部分をチャンネル保護膜として機能する絶縁膜132で覆い、島状半導体膜を形成しているため、レジストマスクを設ける必要がなく、工程を簡略化することができる。このように、本実施形態は、メタルマスクを用いてn型半導体膜を除去し、ソース領域及びドレイン領域を形成するというチャンネルエッチ型特有の方法と、その後、チャンネル領域が除去されるのを防ぐためにチャンネル保護膜を形成するというチャンネル保護型特有の方法とを混合させた、新たなタイプの能動素子の形成手段を有することを特徴としている。そして、上記構成を備えていることにより、レジストマスクを全く用いることなく、メタルマスクのみで能動素子を作製することができる。その結果、工程の簡略化、材料の節約によるコストの大幅な低減を図ることができ、大面積の基板を用いて能動素子を作製する場合にも、低いコスト、高スループット、高歩留まり、短縮されたタクトタイムで、安定性の高い能動素子を作製することができる。

【実施例1】

【0091】

本実施例では、図6を用いて、層間絶縁膜又は平坦化膜として、カラーフィルタ機能を兼ねた絶縁層を形成する場合について説明する。まず、ソース、ドレイン電極を形成する工程までは、実施形態1～3と同様に行うことができる（図6（A））。

【0092】

その後、感光性ポリイミド、感光性アクリル、感光性シロキサン等、実施形態1の第1の絶縁層の材料として示したものに、赤色（R）、緑色（G）、青色（B）の顔料又は染料を混ぜたものを用いて、ソース配線117、ドレイン配線118をパターン形成するための第3の絶縁層160、161を形成する（図6（A））。これにより、第3の絶縁層160、161は、層間絶縁膜又は平坦化膜としての機能に加え、カラーフィルタとしての機能をも有することができる。なお、第3の絶縁層116は、顔料又は染料が混ざっていない樹脂を用いても良いし、Cr（クロム）等を混ぜてブラックマトリクス機能を持たせたものとしても良い。また、非感光性樹脂（ポリイミド等）を用いてブラックマトリクス機能を持たせてもよい。第3の絶縁層116にブラックマトリクス機能を持たせた場合、図6（B）に示すブラックマトリクス120は省略することができる。

【0093】

次に、第3の絶縁層116、160、161の間隙に、第3の導電材料を含む組成物を吐出することにより、ソース配線117、ドレイン配線118を形成する（図6（A））。第3の導電材料、導電粒子構造、吐出条件、乾燥、焼成条件等としては、上記第1の導電材料において示したもののの中から適宜採用することができ、導電材料や粒子構造は、第1及び第2のものと同じでもよいし、異なってもよい。

【0094】

なお、ここでは、第3の絶縁層116、160、161を形成した後に、ソース配線117、ドレイン配線118を埋め込むように形成したが、液滴吐出法を用いて、第3の絶縁層116とソース配線117、ドレイン配線118とを同時に形成しても良い。あるいは、第3の絶縁層116を構成する組成物を吐出し、それが乾燥、固化する前に（又は仮焼成を行った後に）、ゲート電極層を構成する組成物を吐出し、最後に両者を乾燥、焼成させても良い。この場合、露光、現像工程を削減することができるため、工程の大幅な短縮を図ることができる。なお、両者を同時に形成する場合は、図23に示すように、吐出口径や材料の種類の異なる複数のノズルから同時に吐出するという方法を用いることができる。

【0095】

以後、画素電極を形成する工程、液晶滴下又は注入工程、基板貼り合わせ工程、バックライトユニット取り付け工程等も、実施形態1と同様に行うことができる(図6(B))。なお、ソース電極とソース配線、ドレイン電極とドレイン配線は、それぞれ同一レイヤーで形成しても良い。この場合、第2又は第3の絶縁層の一方は不要となる。また、ソース電極(配線)又はドレイン電極(配線)は、画素電極を兼ねるように形成しても良い。また、本実施例は、他の実施形態、実施例と自由に組み合わせることができる。

【実施例2】

【0096】

本実施例では、図7を用いて、第1の絶縁層として、カラーフィルタ機能を兼ねた絶縁層を形成する場合について説明する。まず、下地前処理工程までは、実施形態1と同様に行うことができる(図7(A))。なお、下地前処理は省略することもできる。

【0097】

次に、基板100上に、又は前記下地前処理を行った場合には該処理が施された部分の上方に、ゲート配線103、ゲート電極104、容量配線105をパターン形成するための第1の絶縁層(樹脂パターン)を形成する。この際、少なくとも光が透過する部分の第1の絶縁層の材料に、赤色(R)、緑色(G)、青色(B)の顔料又は染料を混ぜたものを用いて、第1の絶縁層162、163を形成する(図7(A))。これにより、第1の絶縁層162、163は、ゲート電極層をパターン形成するための隔壁(土手、バンクともいう。)の機能に加え、カラーフィルタとしての機能をも有することができる。なお、第1の絶縁層102は、顔料又は染料が混ざっていない樹脂を用いても良いし、Cr(クロム)等を混ぜてブラックマトリクス機能を持たせたものとしても良い。また、非感光性樹脂(ポリイミド等)を用いてブラックマトリクス機能を持たせてもよい。第1の絶縁層102にブラックマトリクス機能を持たせた場合、図7(C)に示すブラックマトリクス120は省略することができる。

【0098】

以後、TFT基板作製工程、画素電極を形成する工程、液晶滴下又は注入工程、基板貼り合わせ工程、バックライトユニット取り付け工程等も、実施形態1~3と同様に行うことができる(図7(B)、(C))。なお、ソース電極とソース配線、ドレイン電極とドレイン配線は、それぞれ同一レイヤーで形成しても良い。この場合、第2又は第3の絶縁層の一方は不要となる。また、ソース電極(配線)又はドレイン電極(配線)は、画素電極を兼ねるように形成しても良い。また、本実施例は、他の実施形態、実施例と自由に組み合わせることができる。

【実施例3】

【0099】

本実施例では、図8~10を参照して、本発明を用いたTFT基板と画素電極とを接続する方法について説明する。

【0100】

第1の方法は、図8(A)に示すように、本発明を用いて作製したTFT上に、平坦化膜170を液滴吐出法によって選択的に形成し、平坦化膜170が形成されていない領域に、ソース電極、ドレイン電極と接続されるソース配線171、ドレイン配線172を液滴吐出法によって形成する方法である。なお、画素TFTにおけるソース又はドレイン配線は、図8(A)に示すように、画素電極を兼ねることもできる。勿論、画素電極を別途形成し、ソース又はドレイン配線と接続してもよい。なお、ソース、ドレイン電極、ソース、ドレイン配線は、すべて同じ導電材料を用いて形成してもよいし、異なる導電材料を用いて形成してもよい。

【0101】

この方法は、平坦化膜中にコンタクトホールを形成するという概念を用いていないが、外見上コンタクトホールが形成されているように見えるので、ルーズコンタクト等と呼ばれる。なお、平坦化膜としては、アクリル、ポリイミド、ポリアミドなどの有機樹脂、またはシロキサン系材料を出発材料として形成されたSi-O結合とSi-CH_x結晶手を

含む絶縁膜で形成することが好ましい。

【0102】

TFT基板上には、配向膜173を形成しラビング処理を行う。配向膜173は、液滴吐出法を用いて選択的に形成するのが望ましい。

【0103】

第2の方法は、図8(B)に示すように、本発明を用いて作製したTFTのソース、ドレイン電極上に、柱状の導電体174（ピラー、プラグ等とも呼ばれる。）を、液滴吐出法によって形成する方法である。ピラーの導電材料は、上述したゲート電極層等と同様のものを用いることができる。さらに、柱状の導電体174上に、平坦化膜175を液滴吐出法等によって形成する。平坦化膜としては、アクリル、ポリイミド、ポリアミドなどの有機樹脂、またはシロキサン系材料を出発材料として形成されたSi-O結合とSi-CH_x結晶手を含む絶縁膜を、液滴吐出法で選択的に形成することが好ましい。

【0104】

なお、ピラー上に平坦化膜が形成されている場合には、エッチバック法により、平坦化膜、ピラーの表面をエッチングし、図8(B)中図のように、表面が平坦なピラーを得ることができる。さらに、平坦化膜上に、ソース電極、ドレイン電極と接続されるソース配線、ドレイン配線を液滴吐出法によって形成する。その後、画素電極を形成し、ソース又はドレイン配線と接続する。なお、ソース、ドレイン電極、ピラー、ソース、ドレイン配線は、すべて同じ導電材料を用いて形成してもよいし、異なる導電材料を用いて形成してもよい。

【0105】

TFT基板上には、配向膜178を形成しラビング処理を行う。配向膜173は、液滴吐出法を用いて選択的に形成するのが望ましい。

【0106】

第3の方法は、図9に示すように、本発明を用いて作製したTFTのソース、ドレイン電極上に、平坦化膜180の材質に対して撥液性を有する柱状の絶縁体179（ピラー絶縁体ともいう。）を液滴吐出法によって形成し、その周囲に平坦化膜180を形成する方法である。ピラー絶縁体の材料は、PVA（ポリビニルアルコール）等の水溶性有機樹脂にCF₄プラズマ等を施し、撥液性を持たせたものを用いることができる。平坦化膜としては、アクリル、ポリイミド、ポリアミドなどの有機樹脂、またはシロキサン系材料を出発材料として形成されたSi-O結合とSi-CH_x結晶手を含む絶縁膜を、液滴吐出法で選択的に形成することが好ましい。ピラー絶縁体179の周囲に平坦化膜180を形成した後、ピラー絶縁体179は水洗処理や、エッチング等によって簡単に除去することができる。この際、エッチングによって除去する際には、コンタクトホール形状が逆テーパ一状となるのを防ぐために、異方性エッチングとするのが望ましい。ここで、PVA等のピラー絶縁体は絶縁性を有しているため、コンタクトホールの側壁にその一部が残存しても、特に問題は生じない。

【0107】

その後、さらに、平坦化膜上に、コンタクトホールを介してソース電極、ドレイン電極と接続されるソース配線、ドレイン配線182、183を液滴吐出法によって形成する。なお、画素TFTにおけるソース又はドレイン配線は、図9(C)に示すように、画素電極を兼ねることもできる。勿論、画素電極を別途形成し、ソース又はドレイン配線と接続してもよい。なお、ソース、ドレイン電極、ソース、ドレイン配線は、すべて同じ導電材料を用いて形成してもよいし、異なる導電材料を用いて形成してもよい。なお、上記ピラー絶縁体の除去工程によって、コンタクトホール形状が逆テーパ一状となってしまった場合には、ソース、ドレイン配線を形成するにあたり、導電材料を含む組成物をピラー上に液滴吐出法で積層させることによって、コンタクトホールを埋めるように形成すればよい。

【0108】

TFT基板上には、配向膜184を形成しラビング処理を行う。配向膜173は、液滴

吐出法を用いて選択的に形成するのが望ましい。

【0109】

第4の方法は、図10に示すように、本発明を用いて作製したTFTのソース、ドレイン電極上に、平坦化膜189の材質に対して撥液性材料186を液滴吐出法、スピン塗布法、スプレー法等によって形成し、コンタクトホールを形成したい箇所に、PVAやポリイミド等からなるマスク187を形成し、PVA等をマスクとして撥液性材料186を除去し、残存した撥液性材料の周囲に平坦化膜189を形成するという方法である。撥液性材料186の材料としては、FAS（フルオロアルキルシラン）等のフッ素系シランカップリング剤を用いることができる。PVAやポリイミド等のマスク187は液滴吐出法で選択的に吐出すればよい。また、撥液性材料186は、 O_2 アッシングや大気圧プラズマによって除去することができる。また、マスク187は、PVAの場合は水洗処理によって、ポリイミドの場合には、N300剥離液によって簡単に除去することができる。

【0110】

コンタクトホールが形成される箇所に撥液性材料186を残した状態で、平坦化膜170を液滴吐出法やスピン塗布法等によって形成する（図10（B））。この際、コンタクトホールが形成される箇所には、撥液性材料186が存在するので、その上方に平坦化膜が形成されることはない。また、コンタクトホール形状が逆テーパーとなる虞も生じない。平坦化膜としては、アクリル、ポリイミド、ポリアミドなどの有機樹脂、またはシロキサン系材料を出発材料として形成されたSi-O結合とSi-CH_x結晶手を含む絶縁膜を、液滴吐出法で選択的に形成することが好ましい。平坦化膜189を形成した後、撥液性材料162は、 O_2 アッシングや大気圧プラズマによって除去する。

【0111】

なお、ここでは、TFTを保護するためのパッシベーション膜185を設けているので、撥液性材料162を除去する際と同時、又は除去した後に、エッチングして、ソース、ドレイン電極表面を露出させる。パッシベーション膜185は、TFTを不純物等の拡散から保護するために、できるだけ形成しておくのが望ましい。

【0112】

その後、さらに、平坦化膜上に、コンタクトホールを介してソース電極、ドレイン電極と接続されるソース配線、ドレイン配線190を液滴吐出法によって形成する。さらに、画素電極192を形成し、ソース又はドレイン配線と接続する。なお、ソース、ドレイン電極、ソース、ドレイン配線は、すべて同じ導電材料を用いて形成してもよいし、異なる導電材料を用いて形成してもよい。

【0113】

TFT基板には、配向膜192を形成しラビング処理を行う。配向膜173は、液滴吐出法を用いて選択的に形成するのが望ましい。

【0114】

なお、上記第1第4の方法について、図8～10では図示しないが、基板とゲート電極層との間に、前処理によってTiO_x膜等を設け、密着性を高めてもよい。これは、ソース、ドレイン配線、ピラー、画素電極、導電体172、173等を形成する場合にも採用できる。前処理は、上記実施形態、実施例に示したものを採用すればよい。

【0115】

上記第1第4の方法を経て、TFT基板を作製した後の液晶滴下又は注入工程、基板貼り合わせ工程、バックライトユニット取り付け工程等は、実施形態1と同様に行うことができる。また、本実施例は、他の実施形態、実施例と自由に組み合わせることができる。

【実施例4】

【0116】

本実施例では、図11～13を参照して、本発明を用いたアクティブマトリクス型LCDパネルの作製方法について説明する。ここで、図11～13は、図17のA-B及びC-D断面から見た工程図である。

【0117】

まず、基板 600 上に、酸化チタン 601 を形成した後、第 1 の絶縁層 602 を形成し、第 1 の絶縁層 602 の間隙に、駆動回路 TFT 652、653 のゲート電極層 603a、603b、画素 TFT 654 のゲート電極層 604、保持容量部 655 の容量電極 605、端子部 651 の FPC と接続される配線 606 を形成する (図 11 (A))。

【0118】

次に、ゲート絶縁膜 607 を形成し、半導体膜 608 を形成した後、チャネル保護膜 609 を形成する (図 11 (B))。

【0119】

次に、n 型半導体膜を基板全面に形成した後、n チャネル型 TFT 652、654 及び保持容量 655 が形成される領域上に設けられたフォトレジスト 611 をマスクとしてエッチングを行い、島状 n 型半導体膜 612 を形成する (図 11 (C))。なお、フォトレジスト 611 は、液滴吐出法で選択的に形成するのが望ましい。

【0120】

次に、フォトレジスト 611 を残した状態で、p 型半導体膜を基板全面に形成した後、p チャネル型 TFT 653 が形成される領域上に設けられたフォトレジスト 614 をマスクとしてエッチングを行い、島状 p 型半導体膜 615 及び島状半導体膜を形成する (図 12 (D))。なお、フォトレジスト 612 も、液滴吐出法で選択的に形成するのが望ましい。なお、保持容量部には n 型半導体膜を形成せずに、p 型半導体膜を形成しても良い。

【0121】

次に、フォトレジスト 611、614 を O_2 アッシング、大気圧プラズマ等によって除去し、第 2 の絶縁層 616 を形成した後に、第 2 の絶縁層 616 の間隙に、ソース、ドレイン電極 617~621、及び保持容量部の対向電極 622 を形成する (図 12 (E))。

【0122】

次に、第 2 の絶縁層 616 を除去した後、チャネルエッチングを行い、ソース、ドレイン領域を形成する。さらに、第 3 の絶縁層 626 を形成した後に、第 3 の絶縁層 626 の間隙に、ソース、ドレイン配線 627~631、及び容量配線 632 を形成する (以上、図 12 (F))。

【0123】

次に、第 3 の絶縁層 626 をマスクとして、端子部に形成されている第 1 の絶縁層 602 及びゲート絶縁膜 607 をエッチング除去し、FPC と接続される部分の配線 606 を露出させる (図 13 (G))。プラズマエッチングを採用し、エッチング用ガスとしては、 Cl_2 、 BCl_3 、 $SiCl_4$ もしくは CCl_4 など代表とする塩素系ガス、 CF_4 、 SF_6 、 NF_3 、 CHF_3 など代表とするフッ素系ガス、あるいは O_2 を用いたが、これらに限定されるものではない。なお、該エッチングは、大気圧プラズマを利用しても行うことができる。この際、エッチングガスとしては、 CF_4 と O_2 の混合ガスを用いるのがよい。また、 O_2 アッシングを用いてもよい。また、これらの方法を組み合わせて、第 1 の絶縁層 602 及びゲート絶縁膜 607 を別々に除去しても構わない。なお、配線 606 が露出すれば、第 1 の絶縁層 602 は除去しなくても構わない。その後、画素 TFT のソース配線又はドレイン配線と接続するように、画素電極 633 を形成する (図 13 (G))。

【0124】

その後、TFT 基板と対向基板 636 との間に液晶層 635 を挟持させ、シール材 640 で貼り合わせた状態を示している。TFT 基板には柱状のスペーサ 639 を形成する。柱状のスペーサ 639 は画素電極上に形成されるコンタクト部のくぼみに合わせて形成するとよい。柱状スペーサ 639 は用いる液晶材料にも依存するが、 $3 \sim 10 \mu m$ の高さで形成するのが望ましい。コンタクト部では、コンタクトホールに対応した凹部が形成されるので、この部分に合わせてスペーサを形成することにより液晶の配向の乱れを防ぐことができる。

【0125】

TFT 基板には、配向膜 634 を形成しラビング処理を行う。対向基板 636 には透

明導電膜 637、配向膜 638 を形成する。その後、TFT 基板および対向基板 636 をシール材により貼り合わせて液晶を注入し、液晶層 635 を形成する。以上のようにして、アクティブマトリクス駆動の液晶表示装置を完成させることができる。なお、液晶層 635 は、図 19 に示すように、液晶を滴下することによって形成してもよい。特に大面積のアクティブマトリクス基板を用いて液晶表示装置を作製する場合には、有効な手段である。

【0126】

なお、配向膜 634、638 や、柱状スペーサ 639 は、液滴吐出法を用いて選択的に形成してもよい。特に大面積のアクティブマトリクス基板を用いて液晶表示装置を作製する場合には、有効な手段である。

【0127】

次に、端子部について説明する。図 11、12 から分かるように、端子部には、ゲート絶縁膜が残存しているため、ゲート電極層と同時に形成された配線 606 と FPC (Flexible Print Circuit) 643 とを接続するためのコンタクトホールを開孔、又はゲート絶縁膜 607 を除去する必要がある。ここでは、上述したように、第 3 の絶縁層 626 をマスクとして、第 1 の絶縁層 602 及びゲート絶縁膜 607 をエッチング除去した。さらに、配線 606 と、FPC 628 とを、異方性導電膜 642 により公知の手法で端子電極 641 と貼り付けることにより、配線 606 と FPC 643 とを接続することができる。なお、端子電極 641 は、透明導電膜を用いて形成するのが望ましい。

【0128】

コンタクトホールを開孔するための他の方法として、コンタクトホールを開孔したい箇所の周囲を液滴吐出法で吐出形成された導電体で覆い、該導電体をマスクとして、コンタクトホールを形成することもできる。そしてさらに、該コンタクトホール中に該導電体と同一又は異なる導電体を液滴吐出法によって吐出し、導電体を埋め込むことにより、ゲート絶縁膜上にプラグ状の導電体を形成することができる。さらに、プラグ状の導電体と FPC 643 とを、異方性導電膜 642 により公知の手法で端子電極 641 と貼り付けることにより、配線 606 と FPC 643 とを接続することができる。この際、FPC 部のコンタクトホール開孔は、TFT 作製時に行ってもよいし、ソース、ドレイン配線を形成すると同時に、プラグ状の導電体を形成することによって行ってもよい。液滴吐出法の利点の一つとして、所望の箇所に選択的に組成物を吐出できるという点があるため、一工程で従来の複数の工程を兼ねることができるようにするのが望ましい。

【0129】

なお、島状半導体膜や、島状 n 型半導体膜をエッチングにより形成する際に、ゲート絶縁膜も同時に除去することにより、FPC 接続時のコンタクトホール開孔は不要となる。ただし、TFT 部以外のゲート絶縁膜はすべて除去されることになるため、保持容量部や、走査線と信号線の交差部等には、別途液滴吐出法等によって絶縁物を形成しておく必要がある。

【0130】

また、ゲート絶縁膜を形成する際に、線状プラズマ法を用いて、FPC 接続領域となる基板の周辺部を除いてゲート絶縁膜を形成しても良い。

【0131】

以上の工程を経て、本発明によって作製された TFT を用いたアクティブマトリクス型 LCD パネルが完成する。該 TFT は、上記実施の形態や実施例の方法を用いて作製することができる。また、ここでは、一画素につき 1 トランジスタの構成としたが、2 以上のトランジスタを用いて、マルチゲート構造としてもよい。また、TFT の極性は、n 型でも p 型でも採用することができる。また、n 型 TFT と p 型 TFT からなる CMOS 構造としてもよい。CMOS 構造とする場合、各 TFT を接続する配線は、上記平坦化膜を選択的に形成した後、開孔部に導電材料を含む組成物を液滴吐出法で吐出することで形成することができる。

【0132】

なお、本実施例は、他の実施形態、実施例と自由に組み合わせることができる。

【実施例 5】

【0133】

本実施例では、図 14、15 を参照して、本発明を用いたアクティブマトリクス型 LCD パネルの他の作製方法について説明する。ここで、図 11～13 は、図 17 の A-B 及び C-D 断面から見た工程図である。まず、チャンネル保護膜を形成し、島状半導体膜 661 を形成する工程までは、他の実施形態や実施例と同様に行うことができる（図 14 (A)）。

【0134】

次に、島状半導体膜 661 を形成する際のフォトリソスト 660 を除去した後、n チャネル型 TFT 652、654 の島状半導体膜上に、n 型不純物を含むドーパント源 662 を、p チャネル型 TFT 653 の島状半導体膜上に、p 型不純物を含むドーパント源 663 を液滴吐出法等を用いて選択的に形成する（図 14 (B)）。

【0135】

次に、基板に対してレーザー 664 を照射する（レーザードーピングという。）を行うことにより、ドーパント源 662、663 を島状半導体膜 661 中に導入し、ソース、ドレイン領域 665～670 を形成する（図 14 (C)）。ここで、レーザー 664 としては、エキシマ、Nd:YAG、CO₂、ルビー、アレキサンドライト等を用いることができる。特に、エキシマレーザーの場合、紫外域の短波長、短パルス光を発するため、半導体基板への侵入深さが小さく熱作用時間も短いため、ごく浅いドーピング層の形成に適している。また、ドーパント源としては、ここでは、液滴吐出法で形成した固体状又は液体状のものを採用したが、ガスを用いても良い。この場合、n 型、p 型毎に雰囲気を変える必要がある。固体状又は液体状のドーパント源を採用した場合、一度のレーザー照射で不純物領域を形成することができるというメリットがある。また、レーザードーピング法を用いることにより、チャンネルエッチング工程を省略することができ、工程を大幅に簡略化することができる。

【0136】

次に、第 2 の絶縁層 616 を形成した後に、第 2 の絶縁層 616 の間隙に、ソース、ドレイン電極 617～621、及び保持容量部の対向電極 622 を形成する（図 14 (D)、図 15 (E)）。

【0137】

次に、第 3 の絶縁層 626 をマスクとして、端子部に形成されている第 1 の絶縁層 602 及びゲート絶縁膜 607 をエッチング除去し、FPC と接続される部分の配線 606 を露出させる（図 13 (G)）。プラズマエッチングを採用し、エッチング用ガスとしては、Cl₂、BCl₃、SiCl₄ もしくは CCl₄ など代表とする塩素系ガス、CF₄、SF₆、NF₃、CHF₃ など代表とするフッ素系ガス、あるいは O₂ を用いたが、これらに限定されるものではない。なお、該エッチングは、大気圧プラズマを利用しても行うことができる。この際、エッチングガスとしては、CF₄ と O₂ の混合ガスを用いるのがよい。また、O₂ アッシングを用いてもよい。また、これらの方法を組み合わせて、第 1 の絶縁層 602 及びゲート絶縁膜 607 を別々に除去しても構わない。その後、画素 TFT のソース配線又はドレイン配線と接続するように、画素電極 633 を形成する（図 13 (G)）。

【0138】

その後、TFT 基板と対向基板 636 との間に液晶層 635 を挟持させ、シール材 640 で貼り合わせた状態を示している。TFT 基板には柱状のスペーサ 639 を形成する。柱状のスペーサ 639 は画素電極上に形成されるコンタクト部のくぼみに合わせて形成するとよい。柱状スペーサ 639 は用いる液晶材料にも依存するが、3～10 μm の高さで形成するのが望ましい。コンタクト部では、コンタクトホールに対応した凹部が形成されるので、この部分に合わせてスペーサを形成することにより液晶の配向の乱れを防ぐことができる。

【0139】

TFT基板上には、配向膜634を形成しラビング処理を行う。対向基板636には透明導電膜637、配向膜638を形成する。その後、TFT基板および対向基板636をシール材により貼り合わせて液晶を注入し、液晶層635を形成する。以上のようにして、アクティブマトリクス駆動の液晶表示装置を完成させることができる。なお、液晶層635は、図19に示すように、液晶を滴下することによって形成してもよい。特に大面積のアクティブマトリクス基板を用いて液晶表示装置を作製する場合には、有効な手段である。

【0140】

なお、配向膜634、638や、柱状スペーサ639は、液滴吐出法を用いて選択的に形成してもよい。特に大面積のアクティブマトリクス基板を用いて液晶表示装置を作製する場合には、有効な手段である。

【0141】

なお、端子部については、実施例4と同様に形成することができる。

【0142】

以上の工程を経て、本発明によって作製されたTFTを用いたアクティブマトリクス型LCDパネルが完成する。該TFTは、上記実施の形態や実施例の方法を用いて作製することができる。また、ここでは、一画素につき1トランジスタの構成としたが、2以上のトランジスタを用いて、マルチゲート構造としてもよい。また、TFTの極性は、n型でもp型でも採用することができる。また、n型TFTとp型TFTからなるCMOS構造としてもよい。CMOS構造とする場合、各TFTを接続する配線は、上記平坦化膜を選択的に形成した後、開孔部に導電材料を含む組成物を液滴吐出法で吐出することで形成することができる。

【0143】

なお、本実施例は、他の実施形態、実施例と自由に組み合わせることができる。

【実施例6】

【0144】

本発明に係る液晶表示装置は、図20に示す液滴吐出システムによって形成するのがよい。まず、CAD、CAM、CAE等の回路設計ツール100によって、回路設計が行われ、所望の薄膜及びアライメントマーカの配置箇所を決定する。

【0145】

次に、設計された薄膜及びアライメントマーカの配置箇所を含む薄膜パターンのデータ101は、記録媒体又はLAN (Local Area Network) 等の情報網を介して、液滴吐出装置を制御するコンピュータ102に入力される。そして、薄膜パターンのデータ101に基づいて、液滴吐出手段103が有するノズル（筒状の、先の細い穴から液体や気体を噴出させる装置）のうち、該薄膜を構成する材料を含む組成物を貯蔵し、又は該組成物を貯蔵するタンクと接続されている最適な吐出口径を有するノズルが決定され、続いて、液滴吐出手段103の走査経路（移動経路）が決定される。なお、予め最適なノズルが決められている場合は、該ノズルの移動経路のみを設定すればよい。

【0146】

次に、該薄膜が形成される基板104上にフォトリソグラフィ技術やレーザー光を用いて、アライメントマーカ117を形成する。そして、アライメントマーカが形成された基板を液滴吐出装置内のステージ116に設置し、該装置に具備された撮像手段105によりアライメントマーカの位置を検出し、画像処理装置106を介して、コンピュータ102に位置情報107として入力される。コンピュータ102では、CAD等により設計された薄膜パターンのデータ101と、撮像手段105によって得られるアライメントマーカの位置情報107とを照らし合わせて、基板104と液滴吐出手段103との位置合わせを行う。

【0147】

その後、コントローラ108によって制御された液滴吐出手段103が、決定された走

査経路に従って、組成物 118 を吐出することにより、所望の薄膜パターン 109 が形成される。なお、組成物の吐出量は、吐出口の径を選択することにより、適宜調整することができるが、吐出口の移動速度、吐出口と基板との間隔、組成物の吐出速度、吐出空間の雰囲気、該空間の温度、湿度等のあらゆる条件によって微妙に異なってくるため、これらの条件も制御できるようにすることが望ましい。これらは、予め実験、評価によって最適な条件を求めておき、組成物の材料毎にデータベース化しておくのがよい。

【0148】

ここで、薄膜パターンデータとしては、例えば、液晶表示装置、EL 表示装置等に用いられるアクティブマトリクス型 TFT 基板の回路図等が挙げられる。図 20 中の円内の回路図は、このようなアクティブマトリクス型 TFT 基板に用いられる導電膜を模式的に示したものである。121 は所謂ゲート配線、122 はソース信号線（2nd 配線）、123 は画素電極又は正孔注入電極若しくは電子注入電極を指す。また、120 は基板、124 はアライメントマーカを示している。当然、薄膜パターン 109 は、薄膜パターン情報におけるゲート配線 121 に対応するものである。

【0149】

また、液滴吐出手段 103 は、ここでは、ノズル 110、111、112 が一体化された構成となっているが、これに限定されるものではない。また、各ノズルは、それぞれ複数の吐出口 113、114、115 を有している。上記薄膜パターン 109 は、ノズル 110 のうち、所定の吐出口 113 を選択することによって形成されたものである。

【0150】

なお、液滴吐出手段 103 は、あらゆる線幅の薄膜パターンの作製に対応できるように、また、タクトタイムを向上させるため、吐出口径、吐出量、又はノズルピッチの異なる複数のノズルを備えておくのが望ましい。また、吐出口の間隔はできる限り狭い方が望ましい。また、一辺が 1 m 以上から 6 畳程度の大面積の基板に対して、スループットの高い吐出を行うために、1 m 以上の長さを有するノズルを備えておくことが望ましい。また、伸縮機能を備え、吐出口の間隔を自由に制御することができるようにしてもよい。また、高解像度、即ち、滑らかなパターンを描画するために、ノズル又はヘッドが斜めに傾くようにしておくのが望ましい。これによって、矩形状など、大面積の描画が可能となる。

【0151】

また、ヘッドのノズルピッチを変えたものを一つのヘッドに平行に備え付けてもよい。この場合、吐出口径は同じでもよいし、異ならせてもよい。

【0152】

また、上記のように、複数のノズルを用いた液滴吐出装置となる場合には、私用していないノズルを収納するための、待機場所を設けておく必要がある。この待機場所には、またガス供給手段とシャワーヘッドを設けることにより、組成物の溶媒と同じ気体の雰囲気下に置換することができるため、乾燥をある程度防止することができる。さらに、清浄な空気を供給し、作業領域の埃を低減するクリーンユニット等を備え付けてもよい。

【0153】

ただし、ノズルの仕様上、吐出口の間隔が狭くできないときには、ノズルピッチが表示装置における画素の整数倍となるように設計するとよい。これによってノズルをずらして組成物を吐出することができる。

【0154】

また、撮像手段 105 としては、CCD（電荷結合素子）のような光の強弱を電気信号に変換する能動素子を用いたカメラを用いればよい。

【0155】

上述した方法は、基板 104 を載せたステージ 116 を固定し、液滴吐出手段 103 を決定された経路に従って走査させることによって、薄膜パターン 109 を形成するものである。それに対して、液滴吐出手段 103 を固定し、薄膜パターンのデータ 101 に基づいて決定された経路に従って、ステージ 116 を XYθ 方向に搬送させることによって、薄膜パターン 109 を形成してもよい。この際、液滴吐出手段 103 が複数のノズルを有

している場合には、該薄膜を構成する材料を含む組成物を貯蔵し、又は該組成物を貯蔵するタンクと接続されている最適な吐出口径を有するノズルを決定する必要がある。

【0156】

また、上述した方法は、ノズル110の所定の一つの吐出口のみを用いて薄膜パターン109を吐出形成するものであるが、形成する薄膜の線幅や膜厚に応じて、複数の吐出口を用いて組成物を吐出してもよい。

【0157】

また、複数のノズルを用い、冗長機能を持たせてもよい。例えば、最初にノズル112（又は111）から組成物が吐出されるが、ノズル110からも、同一の組成物が吐出されるよう吐出条件を制御することにより、前方のノズル112において吐出口詰まり等の支障を来しても、後方のノズル110から組成物を吐出することができるため、少なくとも配線の断線等を防止することが可能となる。

【0158】

また、吐出口径の異なる複数のノズルから組成物を吐出するように吐出条件を制御することにより、平坦な薄膜を、より短縮されたタクトタイムで形成することができる。この方法は、特にLCDにおける画素電極のように、組成物の吐出面積が大きく、かつ平坦性が要求されるような薄膜の形成に特に適している。

【0159】

さらに、吐出口径の異なる複数のノズルから組成物を吐出するように吐出条件を制御することにより、配線の線幅が異なるパターンを一度に形成することができる。

【0160】

さらに、吐出口径の異なる複数のノズルから組成物を吐出するように吐出条件を制御することにより、絶縁膜の一部に設けられたアスペクト比が高い開孔部に、組成物を充填させることができる。この方法によれば、ボイド（絶縁膜と配線の間に生じる虫食い状の孔）が生じることなく、平坦化された配線を形成することができる。

【0161】

薄膜や配線の形成に用いられる液滴吐出システムにおいて、上記のごとく、薄膜パターンを示すデータを入力する入力手段と、前記データに基づいて、前記薄膜を構成する材料を含む組成物を吐出するためのノズルの移動経路を設定する設定手段と、基板上に形成されたアライメントマーカを検出するための撮像手段と、前記ノズルの移動経路を制御する制御手段とを有する構成とすることにより、液滴吐出時におけるノズル又は基板の移動経路を的確に制御する必要がある。液滴吐出システムを制御するコンピュータに組成物吐出条件制御プログラムを読み込ませることにより、吐出する組成物やそのパターンに応じて、ノズル又は基板移動速度、組成物の吐出量・噴射距離・噴射速度、吐出環境の雰囲気・温度・湿度、基板加熱温度などの諸条件も的確に制御することができる。

【0162】

これによって、所望の太さ、厚さ、形状を有する薄膜や配線を、短いタクトタイム、高スループットの下で、所望の箇所に精度良く作製することができ、ひいては、それらの薄膜や配線を用いて作製したTFTのような能動素子、該能動素子を用いて作製した液晶ディスプレイ（LCD）、有機ELディスプレイのような発光装置、LSI等の製造歩留まりを向上させることができる。特に、本発明を用いることにより、任意の場所に薄膜や配線のパターンを形成でき、形成するパターンの太さ、厚さ、形状も調整できるので、大面積の能動素子基板等も、低コストで歩留まり良く製造することができる。

【実施例7】

【0163】

本実施例では、図21～26を用いて、実施例7の液滴吐出システムを用いた実施形態について説明する。

【0164】

図21は、連続的吐出用ノズル204と、断続的吐出用ノズル209を用い、ゲート電極層を作製する方法を示したものである。まず、連続的吐出用ノズル204を用いて、ゲ

ート配線、容量配線等の比較的太い配線を形成する。ここで、基板201上には、第1の絶縁層202が形成されているため、その間隙に導電材料を含む組成物が吐出されるように基板が搭載されたステージ200又はノズルの移動経路を制御する。連続的吐出用ノズル204を用いることにより、配線部205をヌードル状に形成することができ、タクトタイムを短縮することができる。なお、両ノズルから吐出される導電材料は同じでも異なっているいても良い。

【0165】

配線部205を形成した後に、断続的吐出用ノズル209を用い、電極部208を形成する。なお、電極部208を形成する前に、配線部205に対しUV光210を照射しておくことにより、クロスライン（電極部）を吐出形成しやすくなる。

【0166】

図22は、断続的吐出口232aと連続的吐出口232bとを複合化させたノズル231を用いて、配線部206と電極部208を同時に形成する方法を示したものである。なお、ここでは、可動ノズルとしたが、ステージ200が移動するようにしても良い。

【0167】

図23は、複合化された連続的吐出用ノズル222と、断続的吐出用ノズル225を用い、ゲート電極層と第1の絶縁層を同時に形成する方法を示したものである。ここで、ノズル222aからは、配線部を構成する導電材料を含む組成物が吐出され、ノズル222bからは第1の絶縁層を構成する樹脂が吐出される。また、断続的吐出用ノズル225からは、配線部を構成する導電材料と同一又は異なる導電材料を含む組成物が吐出され、電極部が形成される。

【0168】

図24は、一の固定ノズル233を用いて、配線部206と電極部208を形成する方法を示したものである。まず、ステージを一定方向に搬送し連続的吐出により配線部206を吐出形成する。次に、ステージを回転させ、断続的吐出により電極部208を形成する。このように、固定ノズル233は、連続的吐出と断続的吐出ができるように設計しておく必要がある。

【0169】

図25は、層間絶縁膜又は平坦化膜（第3の絶縁層）を、コンタクトホール部を除いて連続的吐出用ノズル211により形成し、断続的吐出用ノズル214でコンタクトホール部に導電体を形成する方法を示したものである。連続的吐出用ノズル211を用いて、コンタクトホール部を除いて絶縁層を形成する場合、コンタクトホール部の箇所に対応する吐出口が閉じるように、制御する必要がある。

【0170】

また、コンタクトホール部に導電体を形成する他の方法として、開孔部検出手段216を用いてコンタクトホールを検出し、その位置情報をもとにノズル219を制御し、導電材料を吐出してもよい。また、同じ原理を用いて、配線部や電極部の断線部をリペアしてもよい。

【0171】

コンタクトホールに導電体を形成した後、連続的吐出又は断続的吐出により画素電極を形成する（図26（C））。

【0172】

このように、連続的吐出又は断続的吐出が可能なノズル、又はそれらを組み合わせたノズルを用い、それらを制御することにより、吐出する組成物の異同、吐出するタイミングの異同を問わず、短縮されたタクトタイムで所望のパターンを形成することができる。また、基板が大面積となる場合には、それらのノズルを、基板上の複数の箇所で可動できるように設計することで、より短縮されたタクトタイムで所望のパターンを形成することができる。なお、本実施例は、他の実施形態、実施例と自由に組み合わせることができる。

【実施例8】

【0173】

本実施例では、液滴吐出法とメッキ法を組み合わせ、導電膜を形成する方法について説明する。

【0174】

まず、Agを含む組成物を液滴吐出法で吐出形成する。この際、線幅が数 μm ～十数 μm と比較的細い場合に、ゲート配線のような太い配線を形成したい場合には、重ねて吐出形成する必要がある。しかし、Agを形成した後、Cuを含むメッキ液にAgが形成された基板を浸す、又は基板上にメッキ液を直接流すことによって、線幅を太くすることができる。特に、吐出形成後の組成物は凹凸が多いため、メッキしやすい。また、Agは高価であるので、Cuメッキを行うことにより、コスト削減にもつながる。なお、本実施例の方法で配線を形成する際の導電材料は、この種類に限定されるものではない。

【0175】

なお、Cuメッキを行った後、導電膜の表面は凹凸が多いため、NiB等のバッファ層を設け平滑化を行い、その後ゲート絶縁膜を形成するのが望ましい。また、本実施例は、他の実施形態、実施例と自由に組み合わせることができる。

【実施例9】

【0176】

本実施例では、上記実施例で作製される液晶表示パネルに、駆動用のドライバ回路を実装する態様について、図28を参照して説明する。

【0177】

図28はドライバICをCOGで実装する構成を示している。図28(A)はTFT基板200に、ドライバIC106が異方性導電材を用いて実装された構造を示す。TFT基板200上には画素領域101、信号線側入力端子104（走査線入力端子103であっても同様である。）を有している。対向基板229はシール材226でTFT基板200と接着されており、その間に液晶層230が形成されている。

【0178】

信号線側入力端子104には、FPC812が異方性導電材で接着されている。異方性導電材は樹脂815と表面にAuなどがメッキされた数十～数百 μm 径の導電性粒子814から成り、導電性粒子814により信号線側入力端子104とFPC812に形成された配線813とが電氣的に接続される。ドライバIC106も、異方性導電材でTFT基板200に接着され、樹脂811中に混入された導電性粒子810により、ドライバIC106に設けられた入出力端子809と信号線側入力端子104と電氣的に接続される。

【0179】

また、図28(B)で示すように、TFT基板200にドライバIC106を接着材816で固定して、Auワイヤ817によりドライバICの入出力端子と引出線または接続配線とを接続しても良い。そして封止樹脂818で封止する。なお、ドライバICの実装方法は、特に限定されるものではなく、公知のCOG方法やワイヤボンディング方法、或いはTAB方法を用いることができる。

【0180】

ドライバICの厚さは、対向基板と同じ厚さとすることで、両者の間の高さはほぼ同じものとなり、表示装置全体としての薄型化に寄与する。また、それぞれの基板を同じ材質のもので作製することにより、この表示装置に温度変化が生じても熱応力が発生することなく、TFTで作製された回路の特性を損なうことはない。その他にも、本実施形態で示すようにICチップよりも長尺のドライバICで駆動回路を実装することにより、1つの画素領域に対して、実装されるドライバICの個数を減らすことができる。

【0181】

以上のようにして、液晶表示パネルに駆動回路を組み入れることができる。なお、本実施例は、他の実施形態、実施例と自由に組み合わせることができる。

【実施例10】

【0182】

本実施例では、走査線側入力端子部と信号線側入力端子部とに保護ダイオードを設けた

一態様について図29を参照して説明する。図29(A)において画素102にはTF T 260が設けられている。このTF Tは第1の実施の形態と同様な構成を有している。

【0183】

信号線側入力端子部には、保護ダイオード261と262が設けられている。この保護ダイオードは、TF T 261と同様な工程で作製され、ゲートとドレイン若しくはソースの一方とを接続することによりダイオードとして動作させている。図29(A)で示す上面図の等価回路図を図2.9(B)に示している。

【0184】

保護ダイオード261は、ゲート電極層250、半導体層251、チャネル保護用の絶縁層252、配線層253から成っている。TF T 262も同様な構造である。この保護ダイオードと接続する共通電位線254、255はゲート電極層と同じ層で形成している。従って、配線層253と電氣的に接続するには、ゲート絶縁層にコンタクトホールを形成する必要がある。

【0185】

ゲート絶縁層へのコンタクトホールは、液滴吐出法によりマスク層を形成し、エッチング加工すれば良い。この場合、大気圧放電のエッチング加工を適用すれば、局所的な放電加工も可能であり、基板の全面にマスク層を形成する必要はない。

【0186】

保護ダイオード261若しくは262は、TF T 260におけるソース及びドレイン配線層219と同じ層で形成され、それに接続している信号配線層256とソース又はドレイン側が接続する構造となっている。

【0187】

走査信号線側の入力端子部も同様な構成である。このように、本発明によれば、入力段に設けられる保護ダイオードを同時に形成することができる。なお、保護ダイオードを挿入する位置は、本実施の形態のみに限定されず、駆動回路と画素との間に設けることもできる。また、本実施例は、他の実施形態、実施例と自由に組み合わせることができる。

【実施例11】

【0188】

本実施例では、半導体層をSASで形成することによって、走査線側の駆動回路を基板100上に形成する場合について説明する。

【0189】

図30は、 $1 \sim 15 \text{ cm}^2 / \text{V} \cdot \text{sec}$ の電界効果移動度が得られるSASを使ったnチャネル型のTF Tで構成する走査線側駆動回路のブロック図を示している。

【0190】

図30において500で示すブロックが1段分のサンプリングパルスを出力するパルス出力回路に相当し、シフトレジスタはn個のパルス出力回路により構成される。501はバッファ回路であり、その先に画素502が接続さる。

【0191】

図31は、パルス出力回路500の具体的な構成を示したものであり、nチャネル型のTF T 601~612で回路が構成されている。このとき、SASを使ったnチャネル型のTF Tの動作特性を考慮して、TF Tのサイズを決定すれば良い。例えば、チャネル長を $8 \mu\text{m}$ とすると、チャネル幅は $10 \sim 80 \mu\text{m}$ の範囲で設定することができる。

【0192】

また、バッファ回路501の具体的な構成を図32に示す。バッファ回路も同様にnチャネル型のTF T 620~636で構成されている。このとき、SASを使ったnチャネル型のTF Tの動作特性を考慮して、TF Tのサイズを決定すれば良い。例えば、チャネル長を $10 \mu\text{m}$ とすると、チャネル幅は $10 \sim 1800 \mu\text{m}$ の範囲で設定することとなる。

【0193】

なお、本実施例は、他の実施形態、実施例と自由に組み合わせることができる。

【実施例 12】

【0194】

本実施例では、上記実施例において作製された液晶表示パネルを用いた液晶テレビ受像機について説明する。図 33 は液晶テレビ受像機の主要な構成を示すブロック図を示している。液晶表示パネルには、(1) 画素部 401 のみが形成されて走査線側駆動回路 403 と信号線側駆動回路 402 とが TAB 方式により実装される場合、(2) 画素部 401 とその周辺に走査線側駆動回路 403 と信号線側駆動回路 402 とが COG 方式により実装される場合、(3) SAS で TFT を形成し、画素部 401 と走査線側駆動回路 403 を基板上に一体形成し信号線側駆動回路 402 を別途ドライバ IC として実装する場合などがあるが、どのような形態としても良い。

【0195】

その他の外部回路の構成として、映像信号の入力側では、チューナ 404 で受信した信号のうち、映像信号を増幅する映像信号増幅回路 405 と、そこから出力される信号を赤、緑、青の各色に対応した色信号に変換する映像信号処理回路と、その映像信号をドライバ IC の入力仕様に変換するためのコントロール回路 407 などからなっている。コントロール回路 407 は、走査線側と信号線側にそれぞれ信号が出力する。デジタル駆動する場合には、信号線側に信号分割回路 408 を設け、入力デジタル信号を m 個に分割して供給する構成としても良い。

【0196】

チューナ 404 で受信した信号のうち、音声信号は、音声信号増幅回路 409 に送られ、その出力は音声信号処理回路 410 を経てスピーカ 413 に供給される。制御回路 411 は受信局 (受信周波数) や音量の制御情報を入力部 412 から受け、チューナ 404 や音声信号処理回路 410 に信号を送出する。

【実施例 13】

【0197】

本実施例では、実施例 4、5 の LCD パネルをモジュール化した状態を、図 18 を参照して説明する。

【0198】

図 18 (A) で示すモジュールは、画素部 701 の周辺に駆動回路が形成されたドライバ IC は、COG (Chip On Glass) 方式で実装している。勿論、ドライバ IC は、TAB (Tape Automated Bonding) 方式で実装してもよい。

【0199】

基板 700 は対向基板 703 とシール材 702 によって固着されている。画素部 701 は、実施例 4 で示すように液晶を表示媒体として利用したものであってもよいし、実施例 5 で示すように EL 素子を表示媒体として利用するものであってもよい。ドライバ IC 705 a、705 b 及びドライバ IC 707 a、707 b、707 c は、単結晶の半導体又は多結晶の半導体を用いて形成した集積回路を利用することができる。ドライバ IC 705 a、705 b 及びドライバ IC 707 a、707 b、707 c には、FPC 704 a、704 b、704 c または FPC 706 a、706 b を介して信号や電源が供給される。

【0200】

図 18 (B) で示すモジュールは、ゲートドライバー 712 を基板 700 上に一体形成し、FPC 710 と接続したものである。ゲートドライバー 712 は、移動度の高いセミアモルファスシリコン (SAS) を用いて作製するのが望ましい。また、ソースドライバー 709 は、多結晶シリコンを用いて別途形成し、スティック状に分断したものを貼り付け、FPC 711 と接続した。なお、ゲートドライバー 712 も、多結晶シリコンを用いて別途形成し、スティック状に分断したものをを用いてもよい。このように、ドライバー (駆動回路) 部を、基板上に一体形成又はスティック状にして形成することにより、IC チップを多数貼り付ける方法に比べて工程を簡略化でき、また、基板スペースを有効利用することができる。

【実施例 14】

【0201】

上記実施例のモジュールを用いた電子機器の一例として、図34に示すテレビ受像器、携帯書籍（電子書籍）、携帯電話を完成させることができる。

【0202】

図34（A）のテレビ受像器は、筐体2001に液晶又はEL素子を利用した表示用モジュール2002が組みこまれ、受信機2005により一般のテレビ放送の受信をはじめ、モデム2004を介して有線又は無線による通信ネットワークに接続することにより一方向（送信者から受信者）又は双方向（送信者と受信者間、又は受信者間同士）の情報通信をすることもできる。テレビ受像器の操作は、筐体に組みこまれたスイッチ又は別体のリモコン装置2006により行うことが可能であり、このリモコン装置にも出力する情報を表示する表示部2007が設けられていても良い。

【0203】

また、テレビ受像器にも、主画面2003の他にサブ画面2008を第2の表示用モジュールで形成し、チャンネルや音量などを表示する構成が付加されていても良い。この構成において、主画面2003を視野角の優れたEL表示用モジュールで形成し、サブ画面を低消費電力で表示可能な液晶表示用モジュールで形成しても良い。また、低消費電力化を優先させるためには、主画面2003を液晶表示用モジュールで形成し、サブ画面をEL表示用モジュールで形成し、サブ画面は点滅可能とする構成としても良い。

【0204】

勿論、本発明はテレビ受像機に限定されず、パーソナルコンピュータのモニタをはじめ、鉄道の駅や空港などにおける情報表示盤や、街頭における広告表示盤など特に大面積の表示媒体として様々な用途に適用することができる。また、映像を受信するのみならず、デジタルテレビのように双方向通信可能な機器にも適用することができる。

【0205】

図34（B）は携帯書籍（電子書籍）であり、本体3101、表示部3102、3103、記憶媒体3104、操作スイッチ3105、アンテナ3106等を含む。

【0206】

図34（C）は携帯電話であり、3001は表示用パネル、3002は操作用パネルである。表示用パネル3001と操作用パネル3002とは接続部3003において接続されている。接続部3003における、表示用パネル3001の表示部3004が設けられている面と操作用パネル3002の操作キー3006が設けられている面との角度 θ は、任意に変えることができる。さらに、音声出力部3005、操作キー3006、電源スイッチ3007、音声入力部3008を有している。

【産業上の利用可能性】

【0207】

本発明に係る液晶表示装置は、その構成が工程数や材料コストを削減できるような構成を有しており、液滴吐出法を積極的に用いることが可能である。また、本発明に係る液晶表示装置の作製方法を用いることにより、少ない工程、低コスト、高スループット、高歩留まり、短いタクトタイムで、液晶表示装置を作製することができ、液晶表示装置の低コスト高品質化が求められている中において有意な発明であり、産業上の利用可能性は極めて高い。

【図面の簡単な説明】

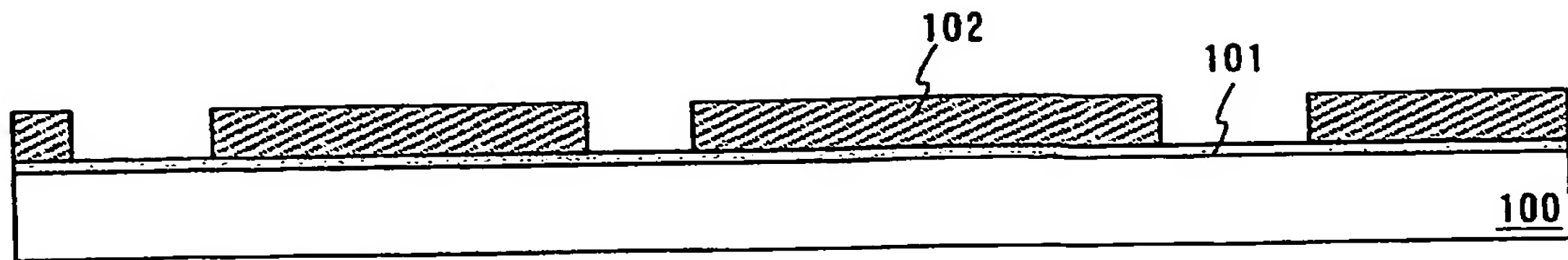
【0208】

- 【図1】 本発明を用いた能動素子（チャンネル保護型）の作製工程図
- 【図2】 本発明を用いた能動素子（チャンネル保護型）の作製工程図
- 【図3】 本発明を用いた能動素子（チャンネルエッチ型）の作製工程図
- 【図4】 本発明を用いた能動素子（チャンネル保護・エッチ混合型）の作製工程図
- 【図5】 本発明を用いた液晶表示装置の完成図
- 【図6】 カラーフィルタ機能を備えた層間絶縁膜を有する液晶表示装置の工程図
- 【図7】 カラーフィルタ機能を備えた透明樹脂を有する液晶表示装置の工程図

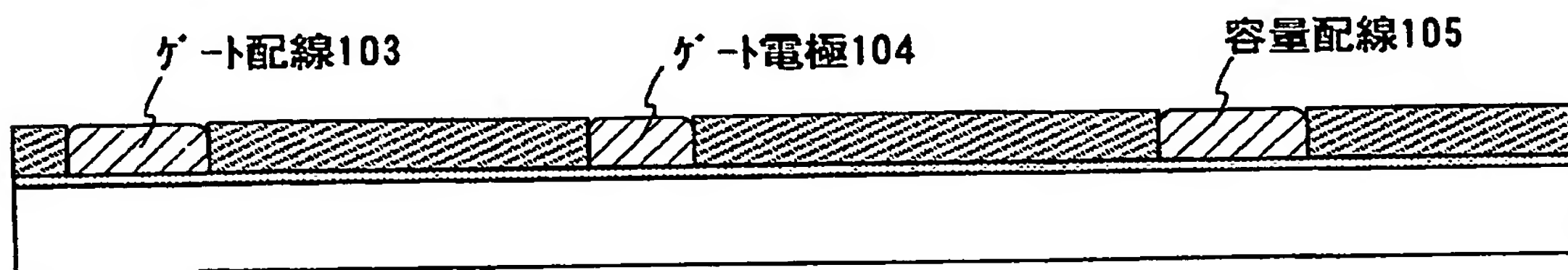
- 【図 8】 T F T と画素電極間のコンタクト方法の説明図
【図 9】 T F T と画素電極間のコンタクト方法の説明図
【図 10】 T F T と画素電極間のコンタクト方法の説明図
【図 11】 本発明を用いた液晶表示装置の作製工程図（駆動回路 C M O S）
【図 12】 本発明を用いた液晶表示装置の作製工程図（駆動回路 C M O S）
【図 13】 本発明を用いた液晶表示装置の作製工程図（駆動回路 C M O S）
【図 14】 本発明を用いた液晶表示装置の作製工程図（レーザードーピング）
【図 15】 本発明を用いた液晶表示装置の作製工程図（レーザードーピング）
【図 16】 導電層の平坦化処理法を説明する図
【図 17】 画素領域の上面図
【図 18】 液晶モジュールの説明図
【図 19】 液晶滴下法の説明図
【図 20】 液滴吐出システムの説明図
【図 21】 連続的吐出と断続的吐出を組み合わせた同材料の吐出方法の説明図
【図 22】 複合化ノズルを用いた吐出方法の説明図
【図 23】 異材料を連続的に吐出する方法の説明図
【図 24】 基板ステージを回転させて導電層を吐出形成する実施形態の説明図
【図 25】 連続的吐出と断続的吐出を組み合わせた異材料の吐出方法の説明図
【図 26】 連続的吐出と断続的吐出を組み合わせた異材料の吐出方法の説明図
【図 27】 導電粒子の構造の説明図
【図 28】 本発明を用いた液晶表示パネルの駆動回路部の実装方法を説明する図
【図 29】 本発明を用いた液晶表示パネルの保護回路部を含む上面図
【図 30】 本発明を用いた液晶表示パネルにおいて走査線側駆動回路を T F T で形成する場合の回路構成を説明する図
【図 31】 本発明を用いた液晶表示パネルにおいて走査線側駆動回路を T F T で形成する場合の回路構成を説明する図（シフトレジスタ回路）
【図 32】 本発明を用いた液晶表示パネルにおいて走査線側駆動回路を T F T で形成する場合の回路構成を説明する図（バッファ回路）
【図 33】 本発明を用いた液晶テレビ受像機の主要な構成を示すブロック図
【図 34】 本発明を用いて作製された電子機器の一例を示す図
【図 35】 チタン膜又は酸化チタン膜を形成する方法を示す図
- 【符号の説明】
- 【0209】
- 102: 第1の絶縁層
111: 第2の絶縁層
116: 第3の絶縁層
108、132: チャンネル保護膜
112、113: ソース、ドレイン電極
117、118: ソース、ドレイン配線
126: 画素電極
121、160～163: カラーフィルタ

【書類名】 図面
【図 1】

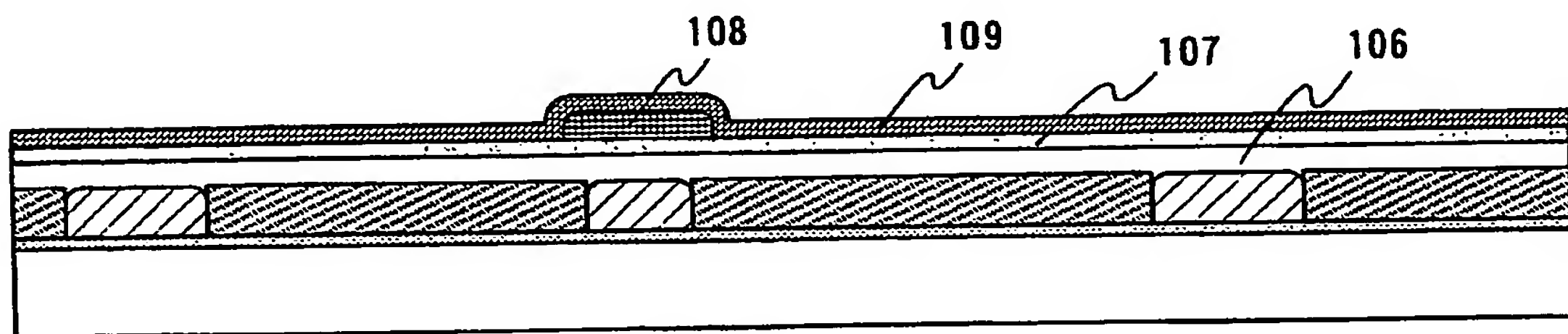
(A) TiO_x 膜\樹脂パターンの形成



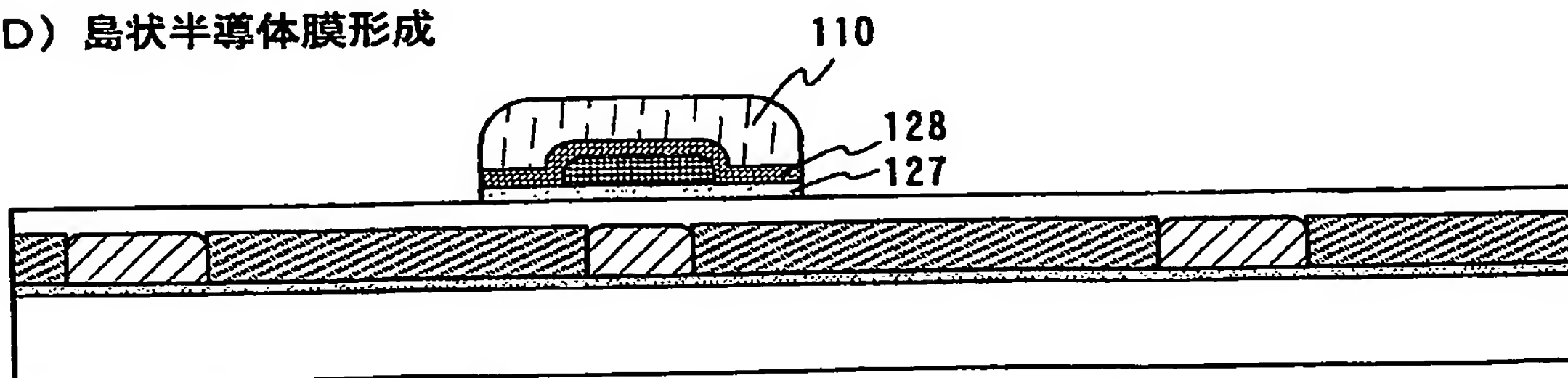
(B) ゲート電極等形成



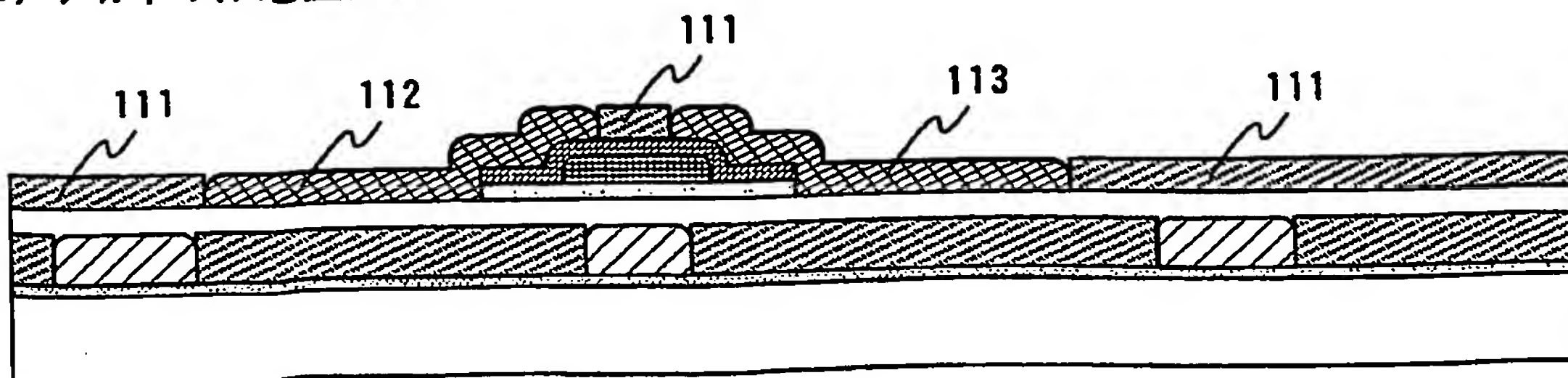
(C) ゲート絶縁膜、半導体膜、チャネル保護膜形成



(D) 島状半導体膜形成

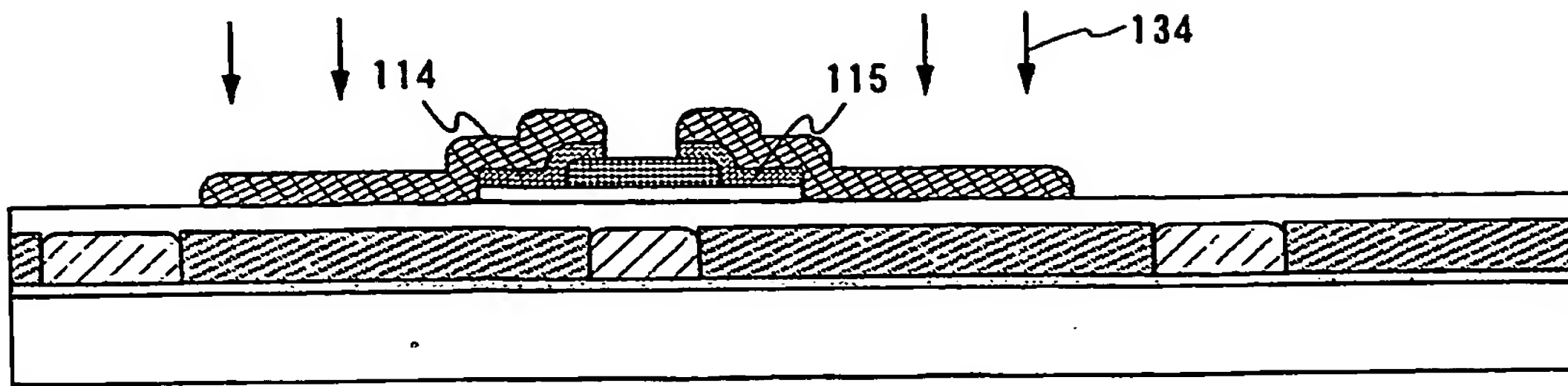


(E) ソース・ドレイン電極形成

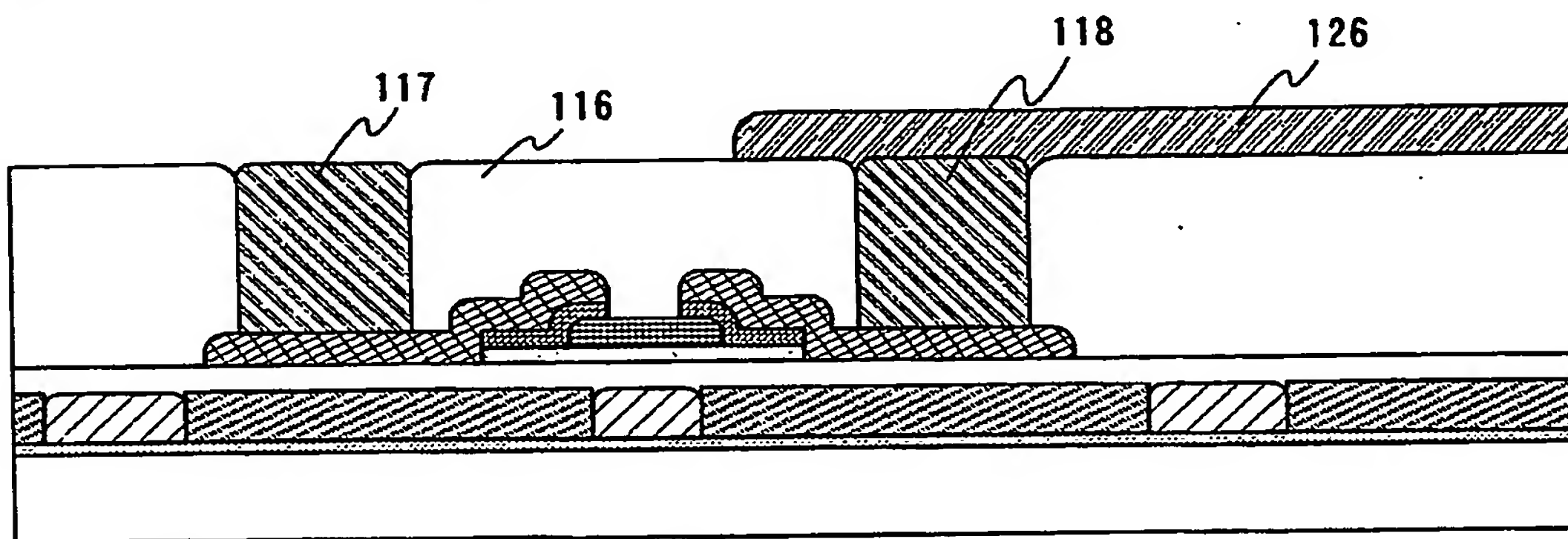


【図 2】

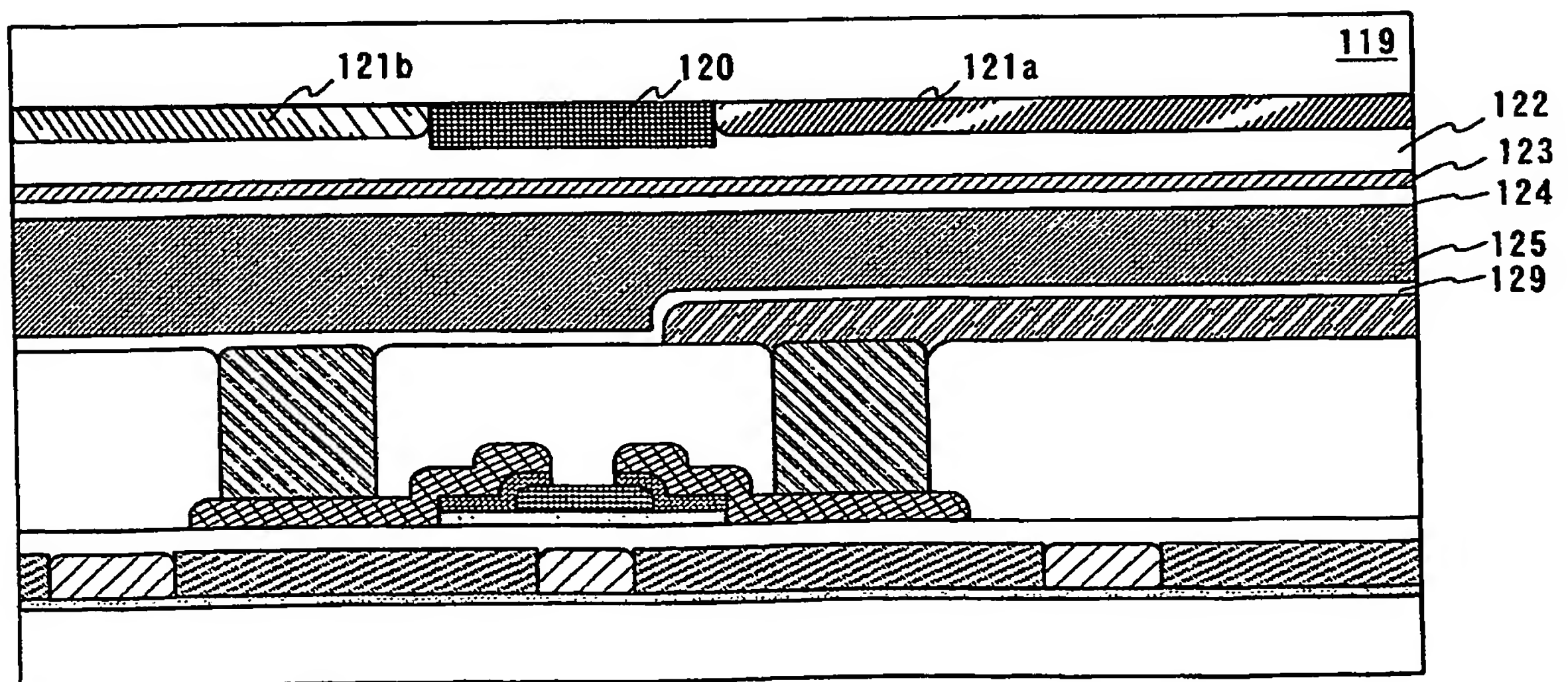
(F) 樹脂パターン除去、チャネルエッチング、UV照射



(G) 層間絶縁膜、ソース・ドレイン配線、画素電極形成

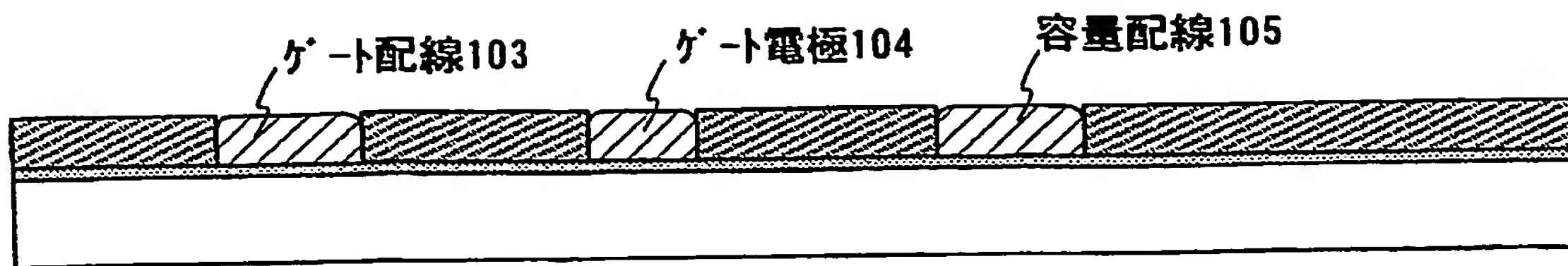


(H) 液晶滴下/注入、貼り合わせ

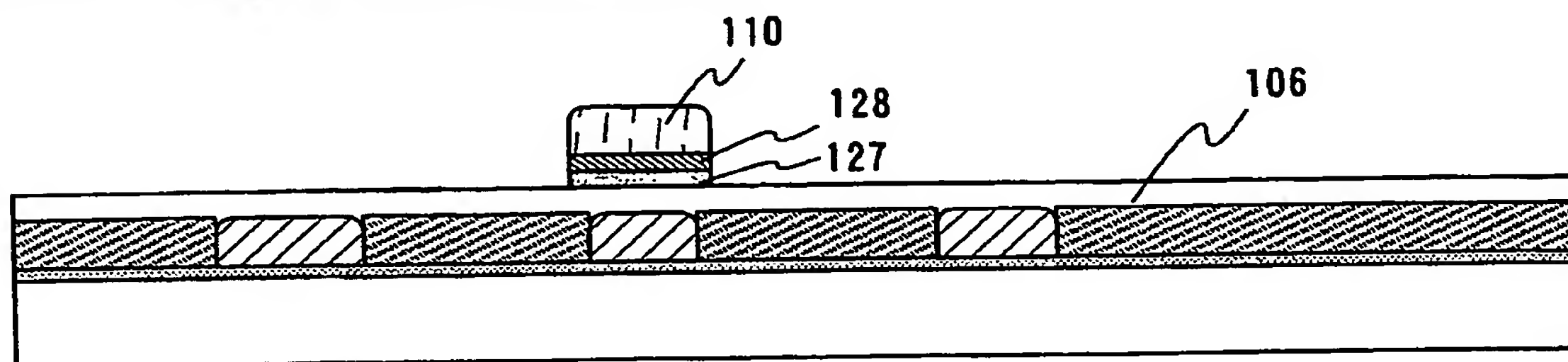


【図 3】

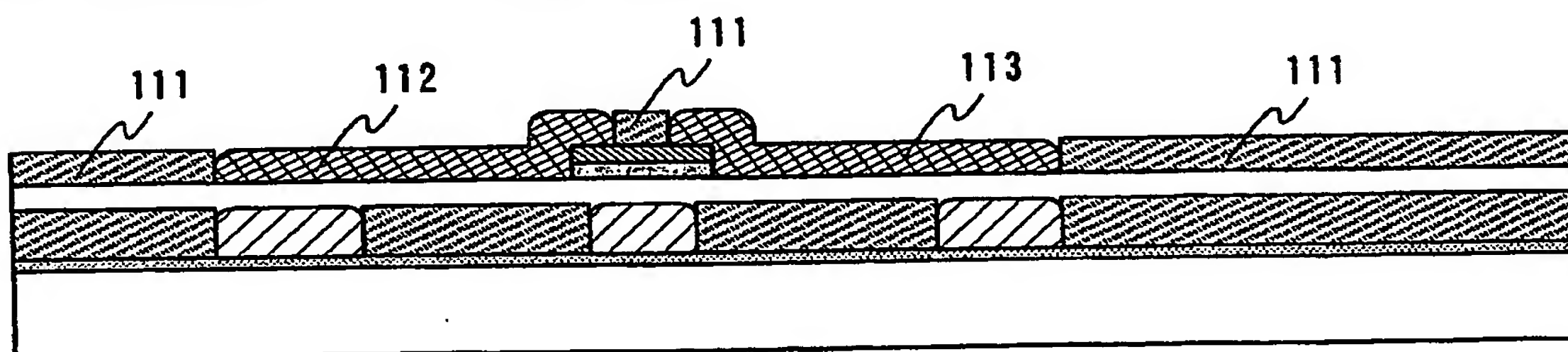
(A) ゲート電極等形成



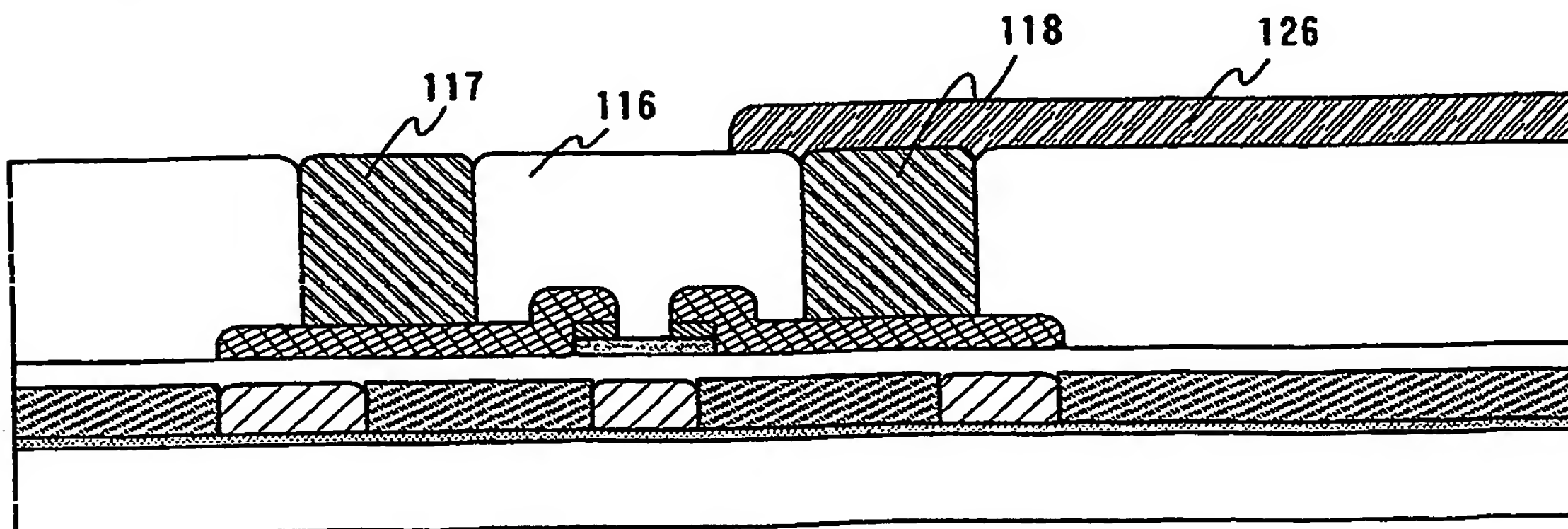
(B) ゲート絶縁膜\島状半導体膜形成



(C) 樹脂形成、ソース・ドレイン電極形成

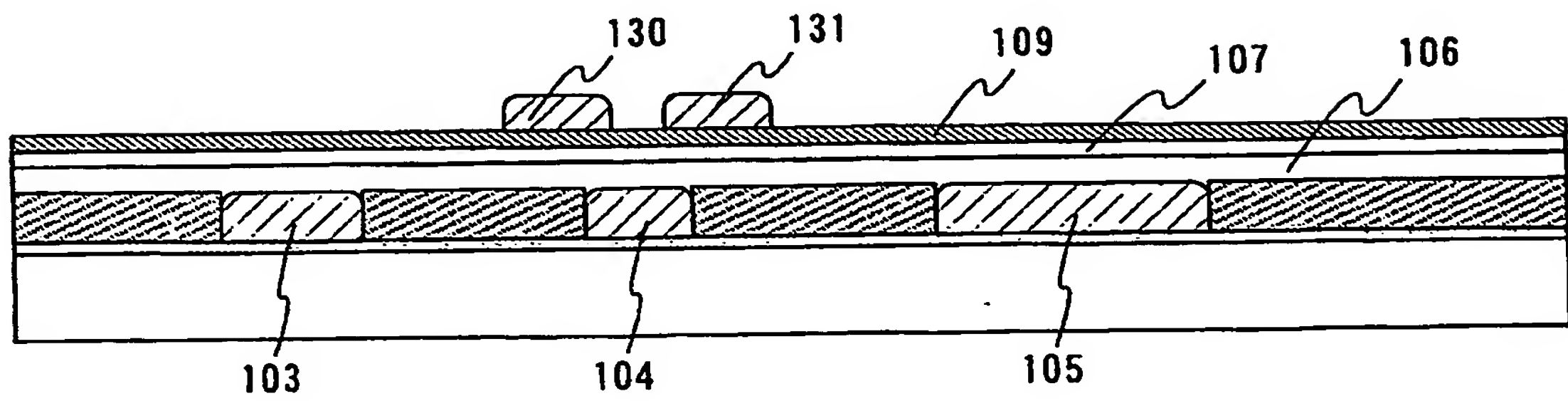


(D) 層間絶縁膜\ソース・ドレイン配線\画素電極形成

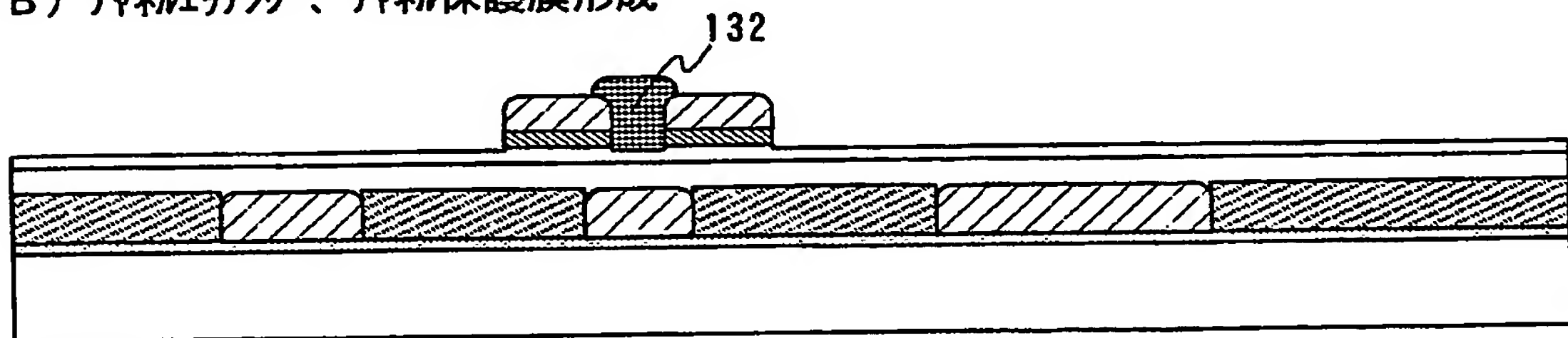


【図 4】

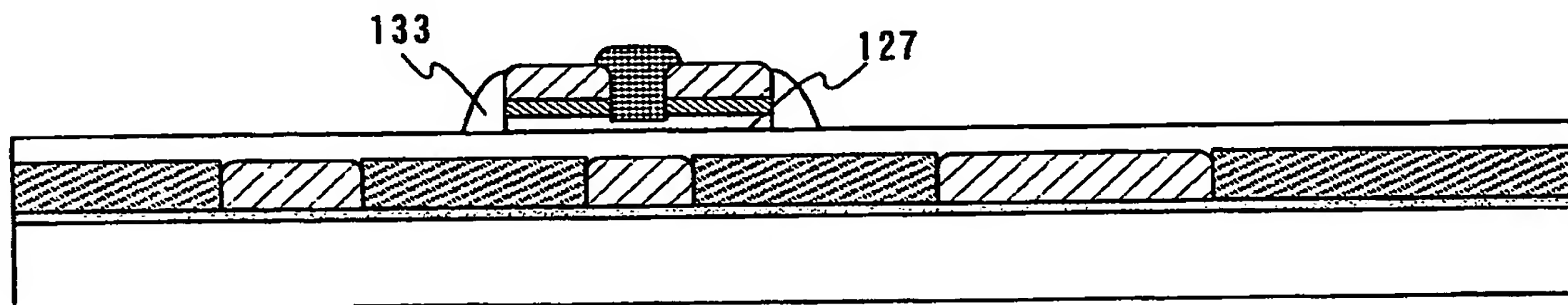
(A) ゲート電極、ゲート絶縁膜、半導体膜、メタルマスク形成



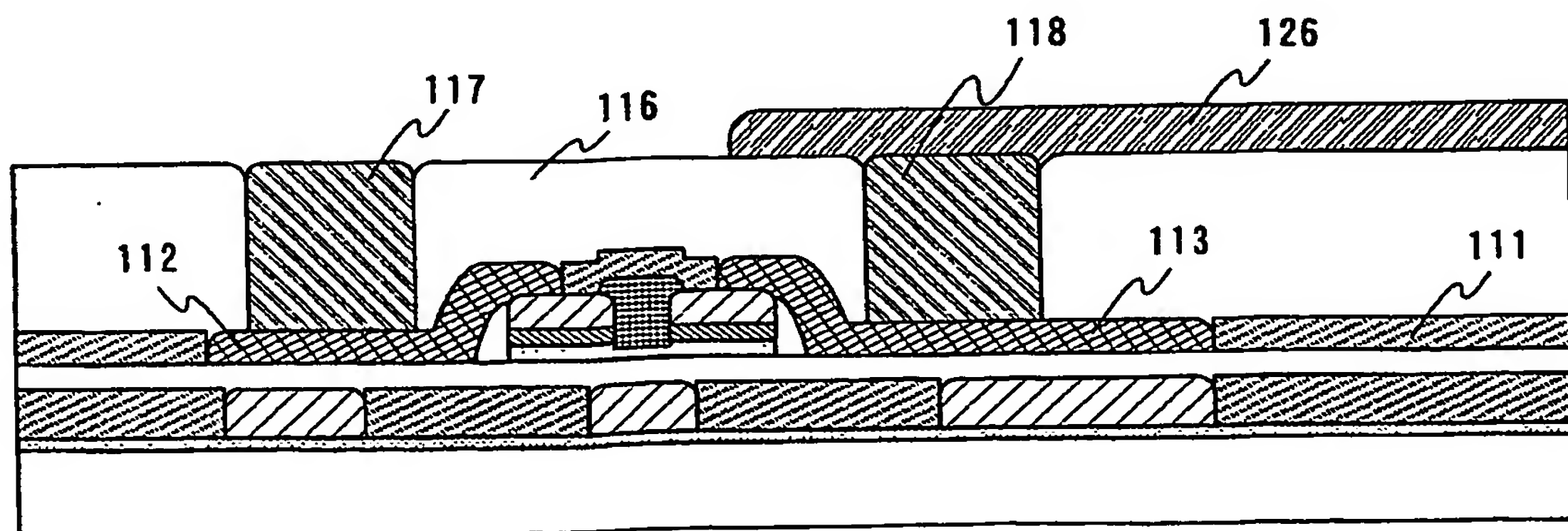
(B) チャネルエッチング、チャネル保護膜形成



(C) 島状半導体膜形成

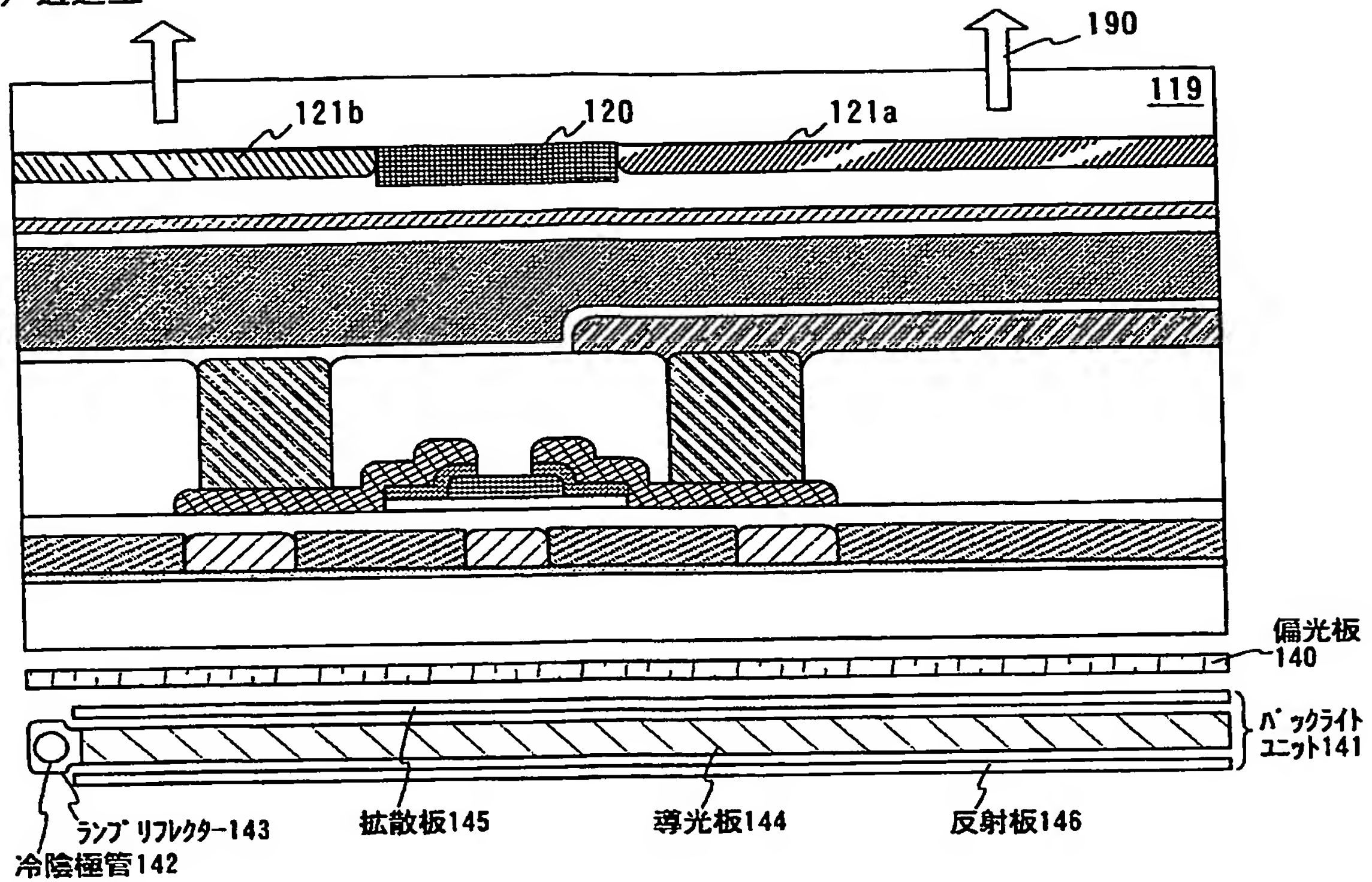


(D) ソース・ドレイン配線、層間絶縁膜、画素電極形成

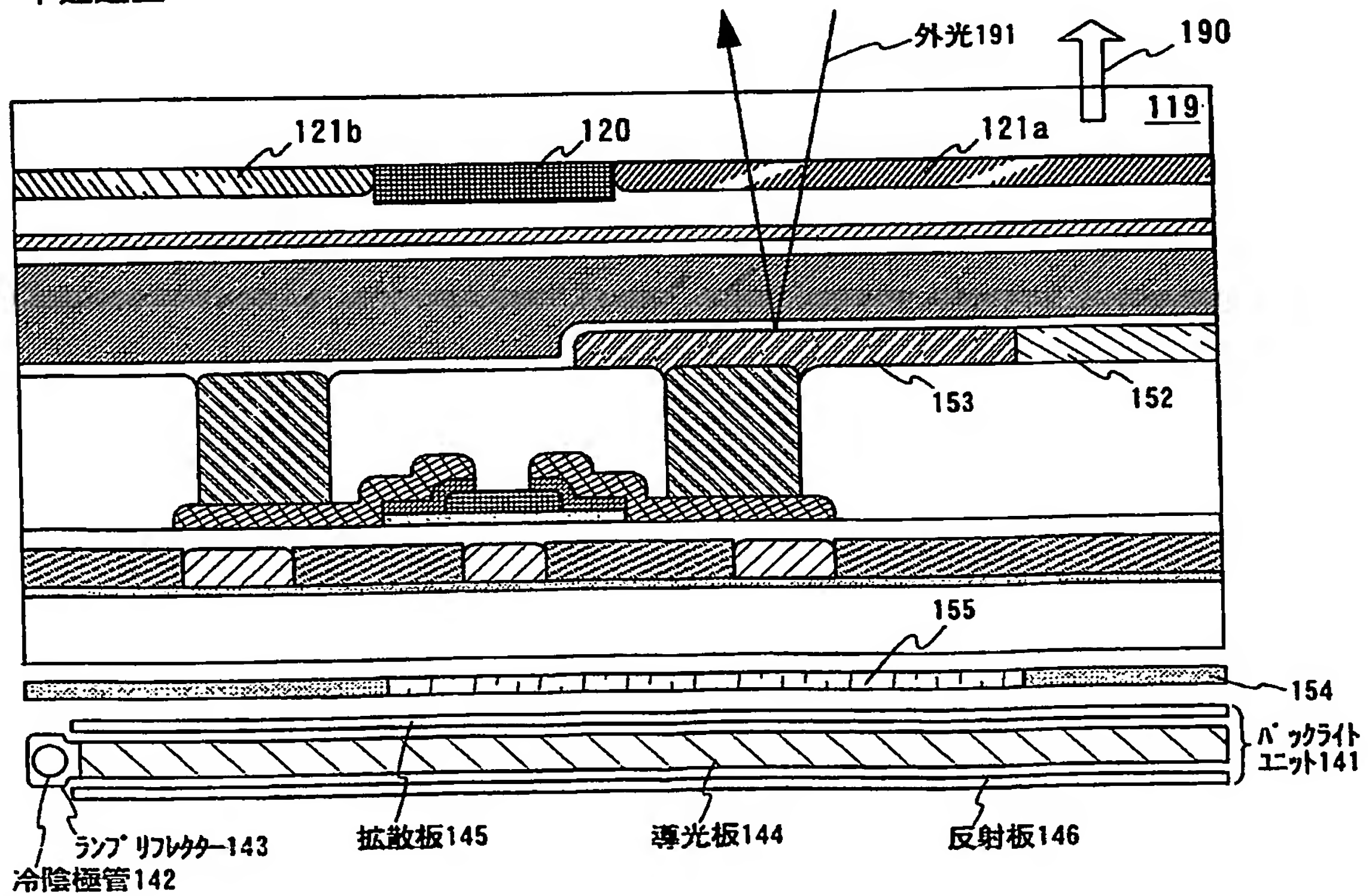


【図 5】

(A) 透過型

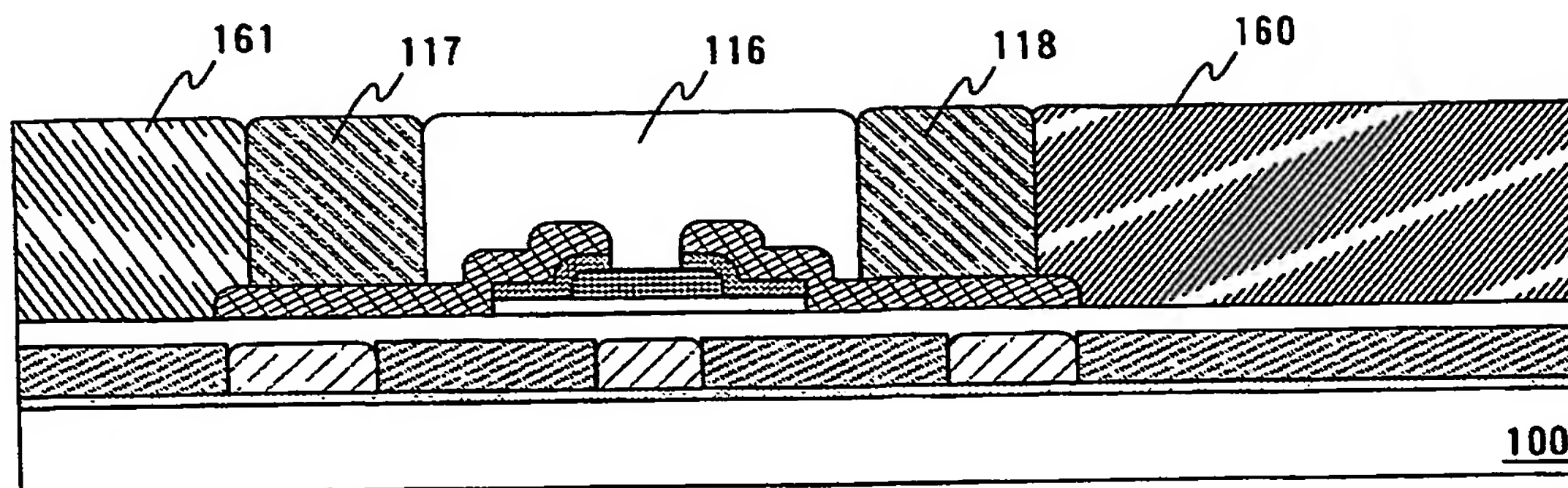


(B) 半透過型

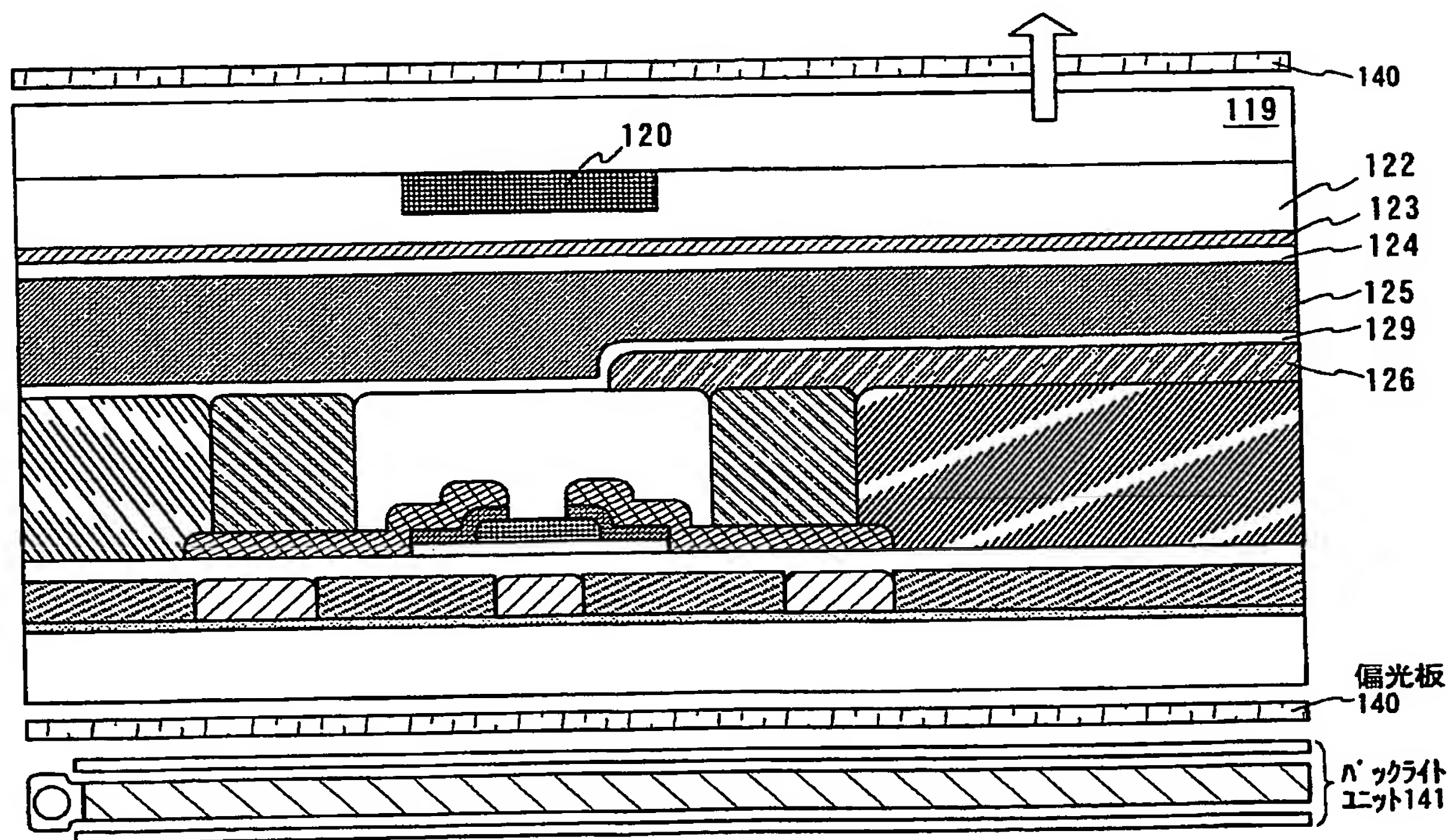


【図 6】

(A) カラーフィルタ、ソース・ドレイン配線形成

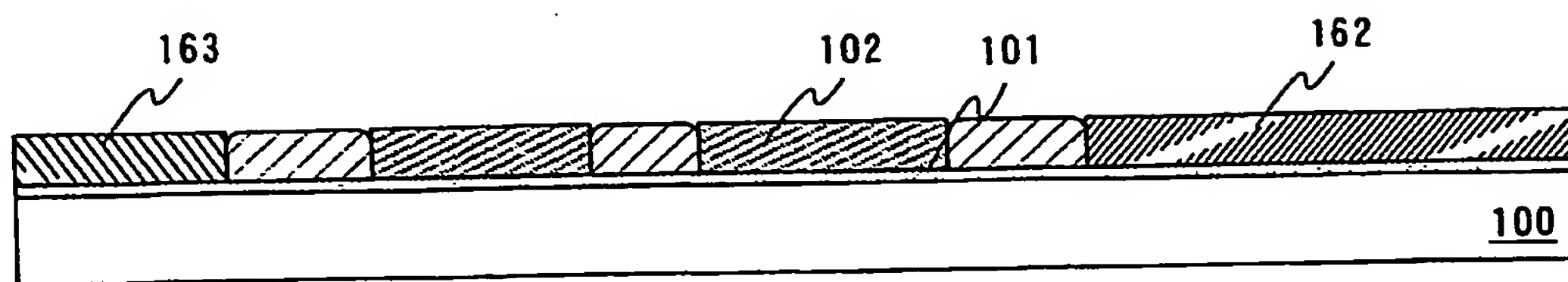


(B) 画素電極形成、液晶滴下／注入、貼り合わせ

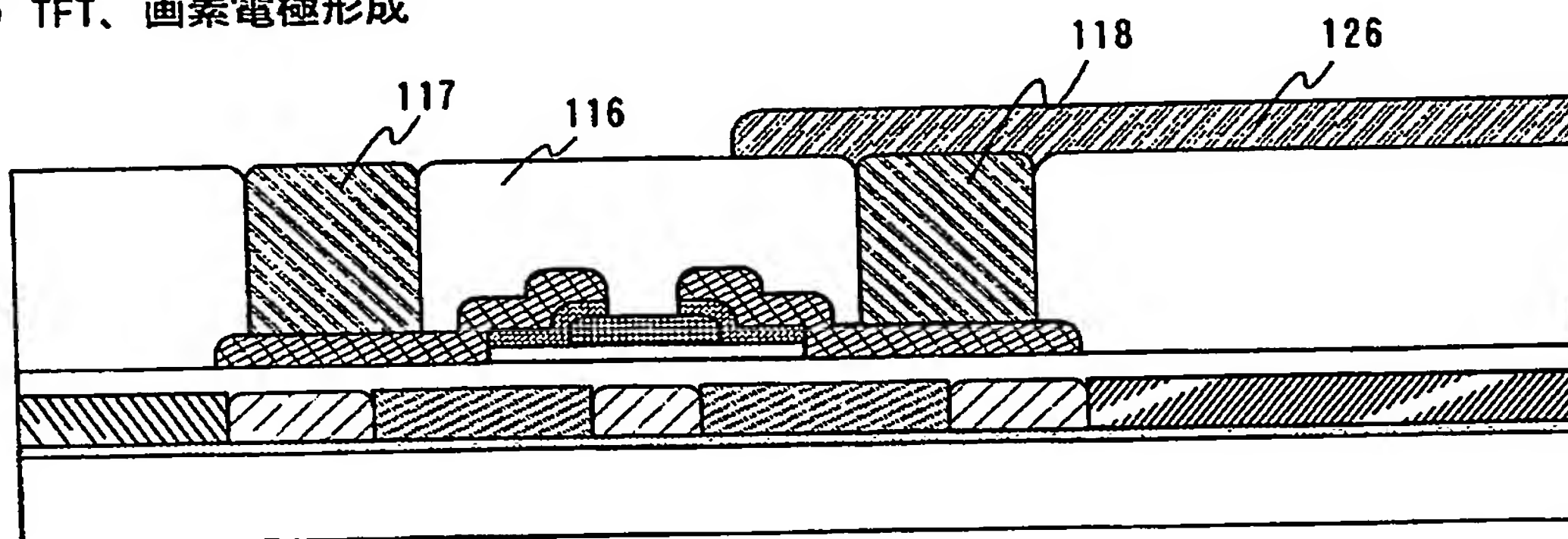


【図 7】

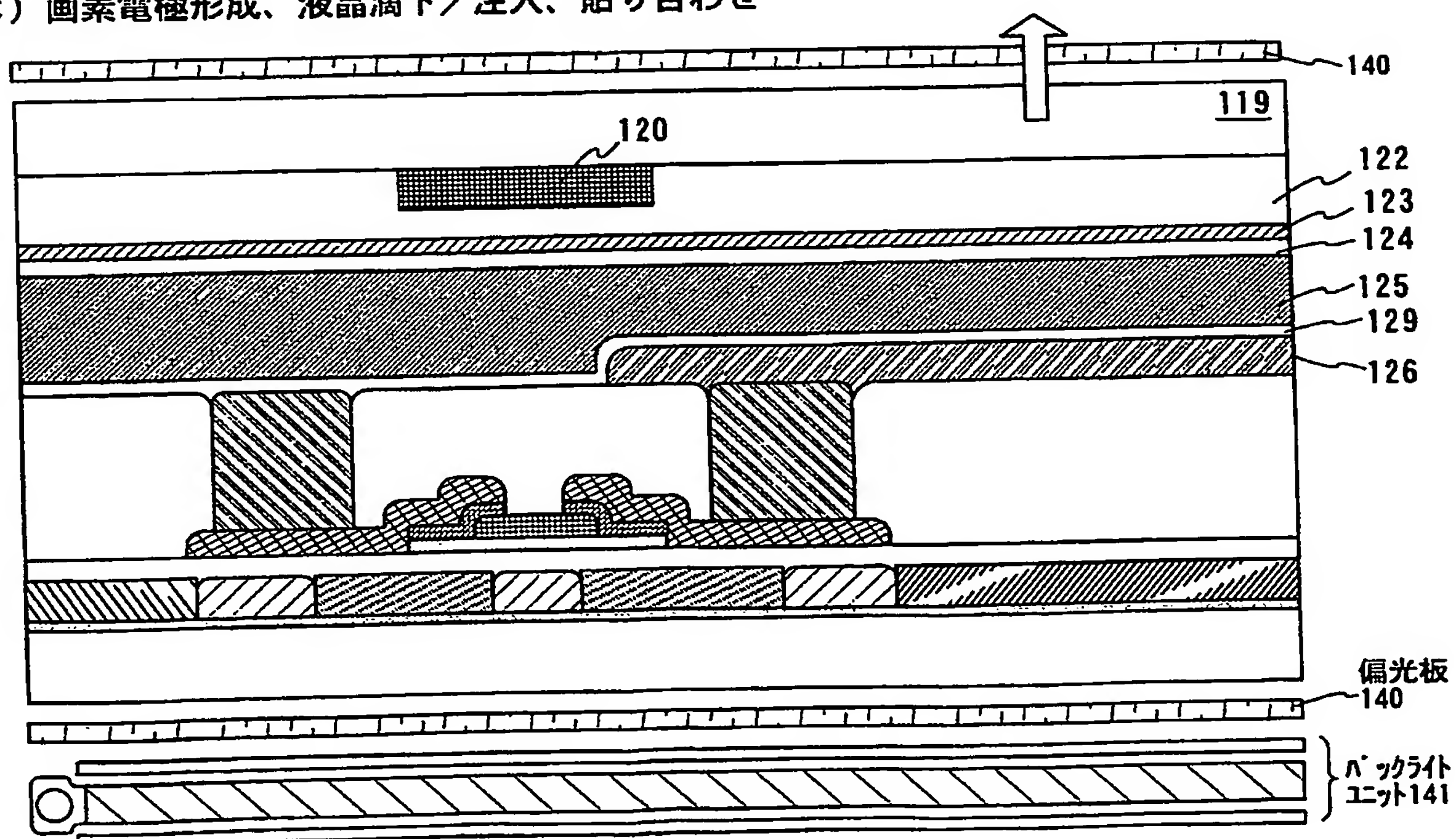
(A) カラーフィルタ、ゲート電極等形成



(B) TFT、画素電極形成

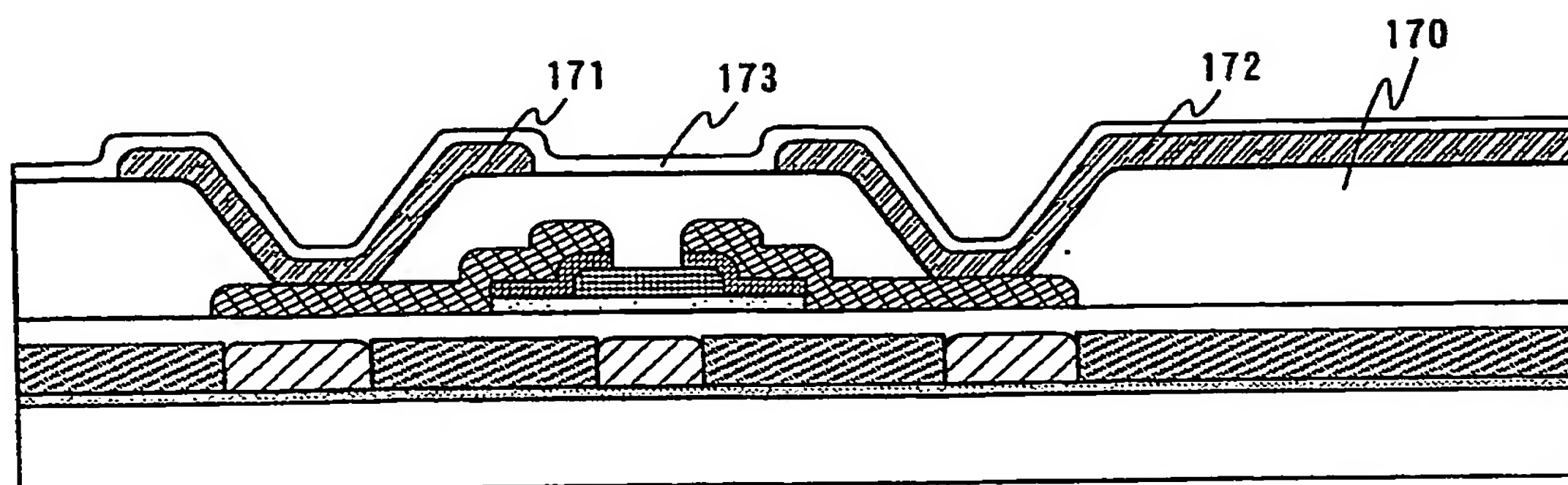


(C) 画素電極形成、液晶滴下/注入、貼り合わせ

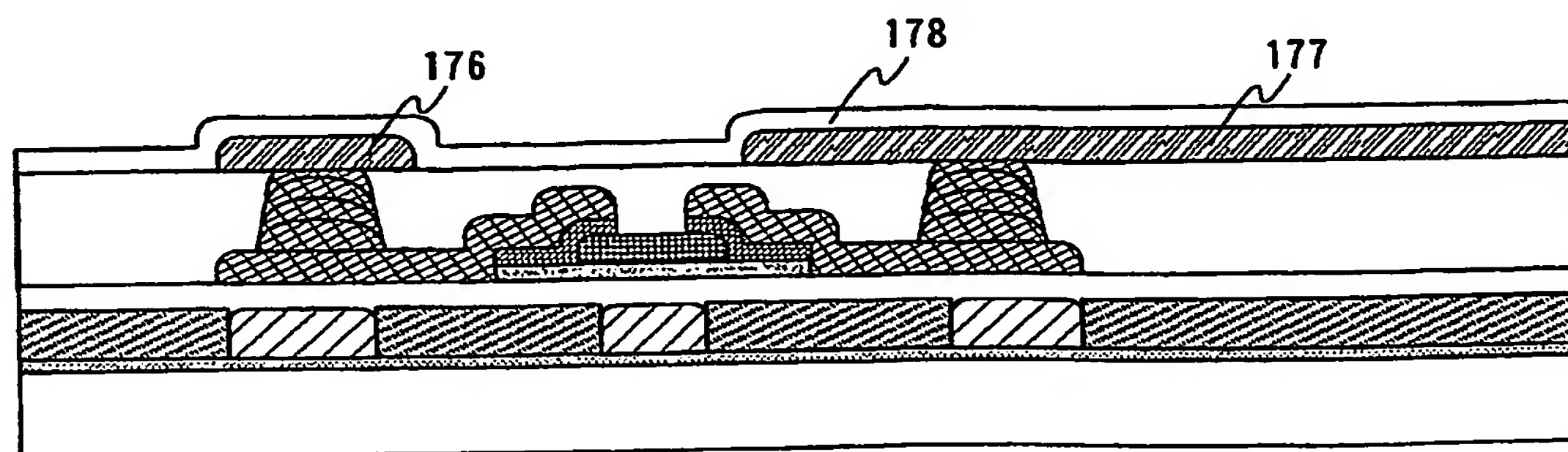
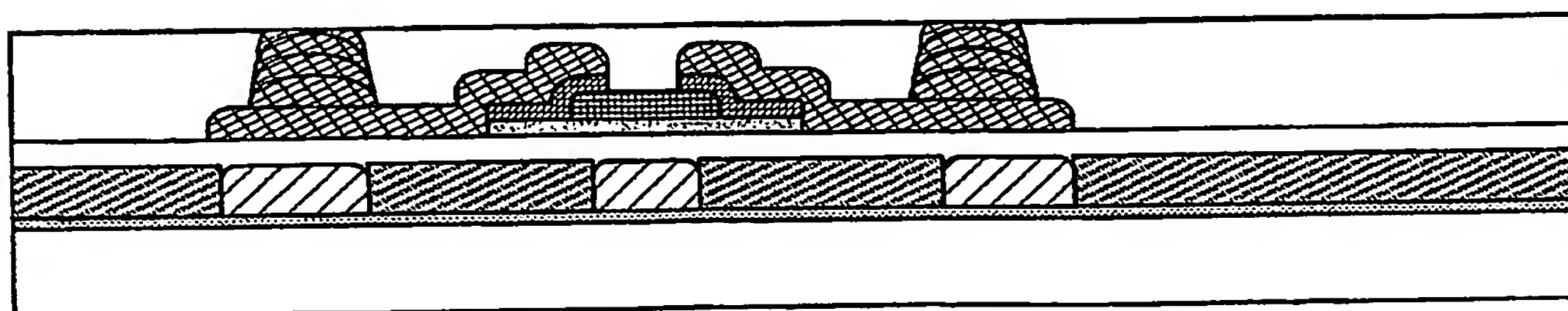
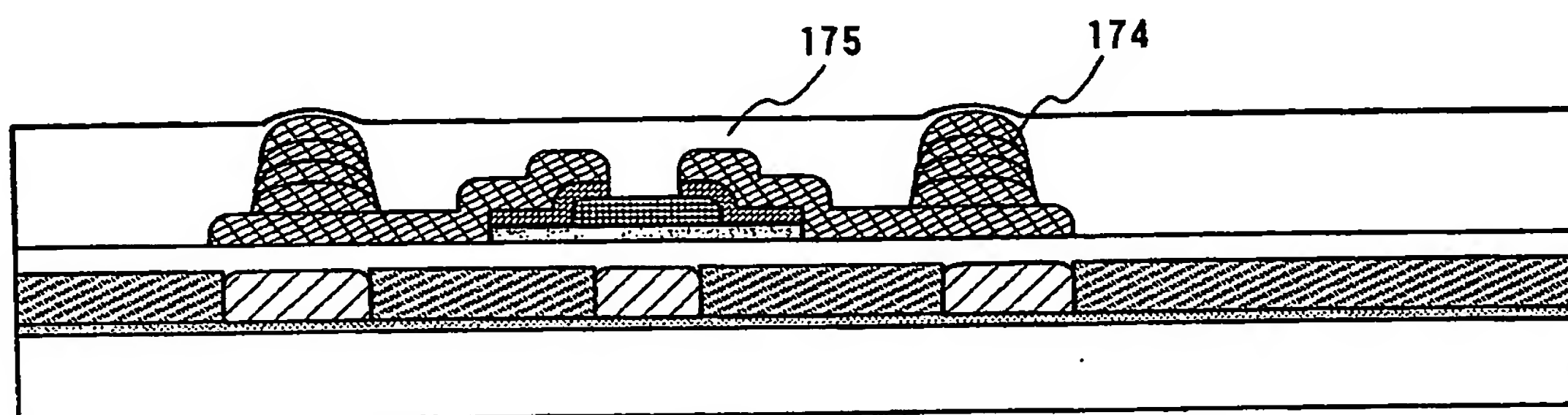


【図 8】

(A) 選択的層間膜形成（ルーズコンタクト）

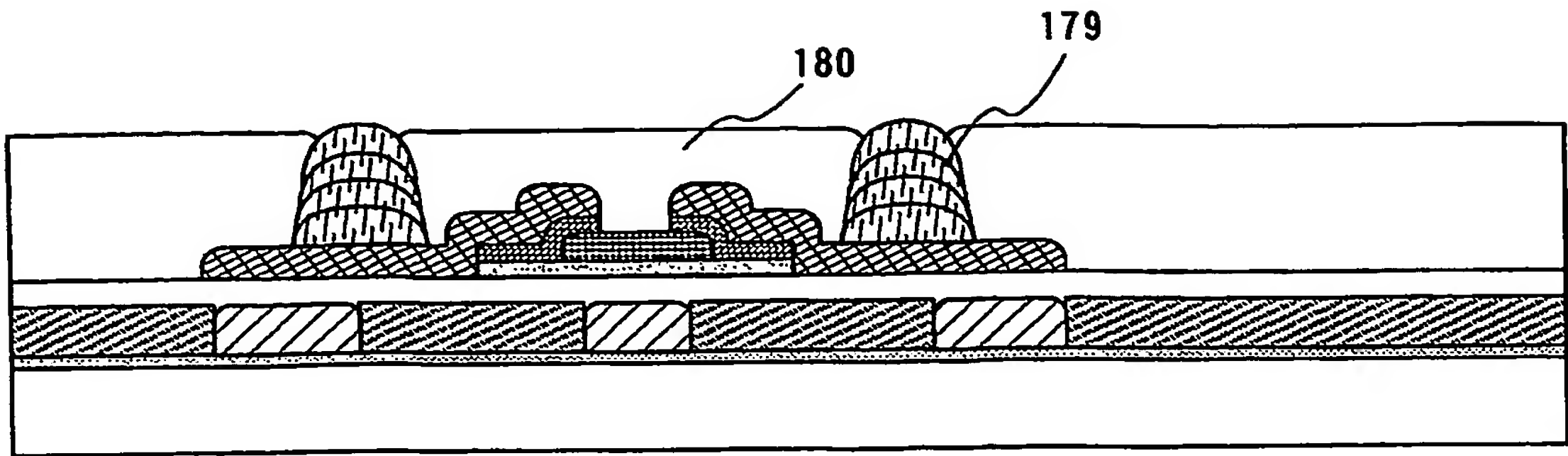


(B) ピラコンタクト

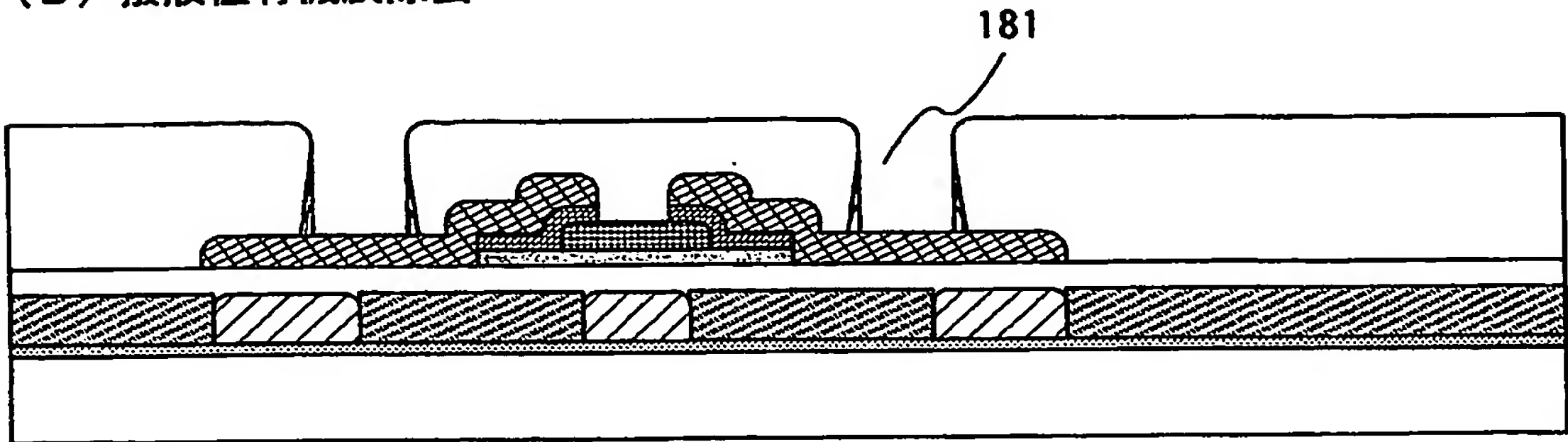


【図 9】

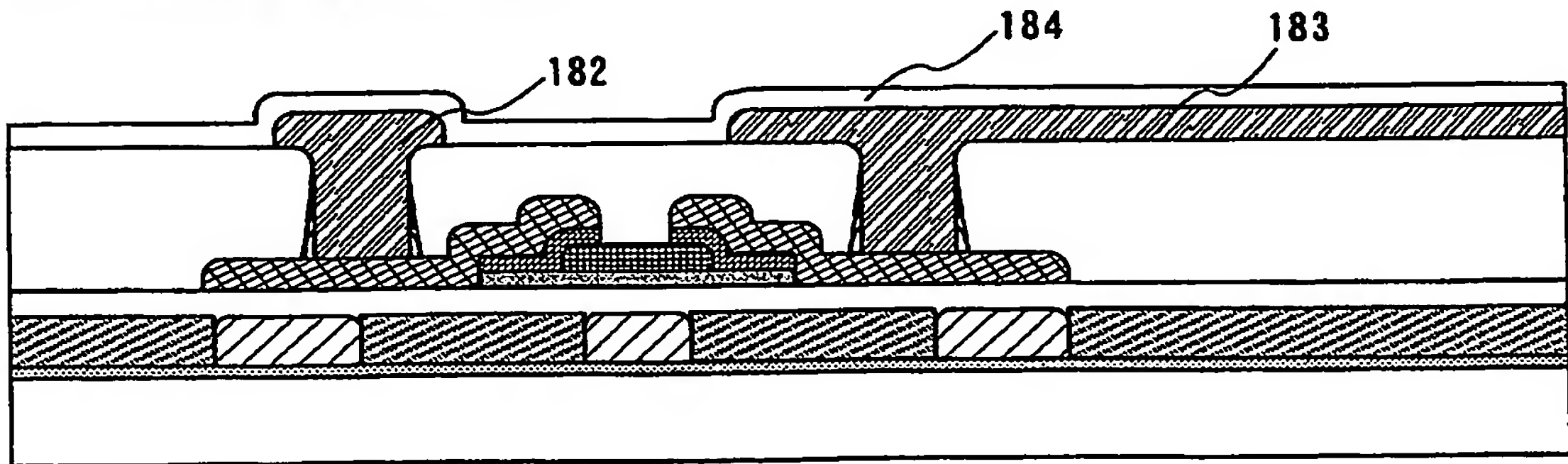
(A) 撥液性有機膜、層間絶縁膜形成



(B) 撥液性有機膜除去

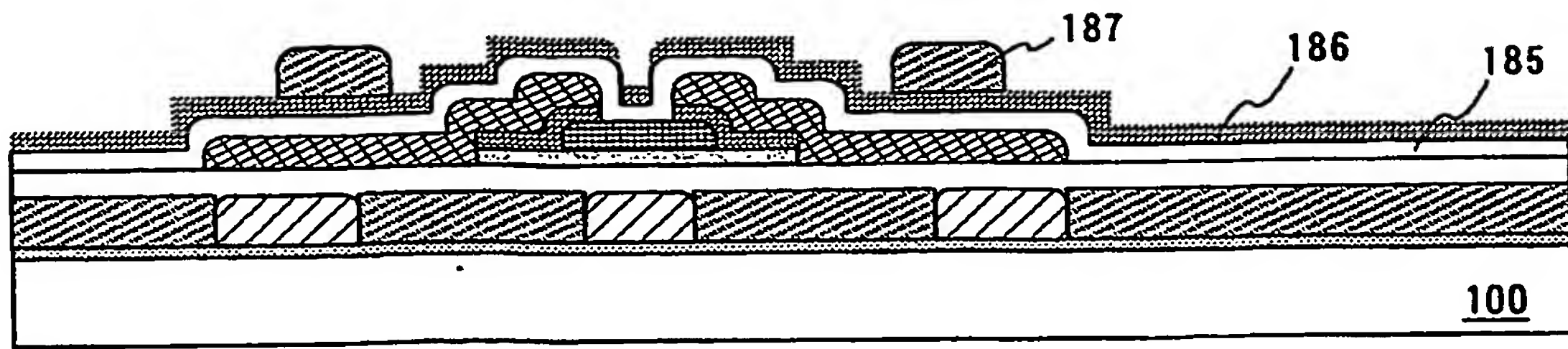


(C) 画素電極\配向膜形成

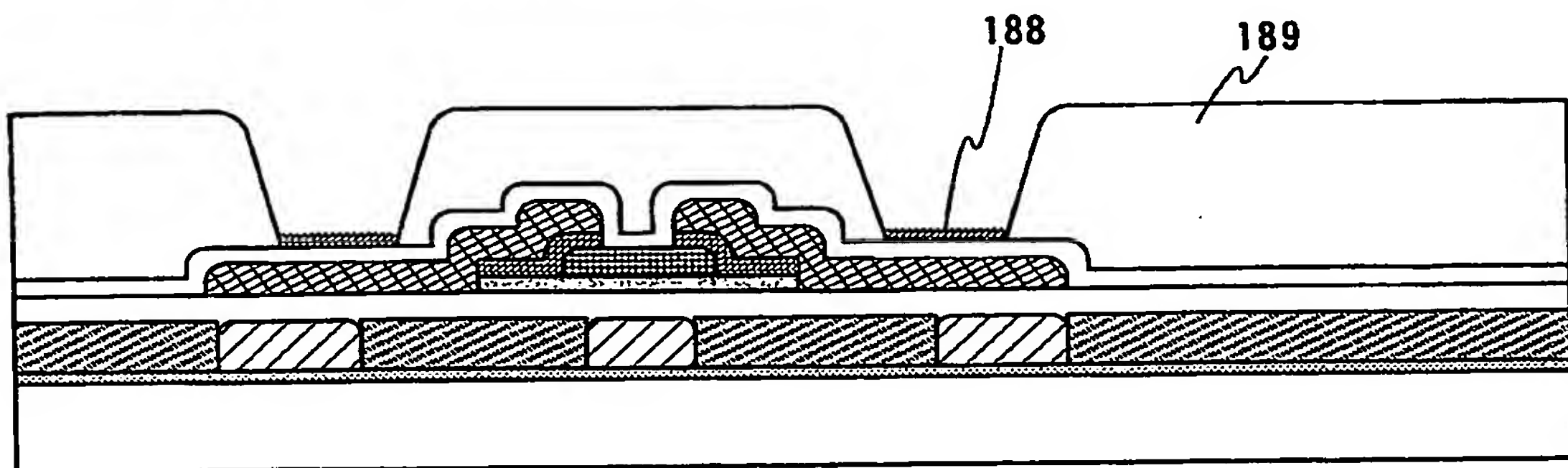


【図 10】

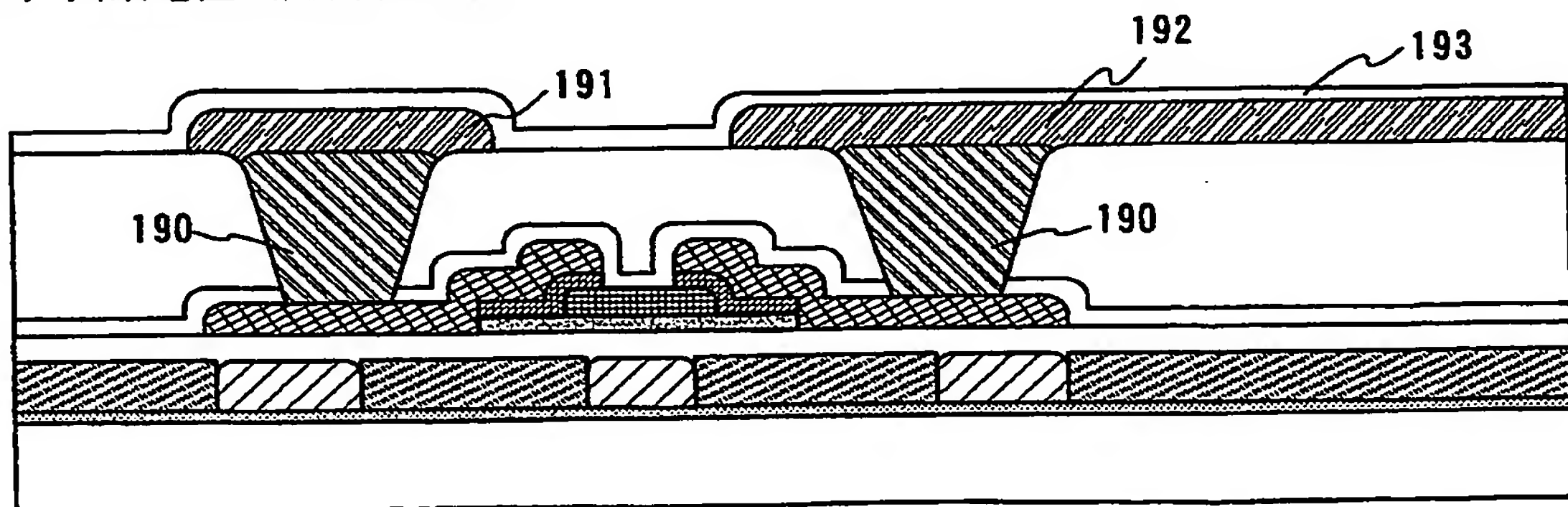
(A) 撥液性有機膜\マスク形成



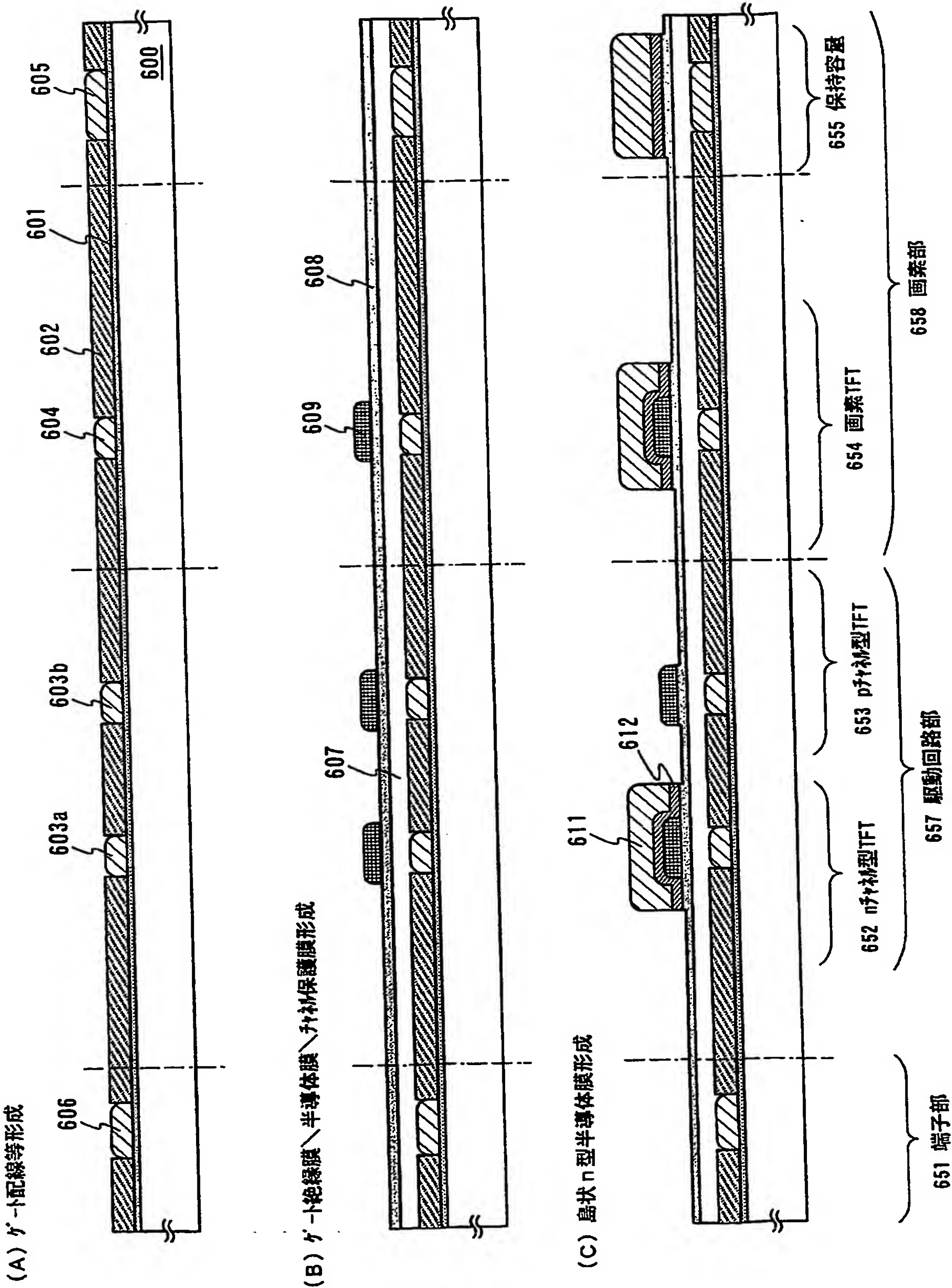
(B) 撥液性有機膜除去、層間絶縁膜形成



(C) 画素電極\配向膜形成

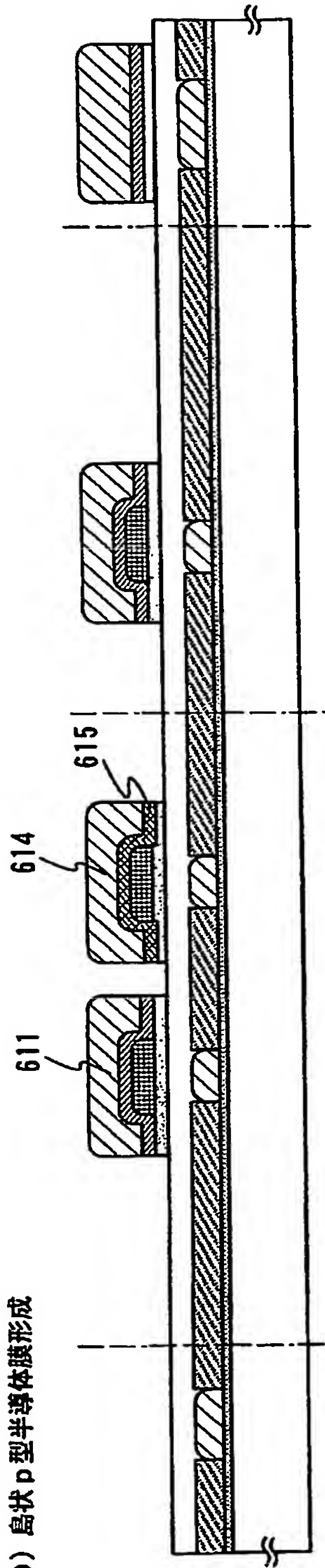


【図 11】

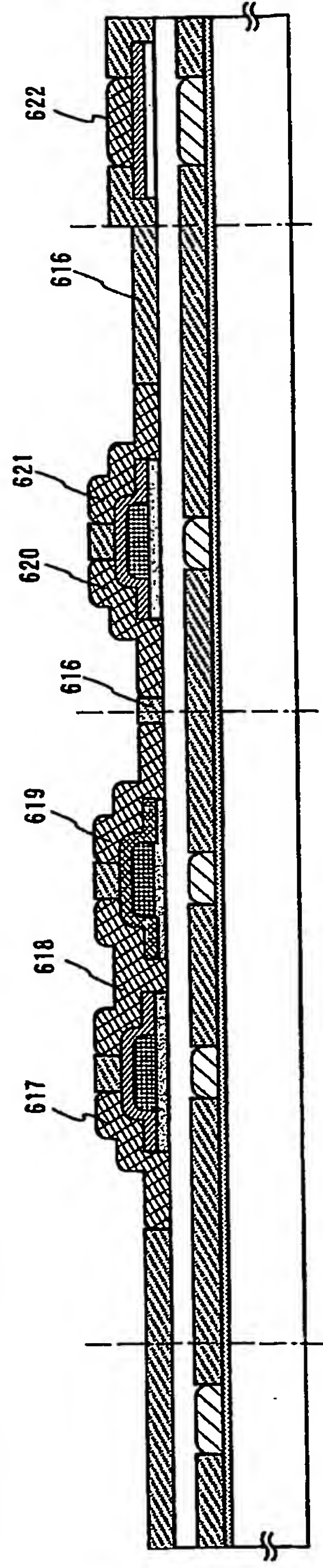


【図12】

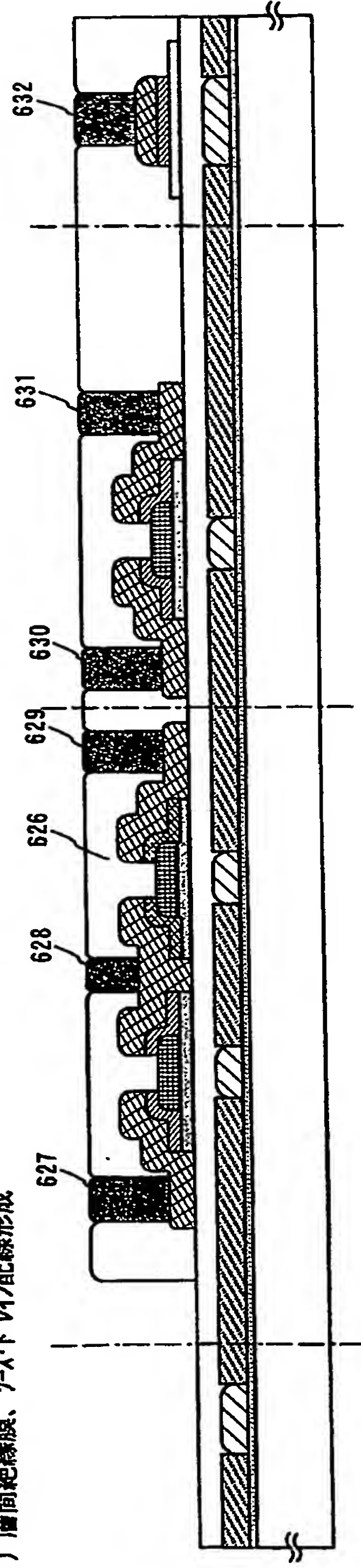
(D) 島状p型半導体膜形成



(E) 樹脂形成、ソース・ドレイン電極形成

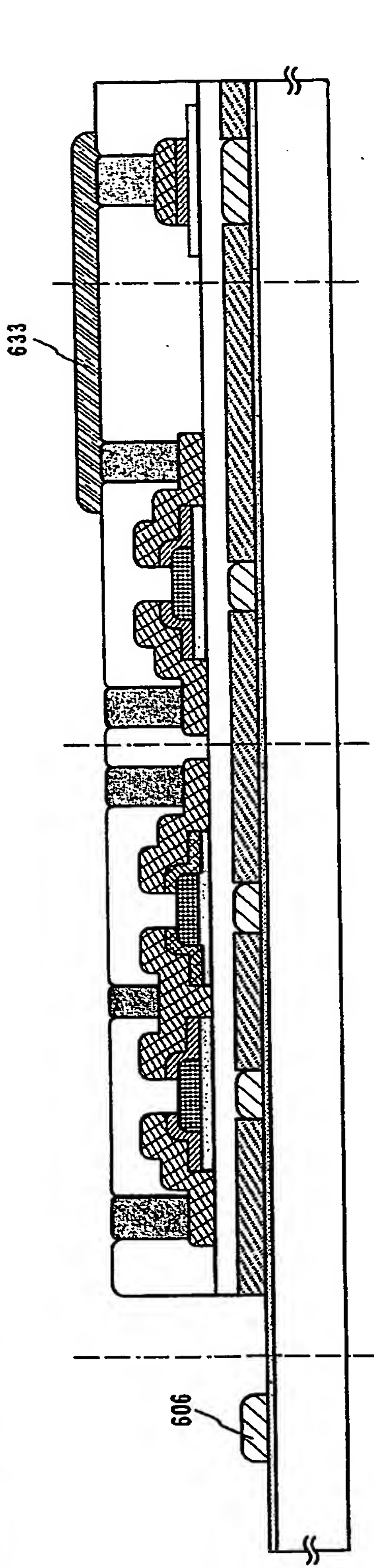


(F) 層間絶縁膜、ソース・ドレイン配線形成

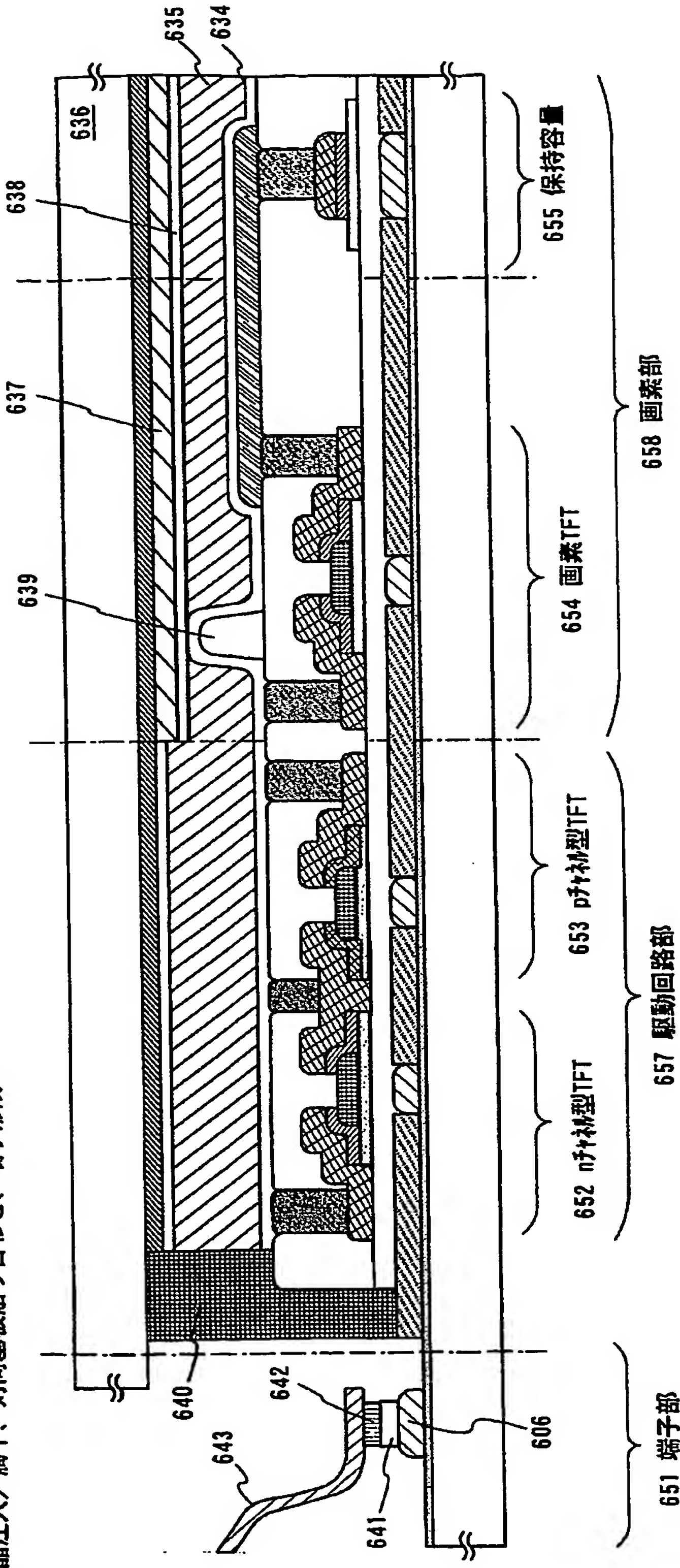


【図13】

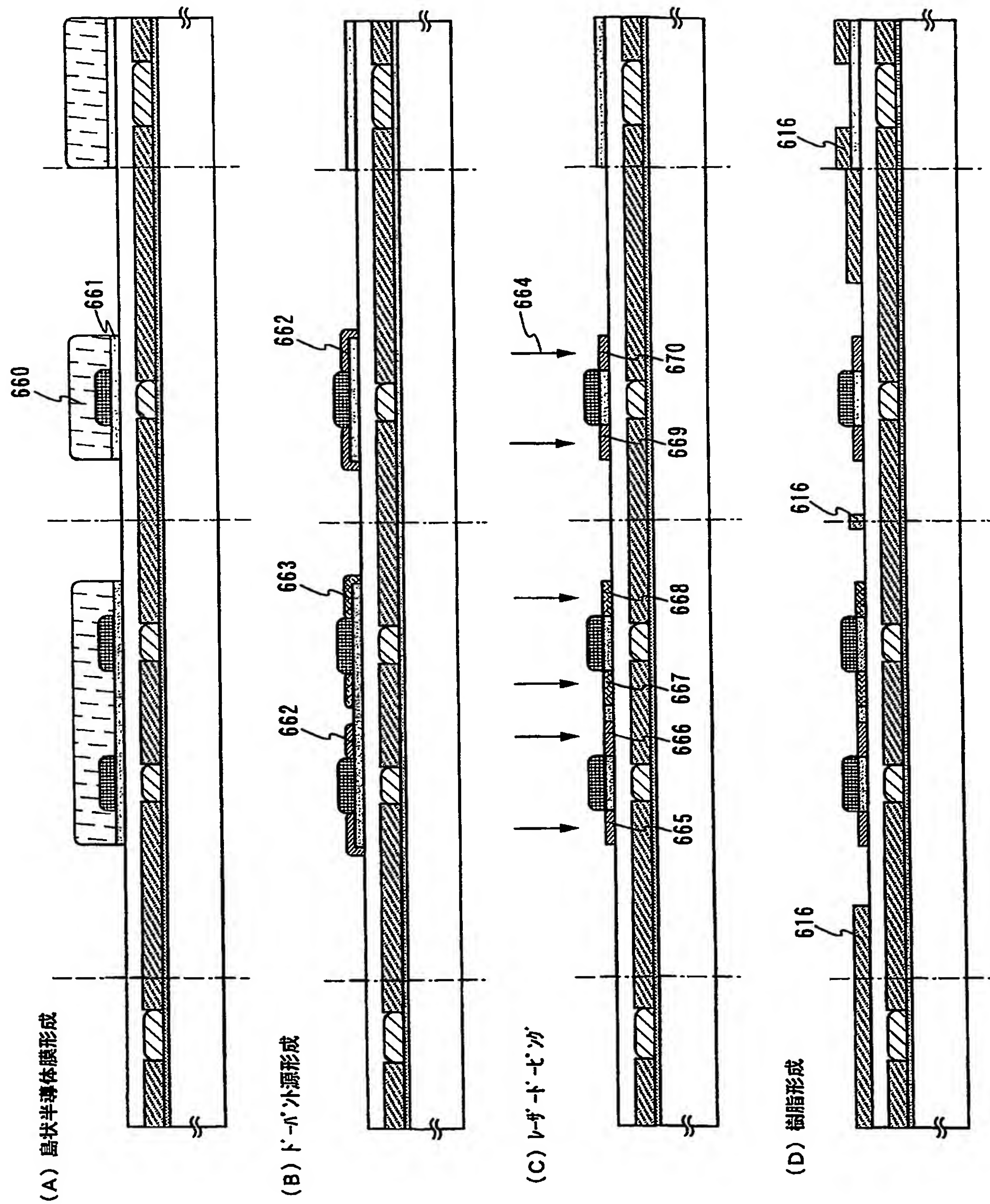
(G) ゲート絶縁膜エッチング、画素電極形成



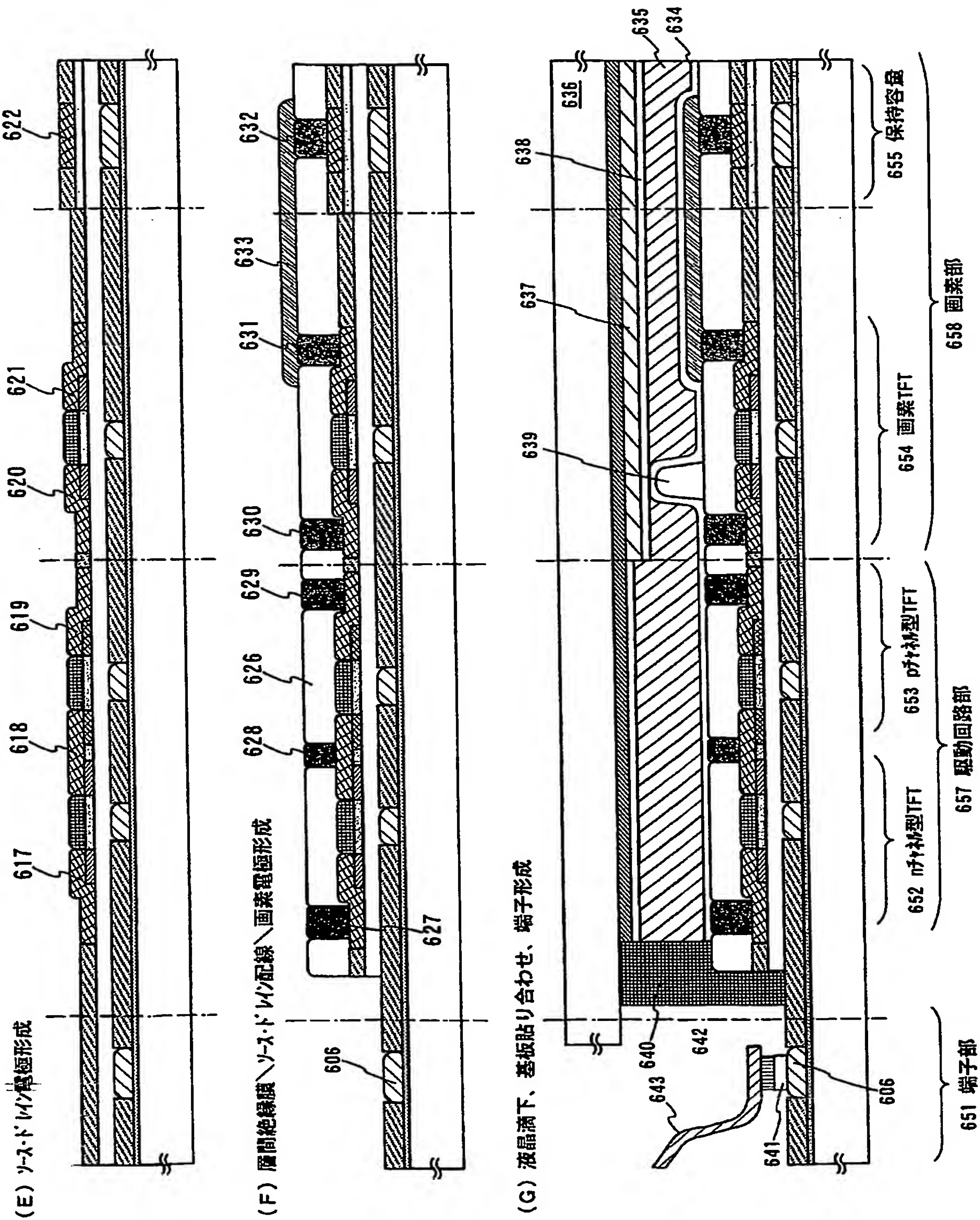
(H) 液晶注入/滴下、対向基板貼り合わせ、端子形成



【図 14】

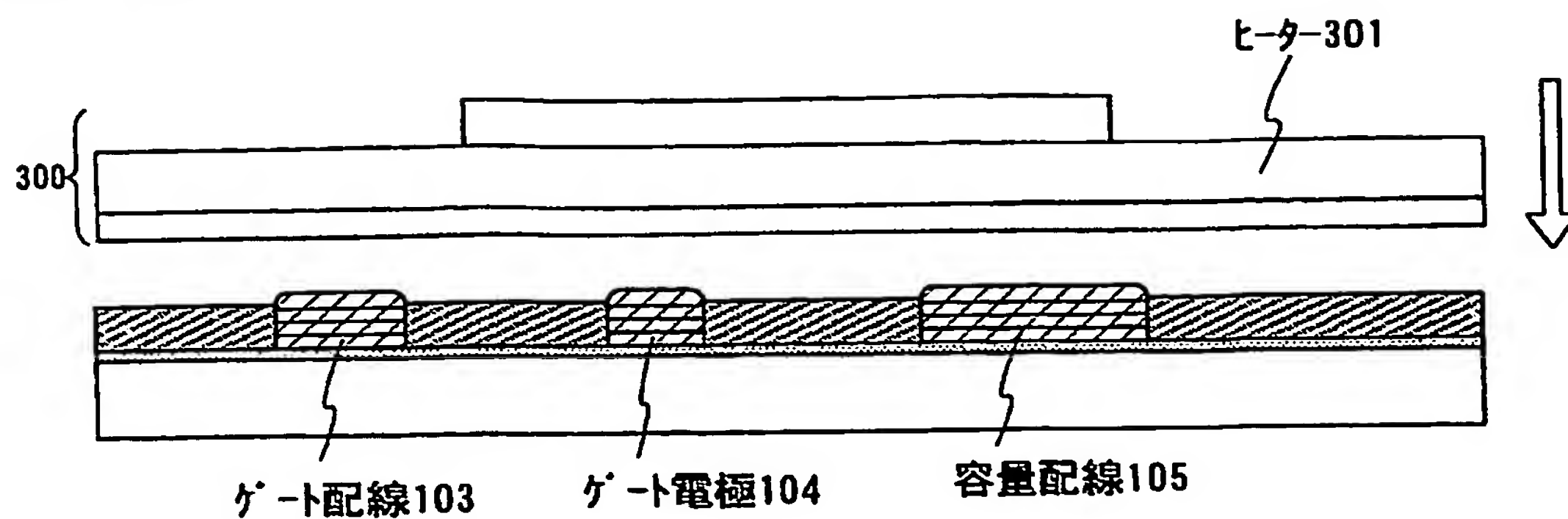


【図 15】

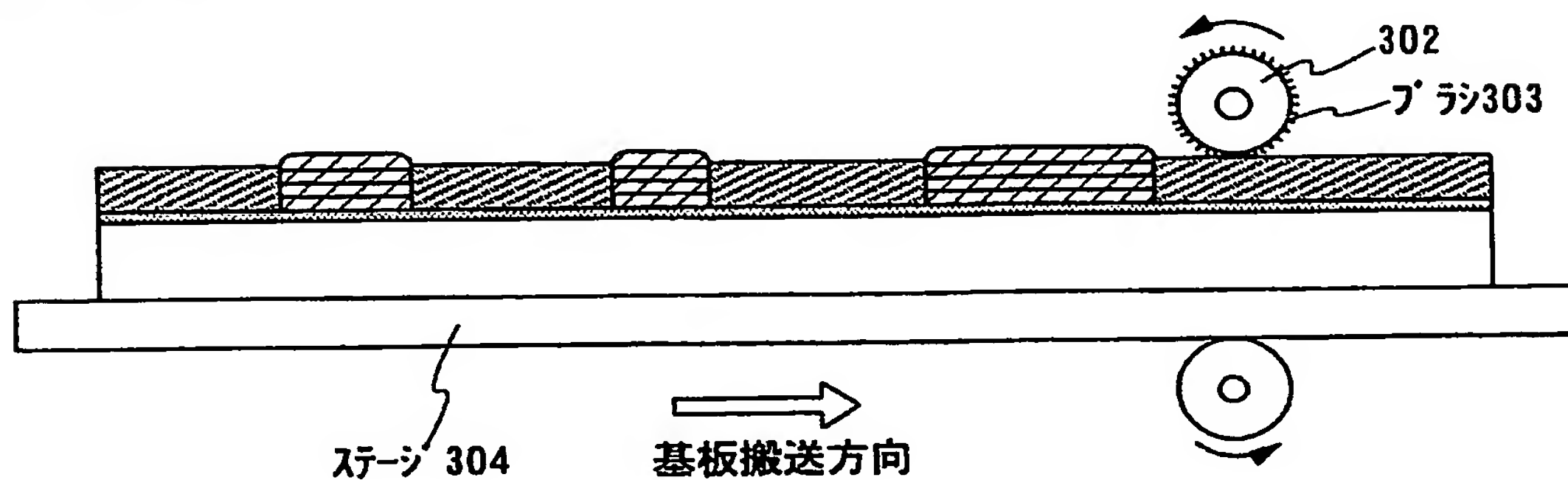


【図 16】

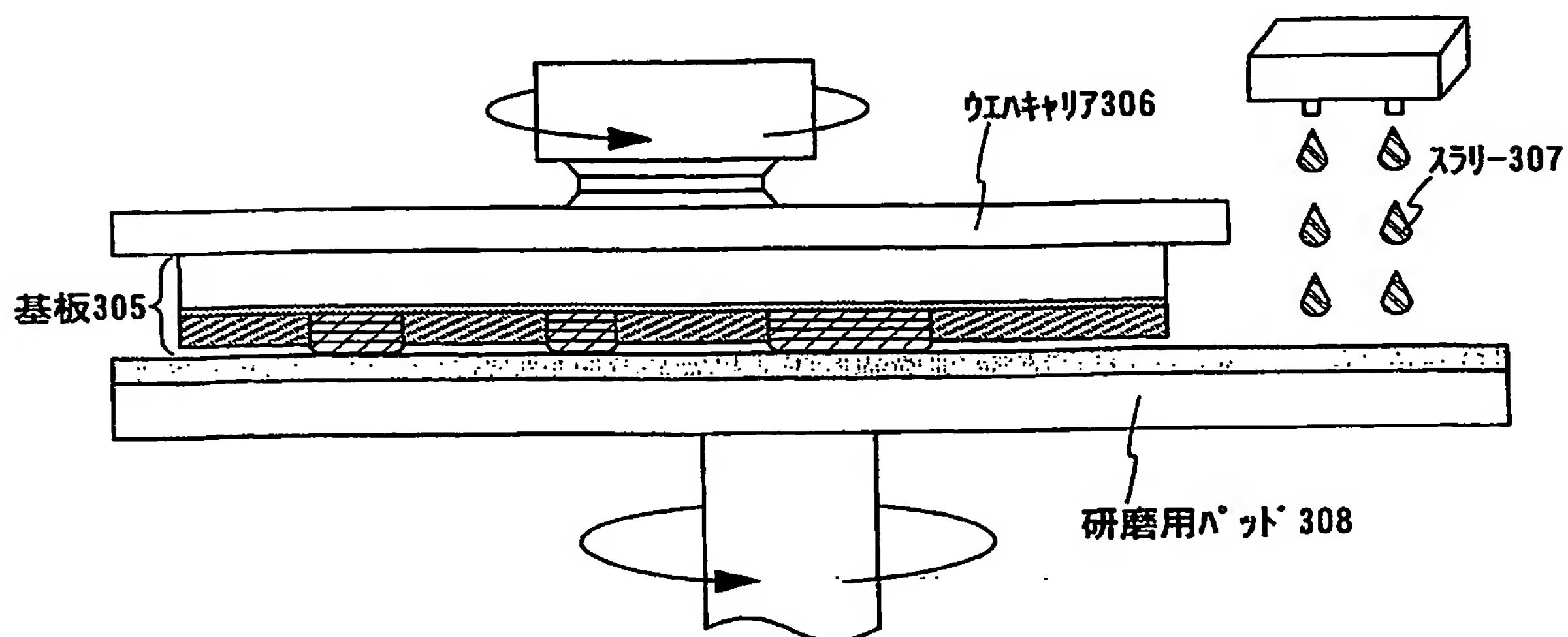
(A) プレス



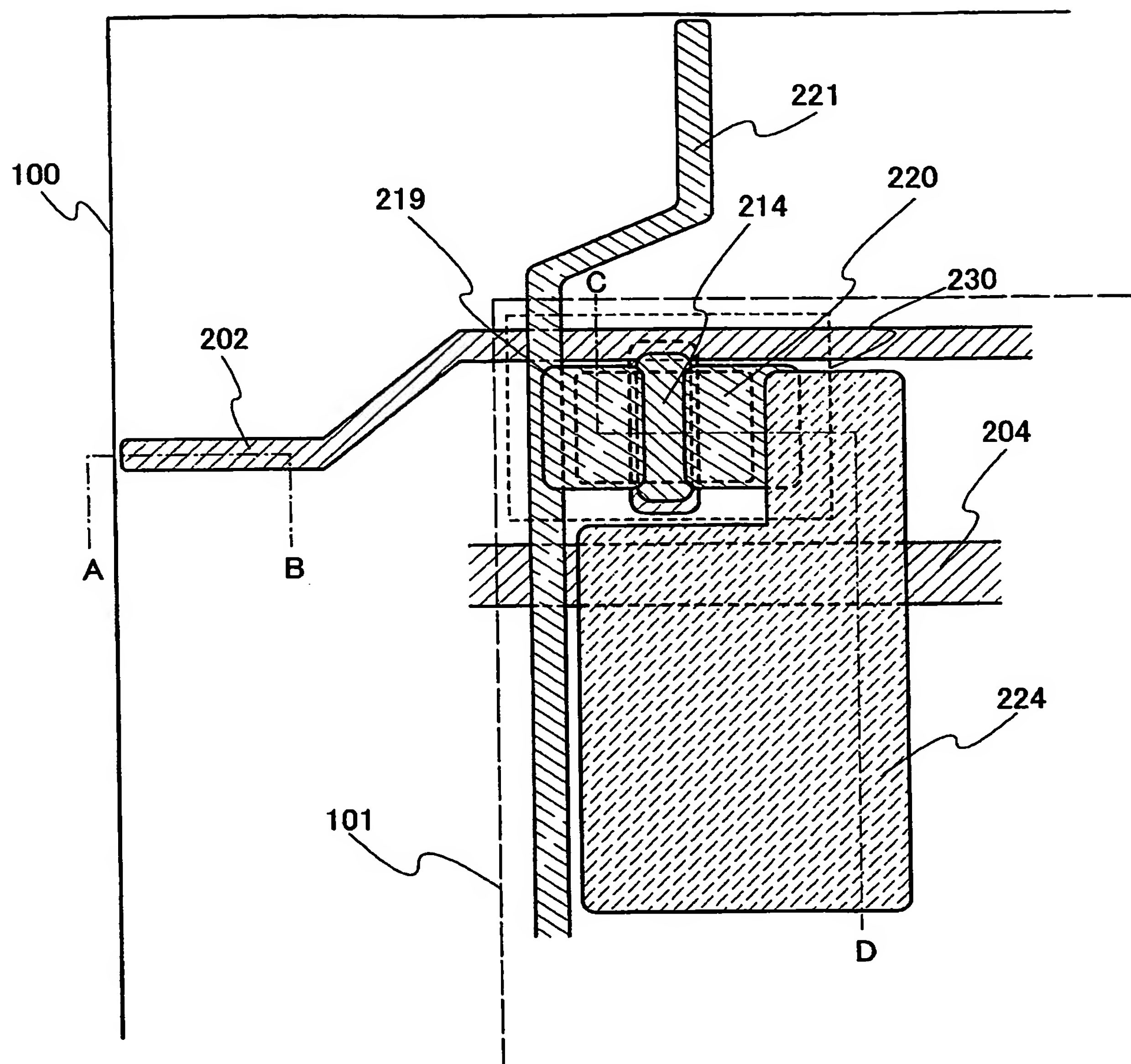
(B) ローラー



(C) CMP (機械的・化学的研磨)

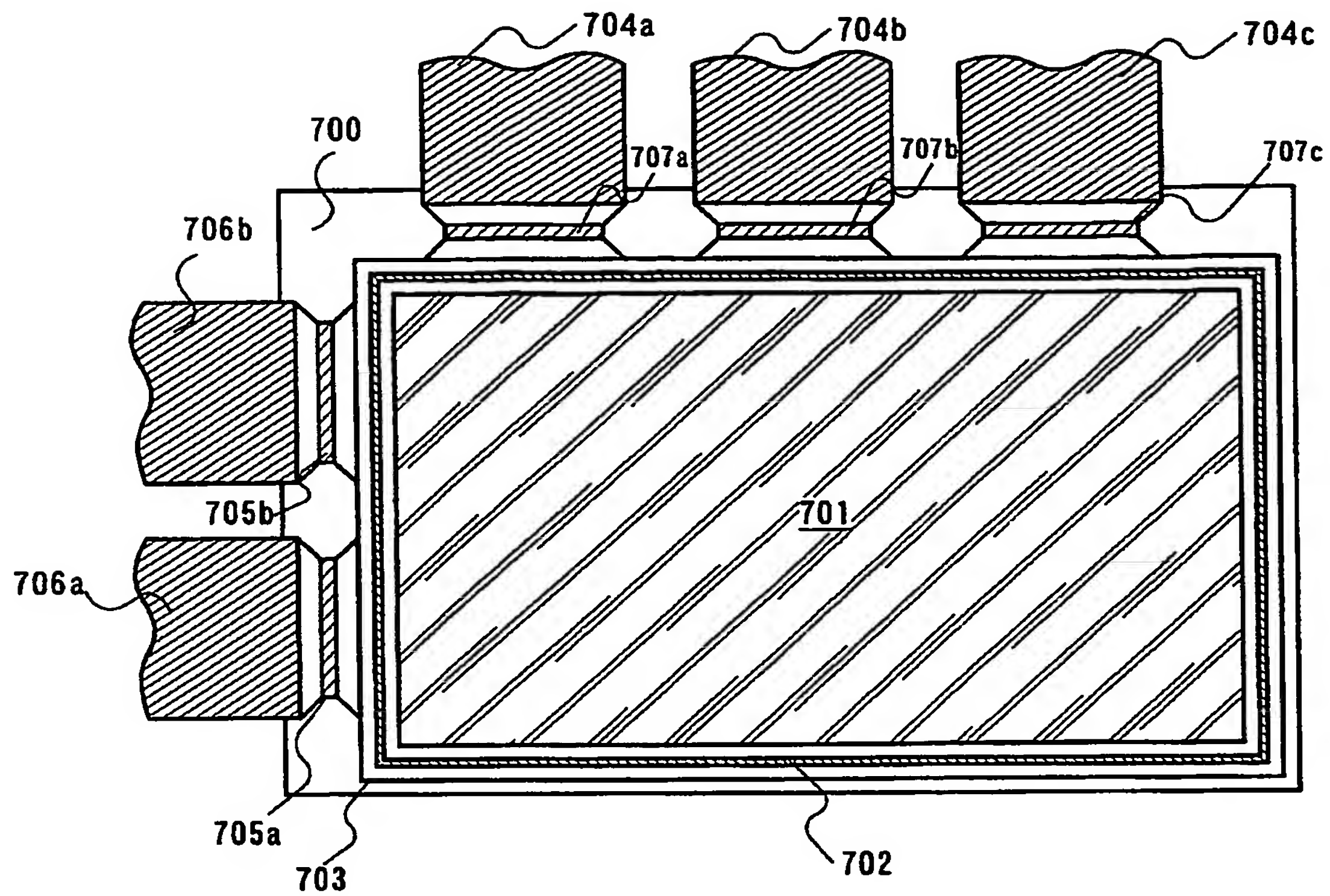


【図 17】

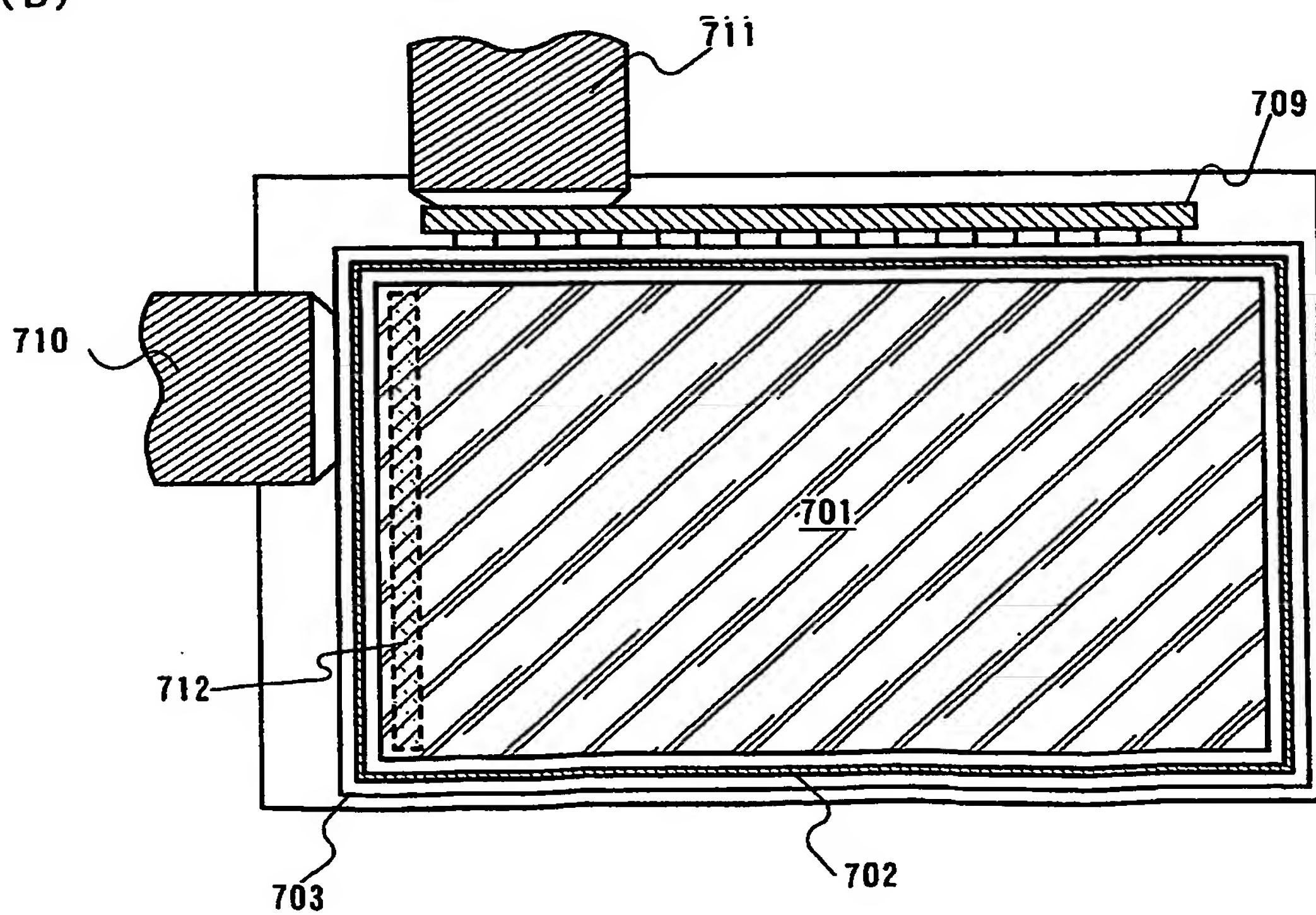


【図 18】

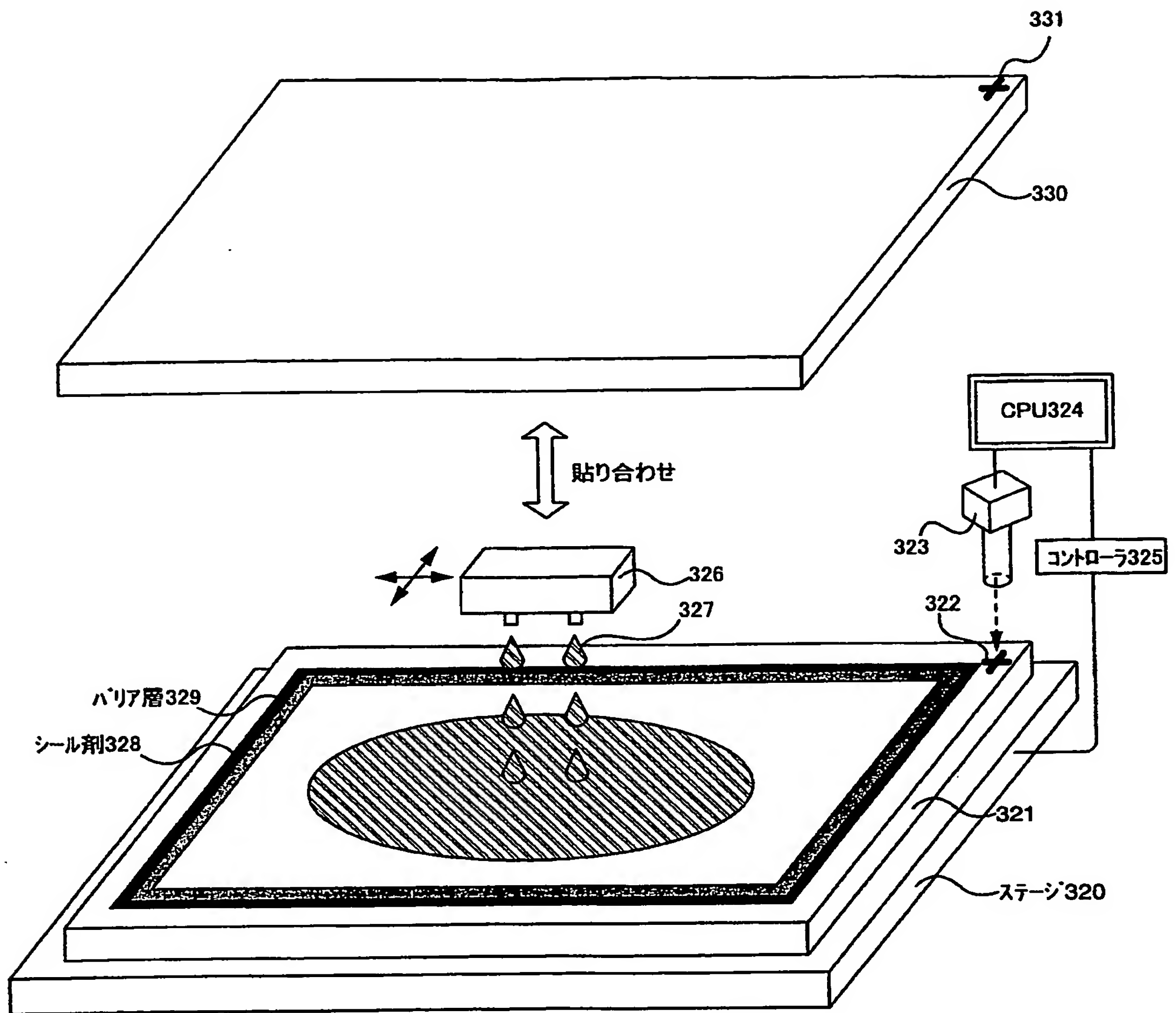
(A)



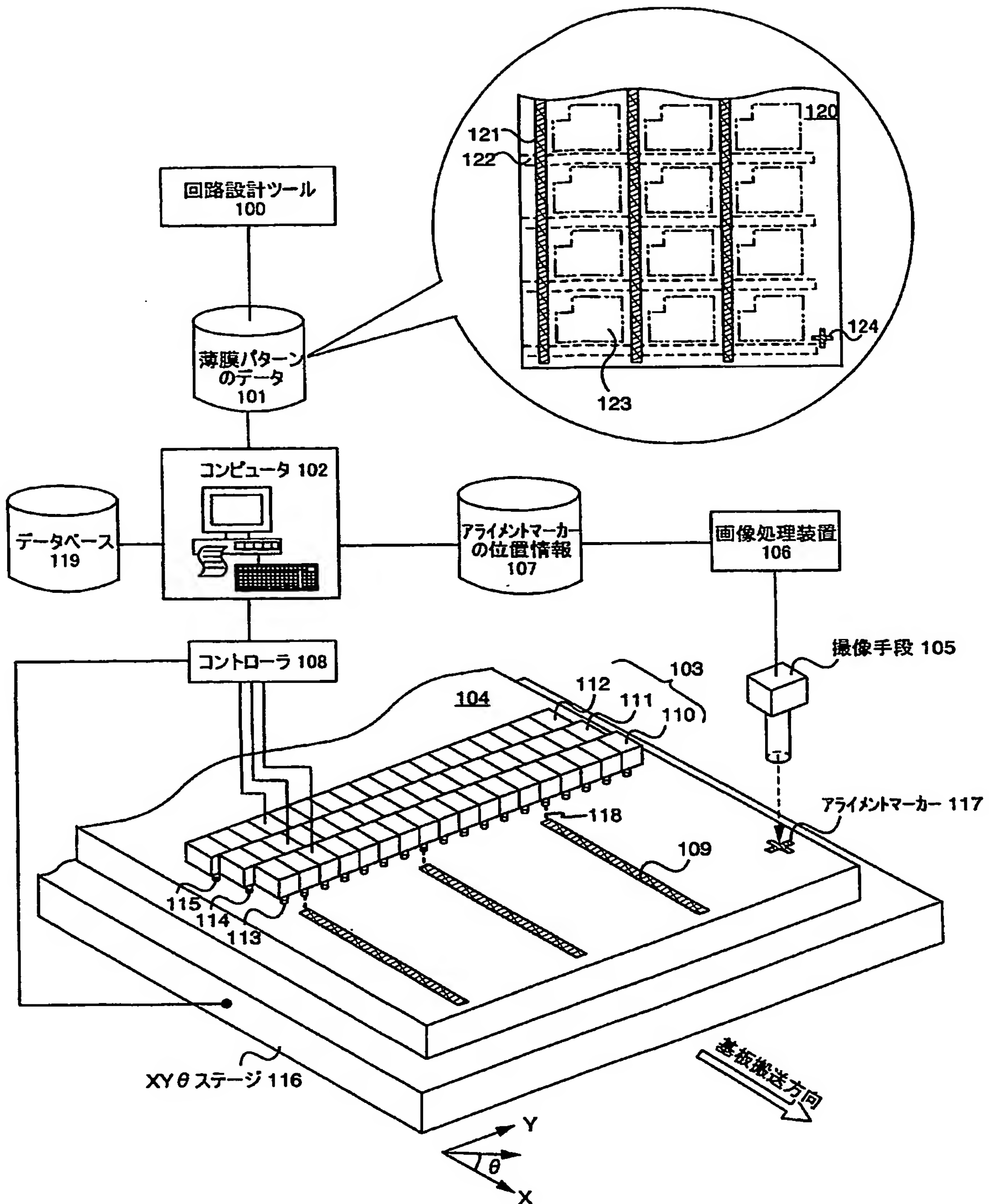
(B)



【図 19】

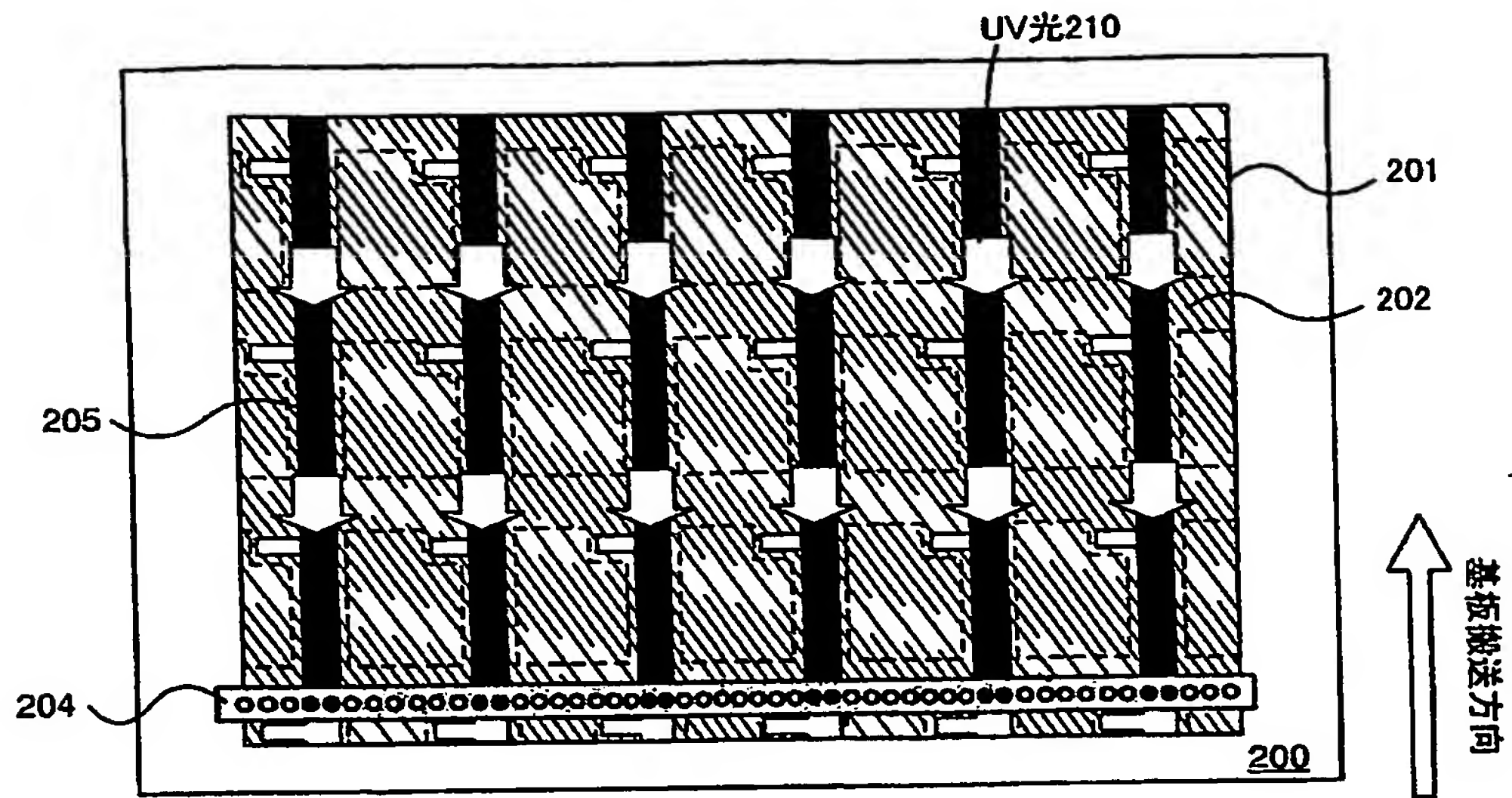


【図 20】

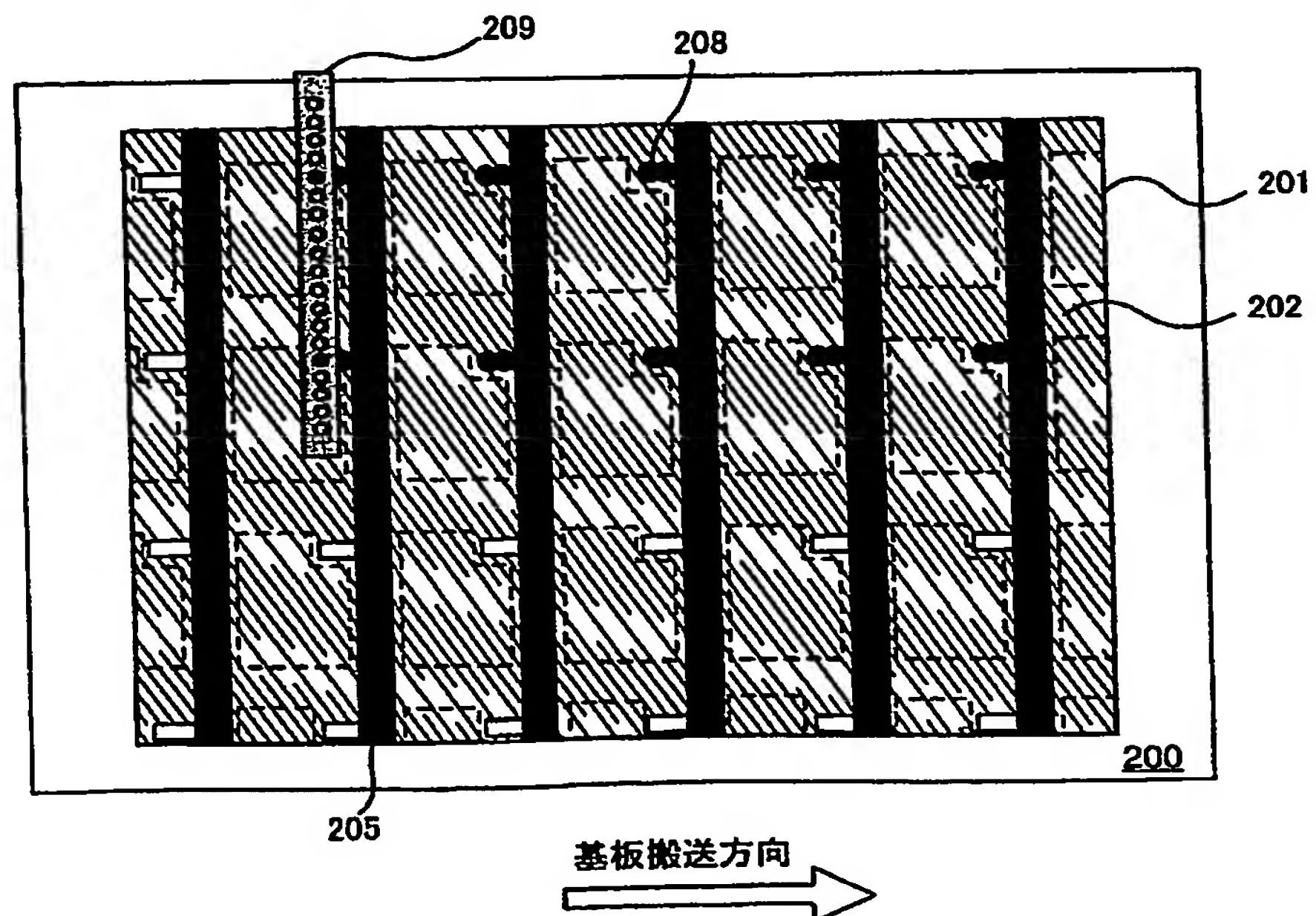


【図 21】

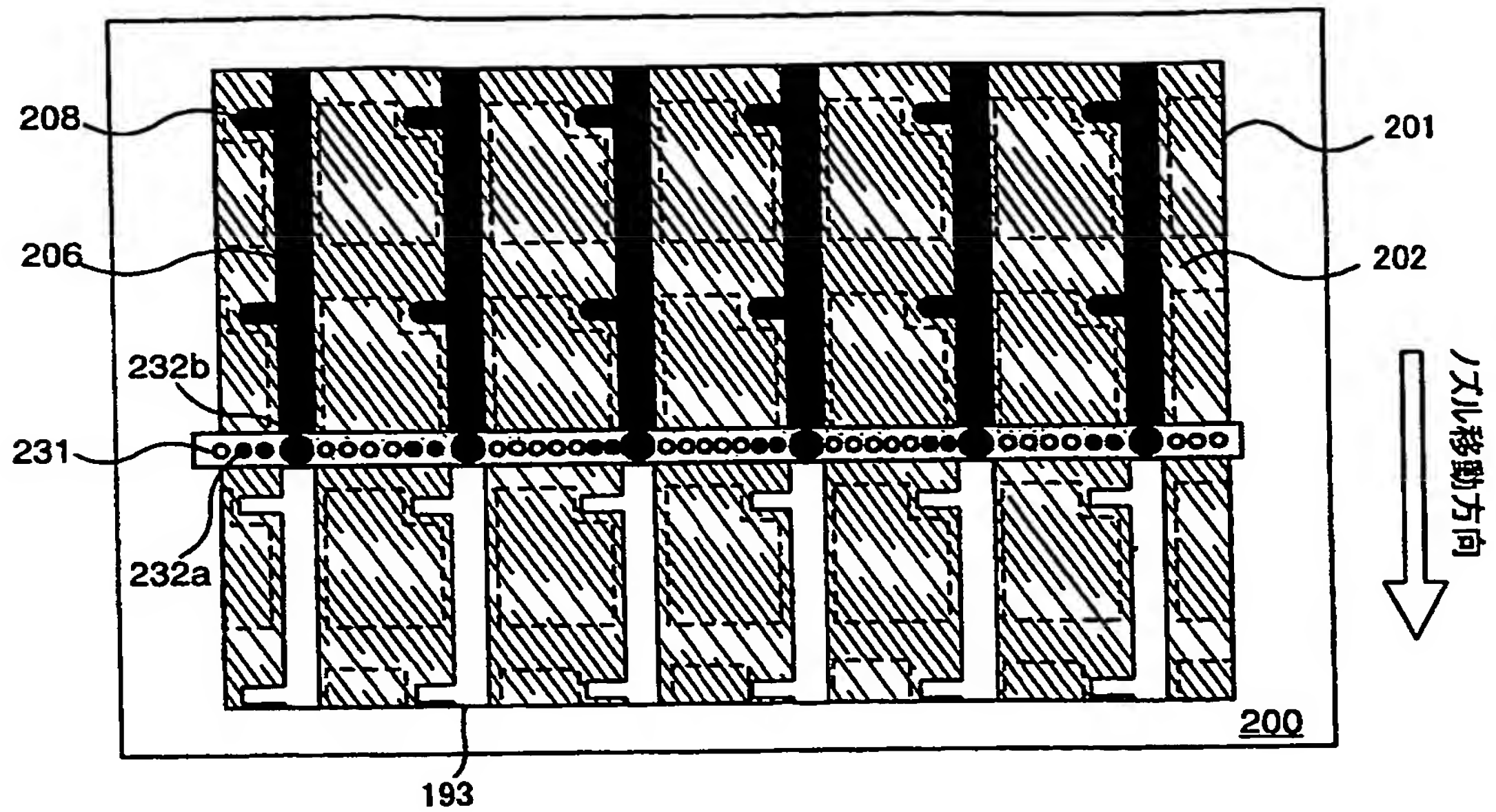
(A) 連続的吐出(ノードル)により配線部形成後、UV照射



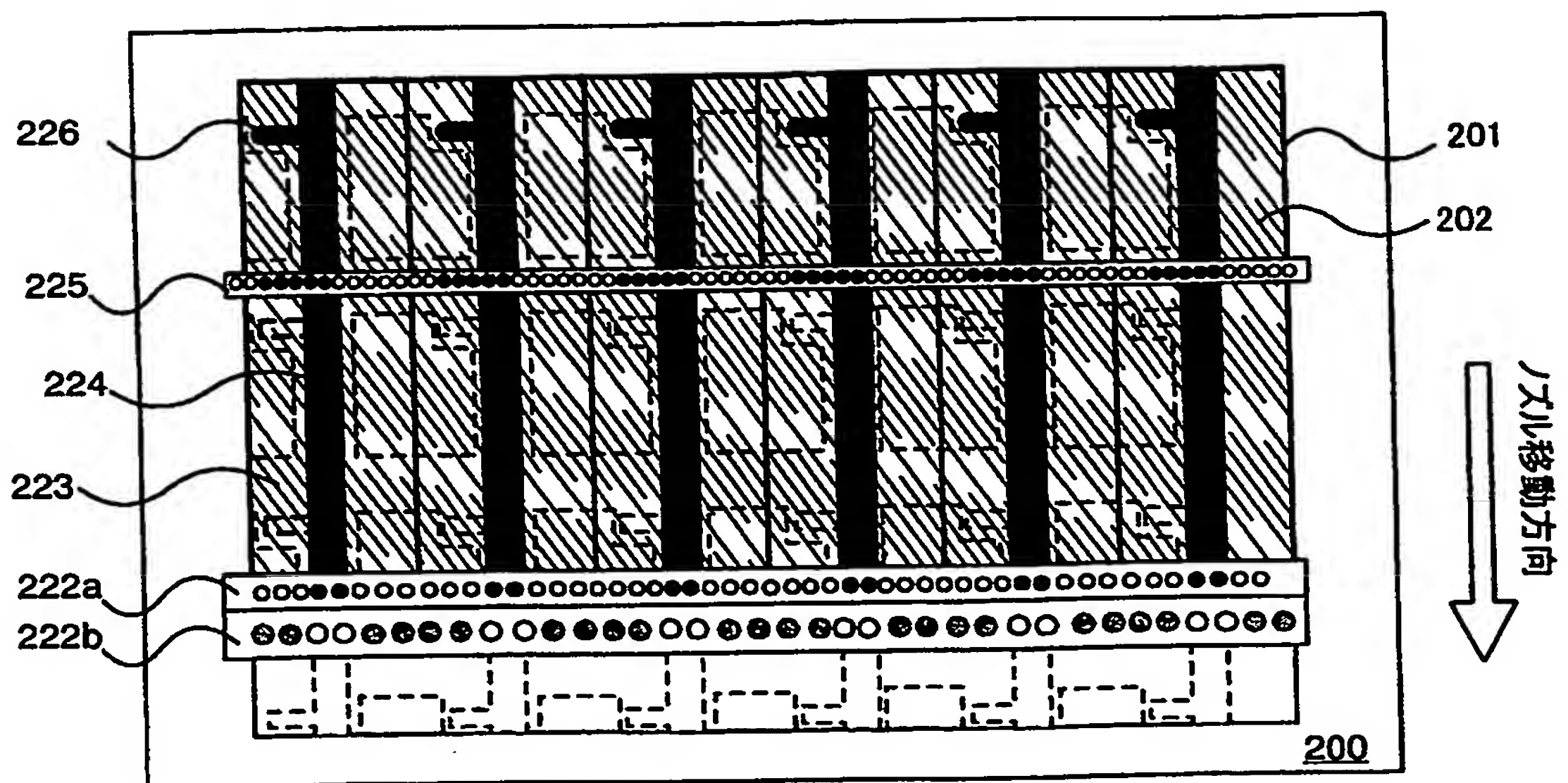
(B) 断続的吐出(ドット)により電極部形成



【図 2 2】

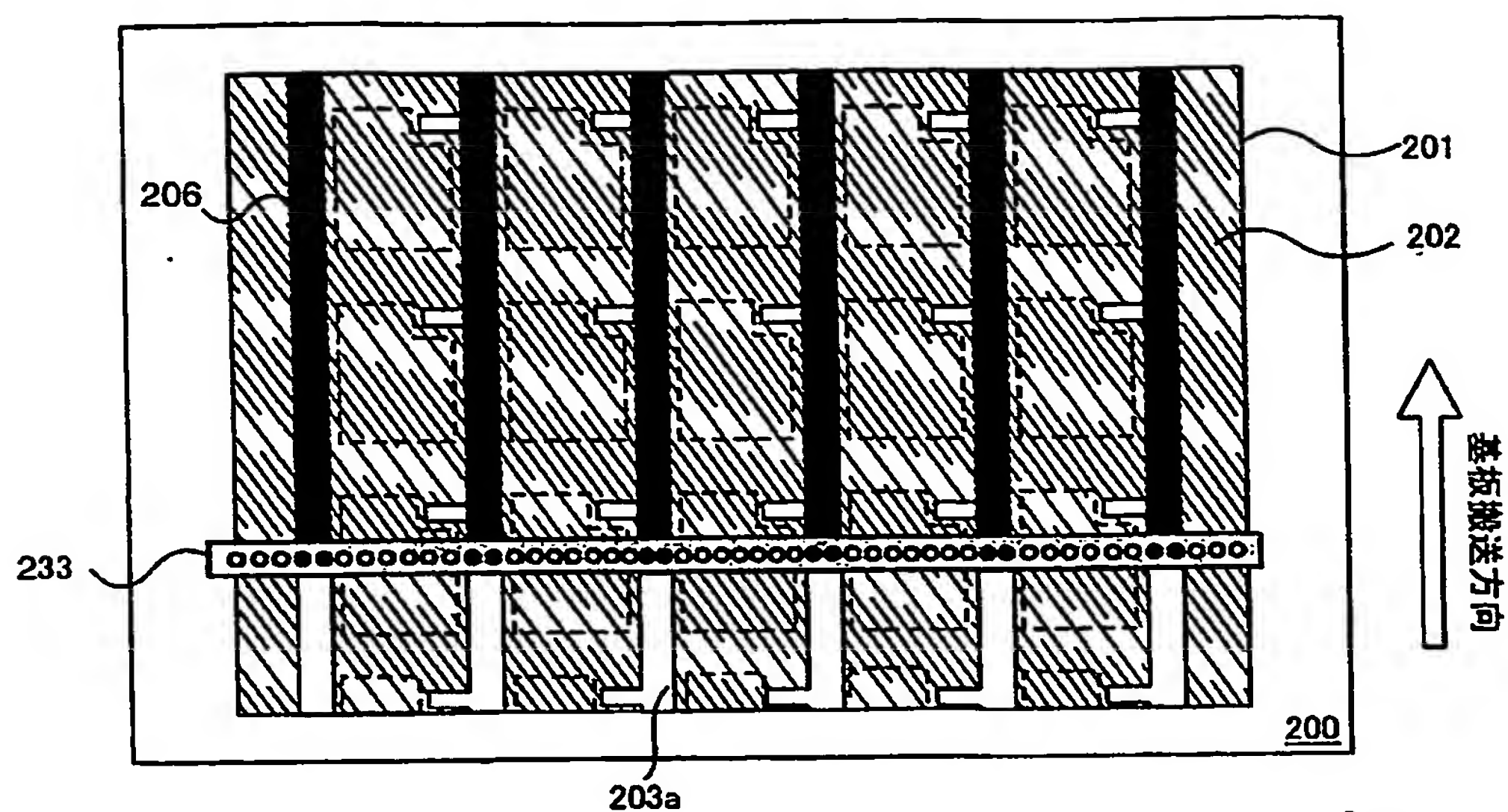


【図 2 3】



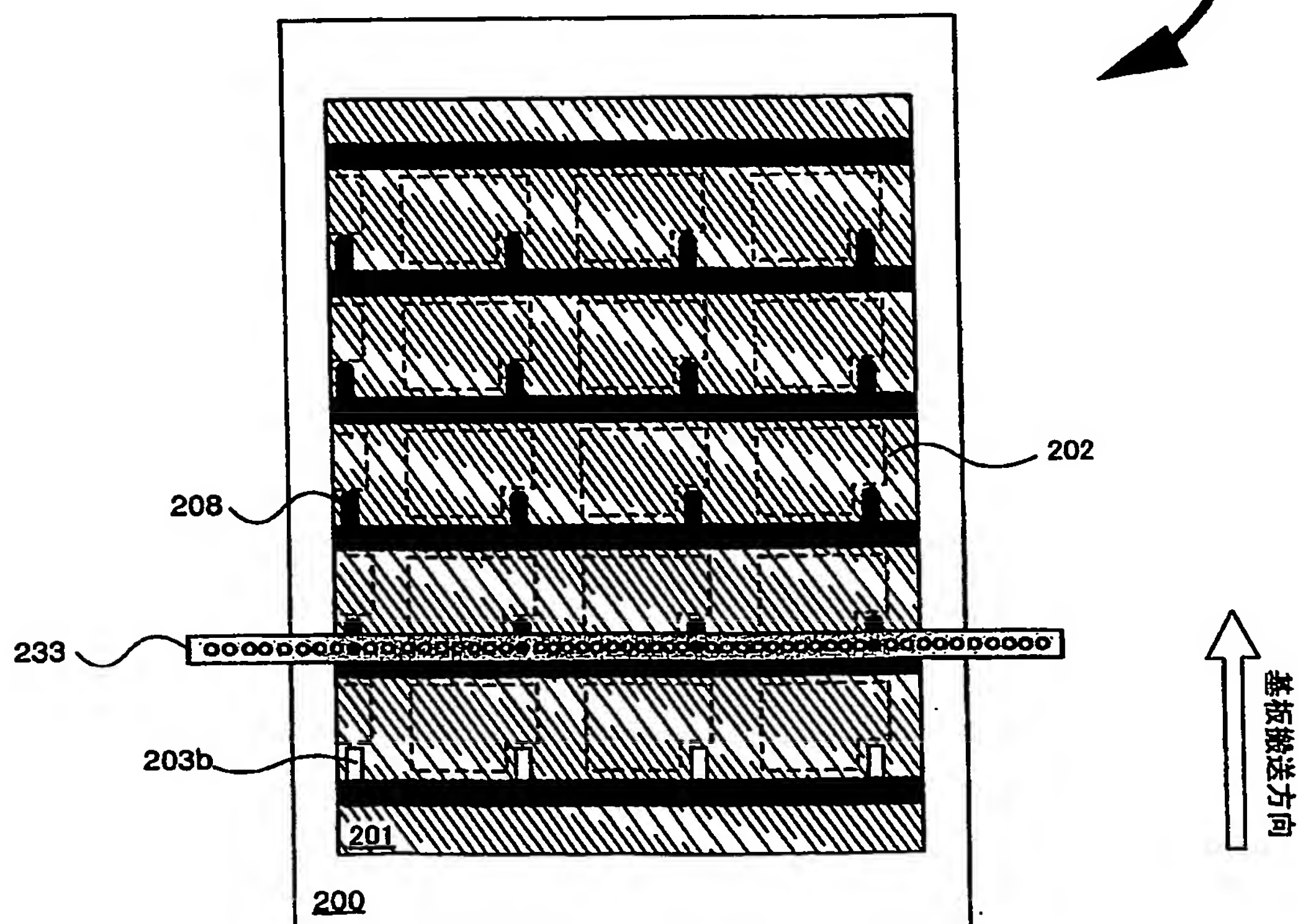
【図 24】

(A) 連続的吐出により配線部形成



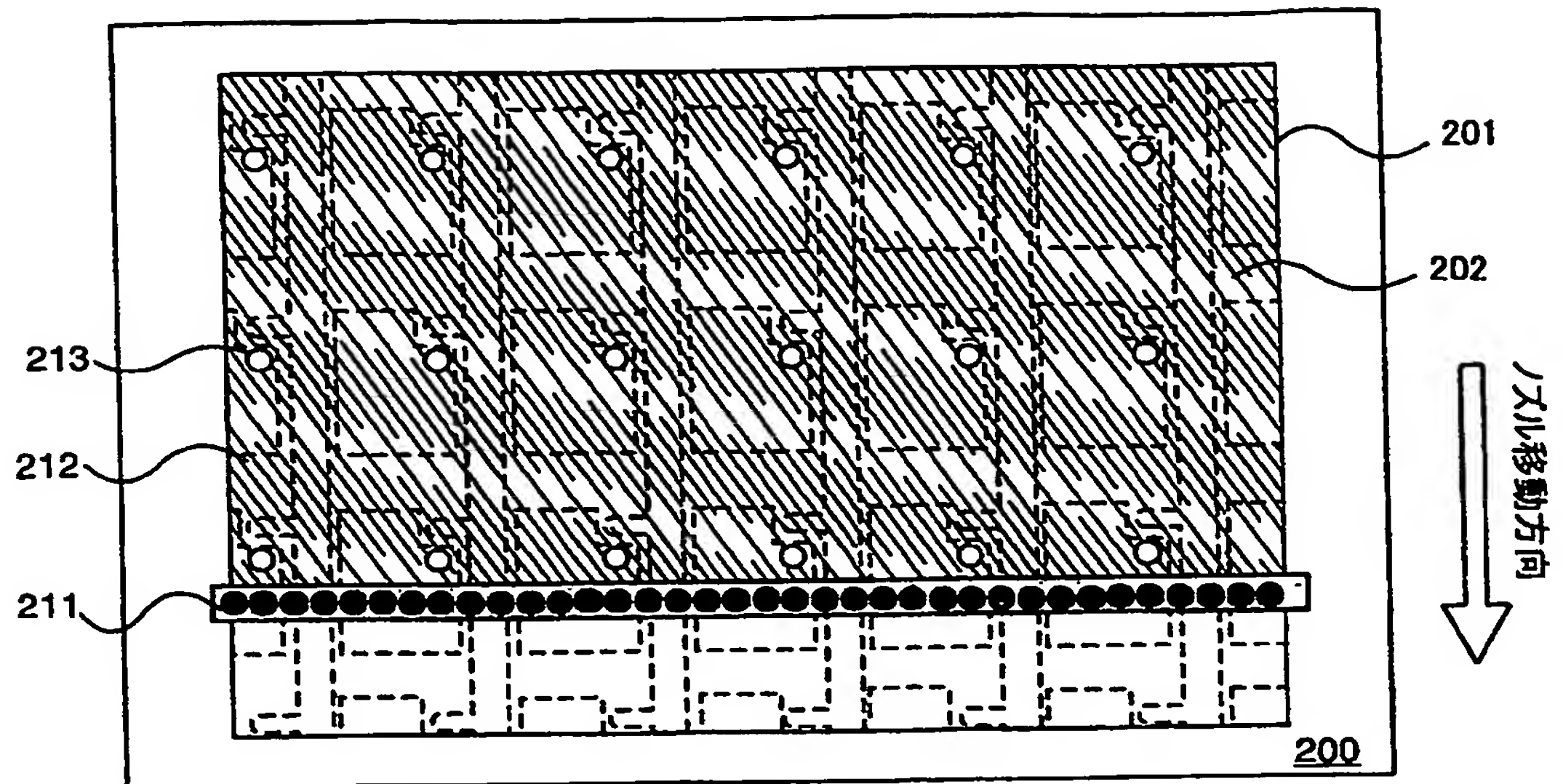
(B) 断続的吐出により電極部形成

基板ステージ回転

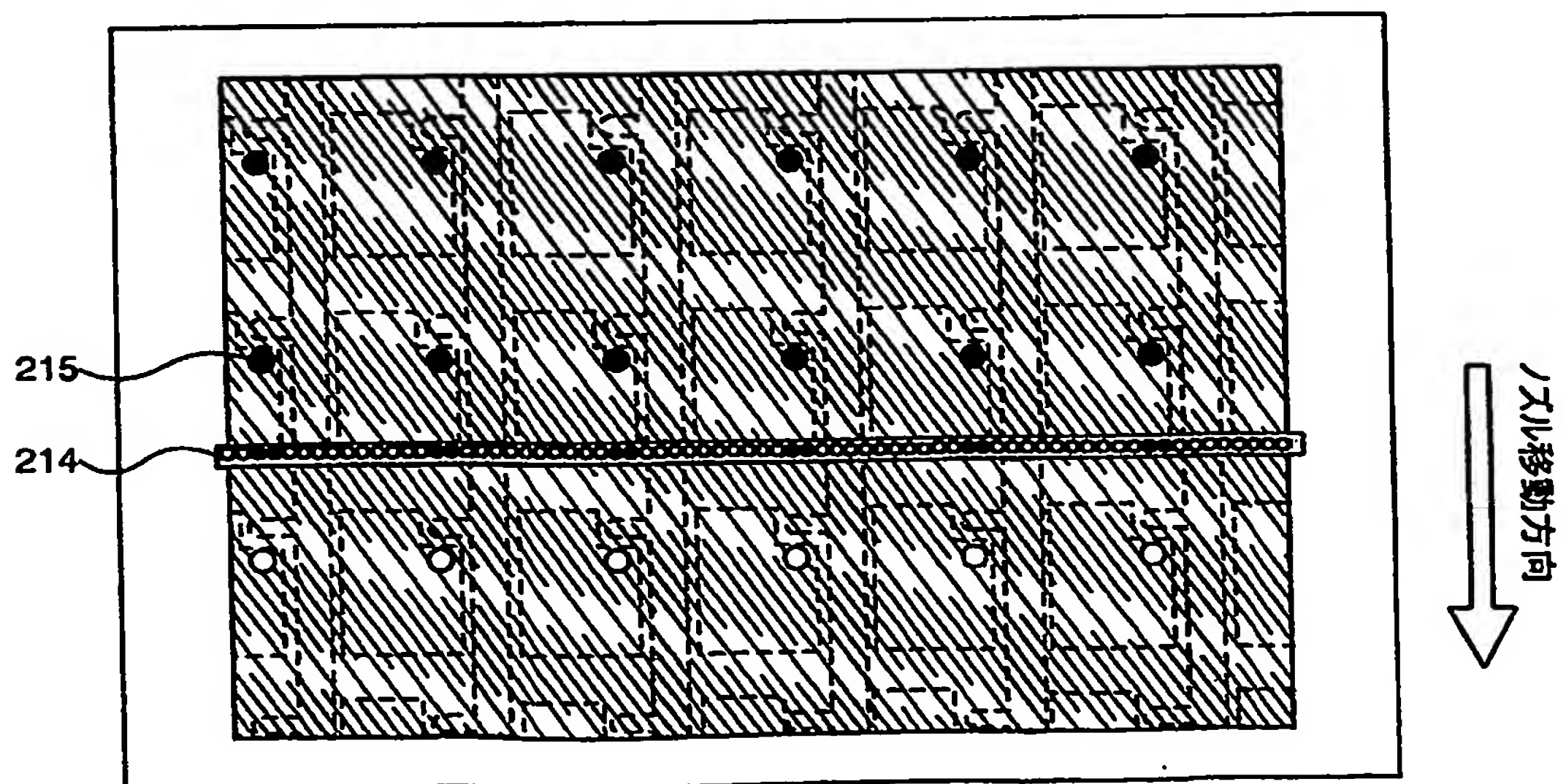


【図 25】

(A) 連続的吐出(ヌードル)により層間絶縁膜形成

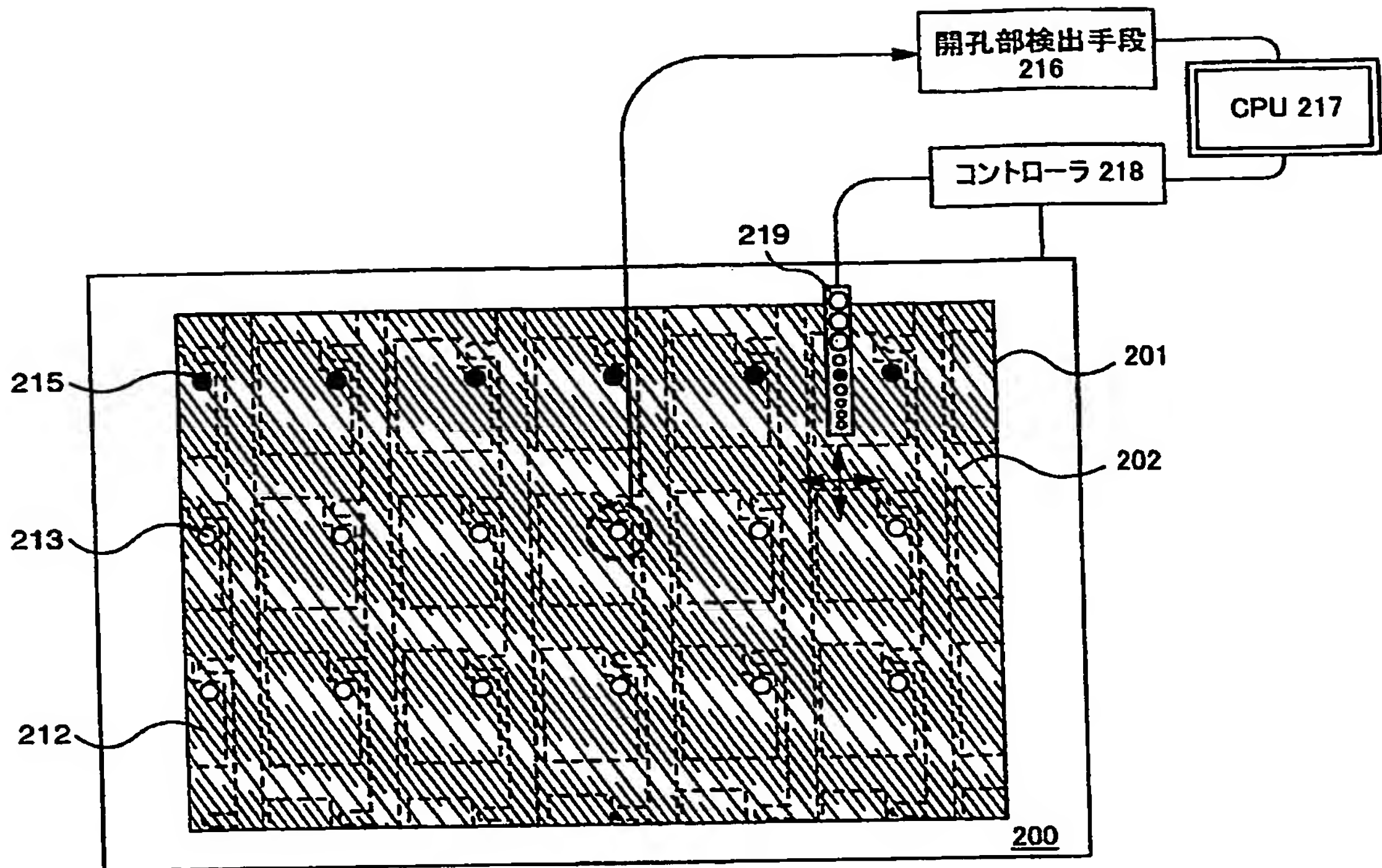


(B) 断続的吐出(ドット)によりコンタクトピラー形成

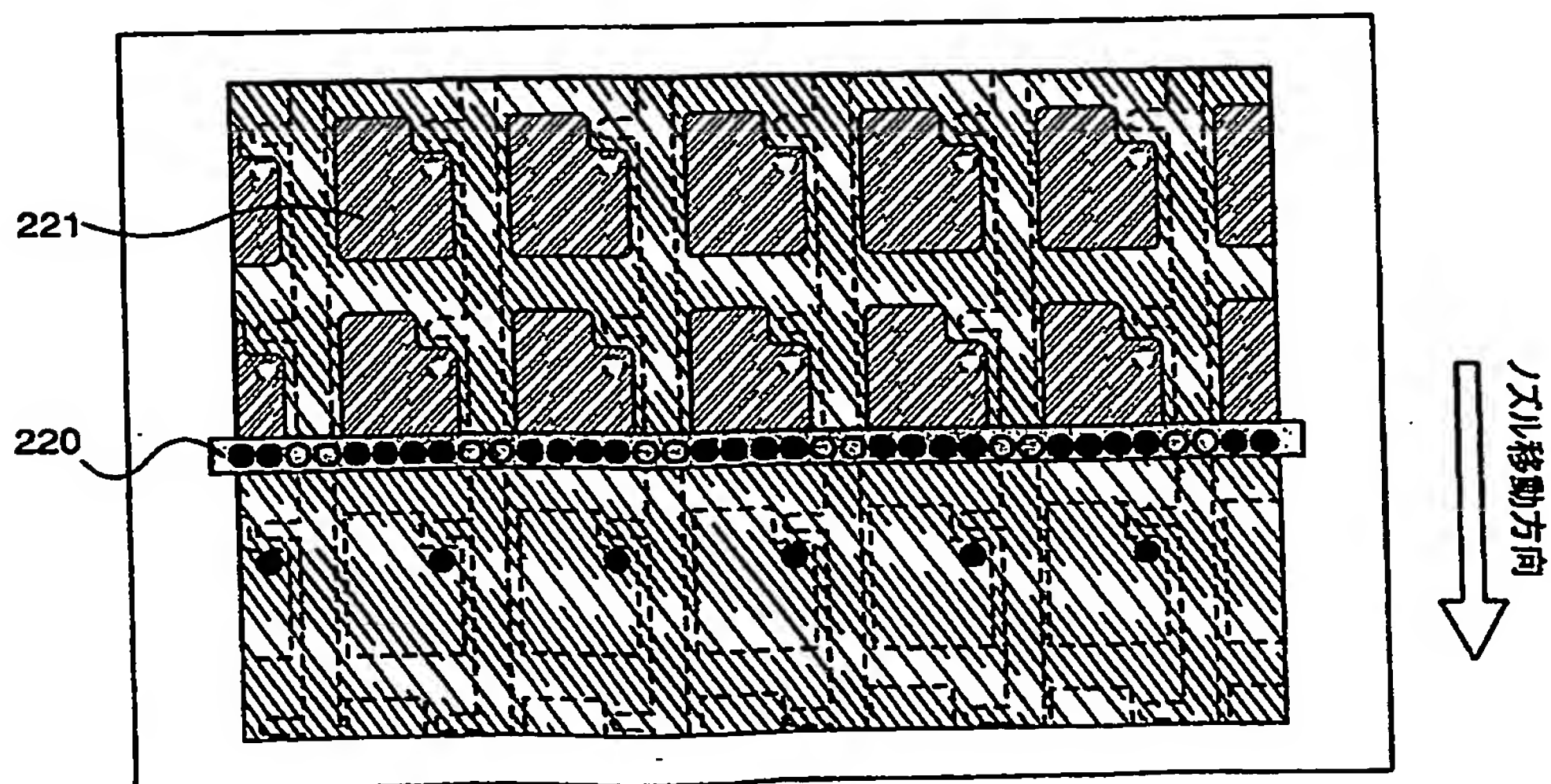


【図 26】

(B') 開孔部検出手段を用いてコンタクトピラー形成

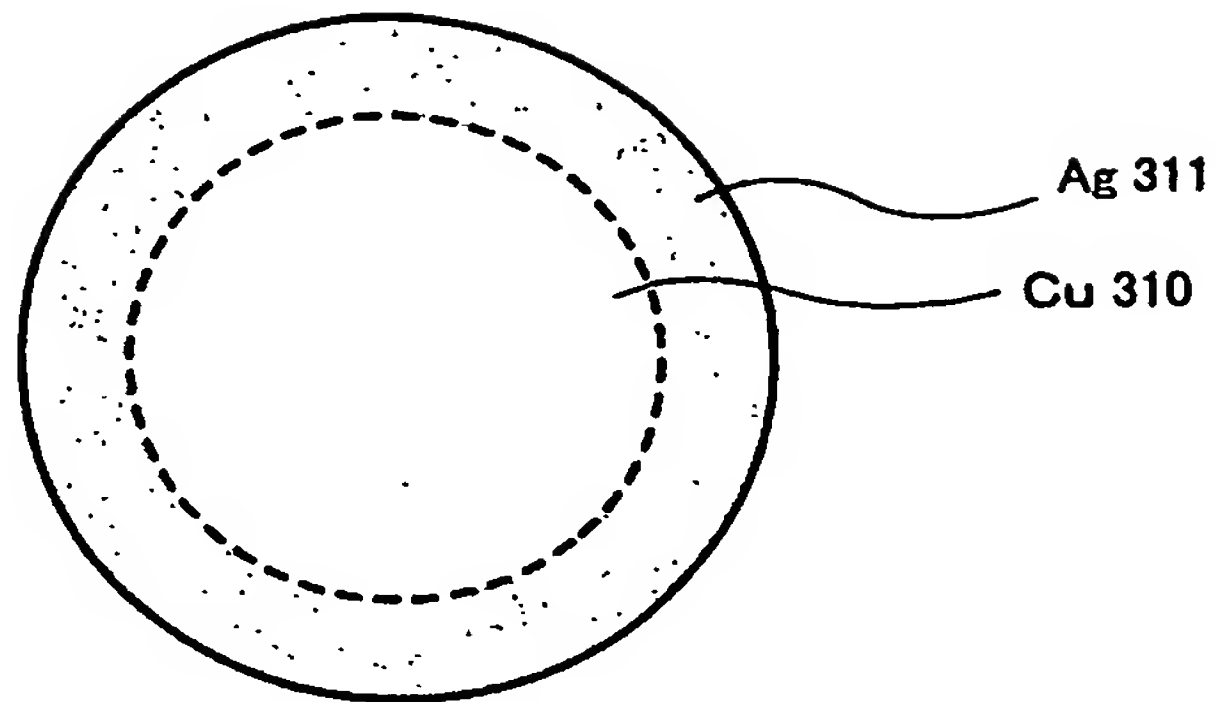


(C) 連続的吐出又は断続的吐出により画素電極形成

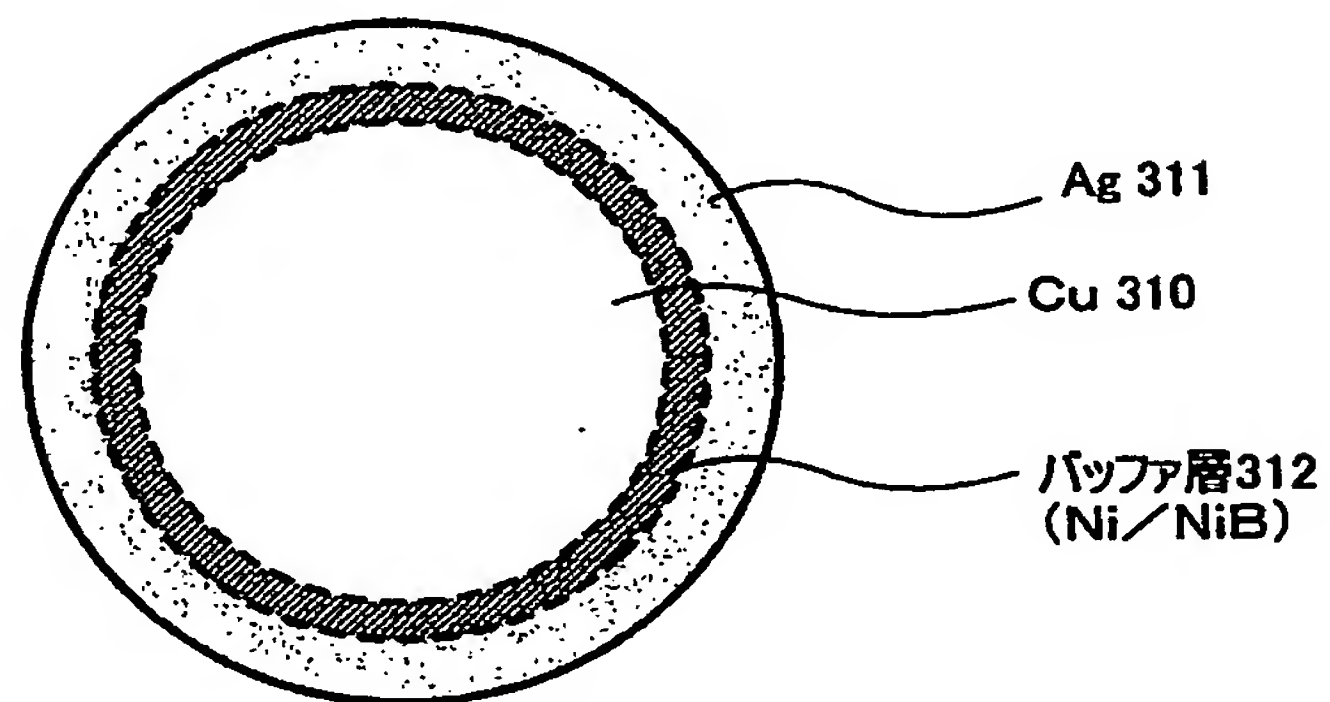


【図 27】

(A)

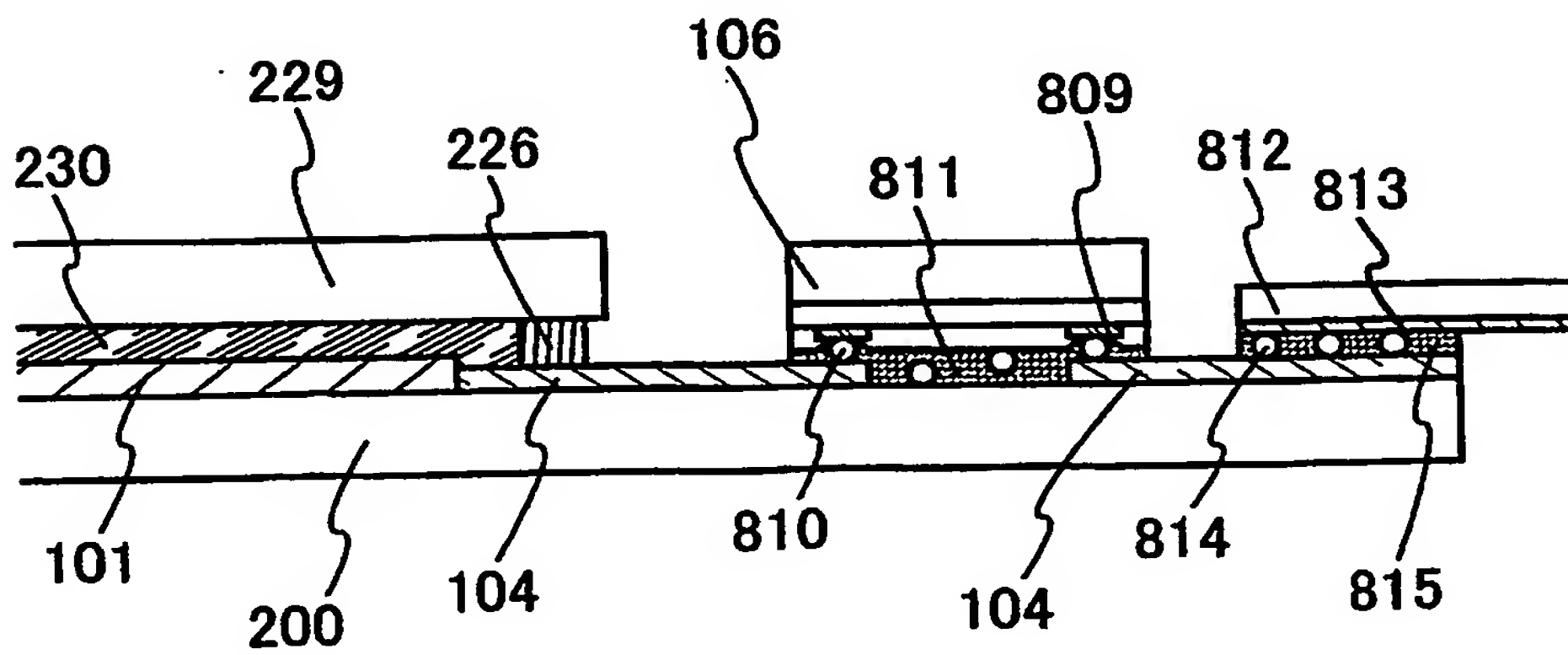


(B)

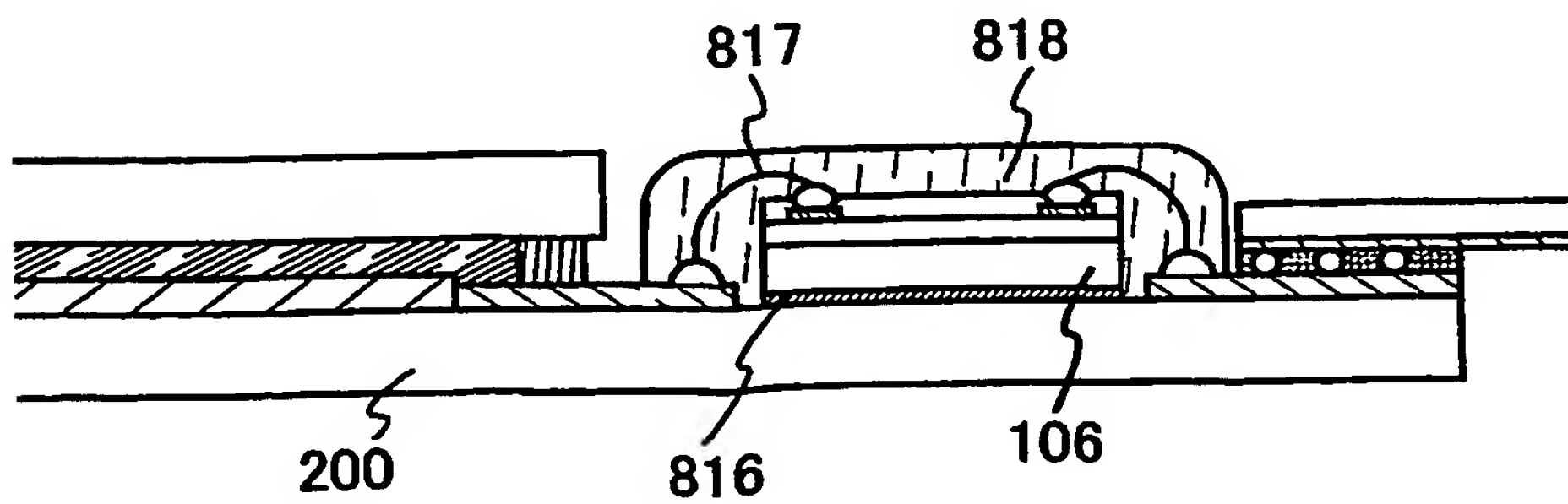


【図 28】

(A)

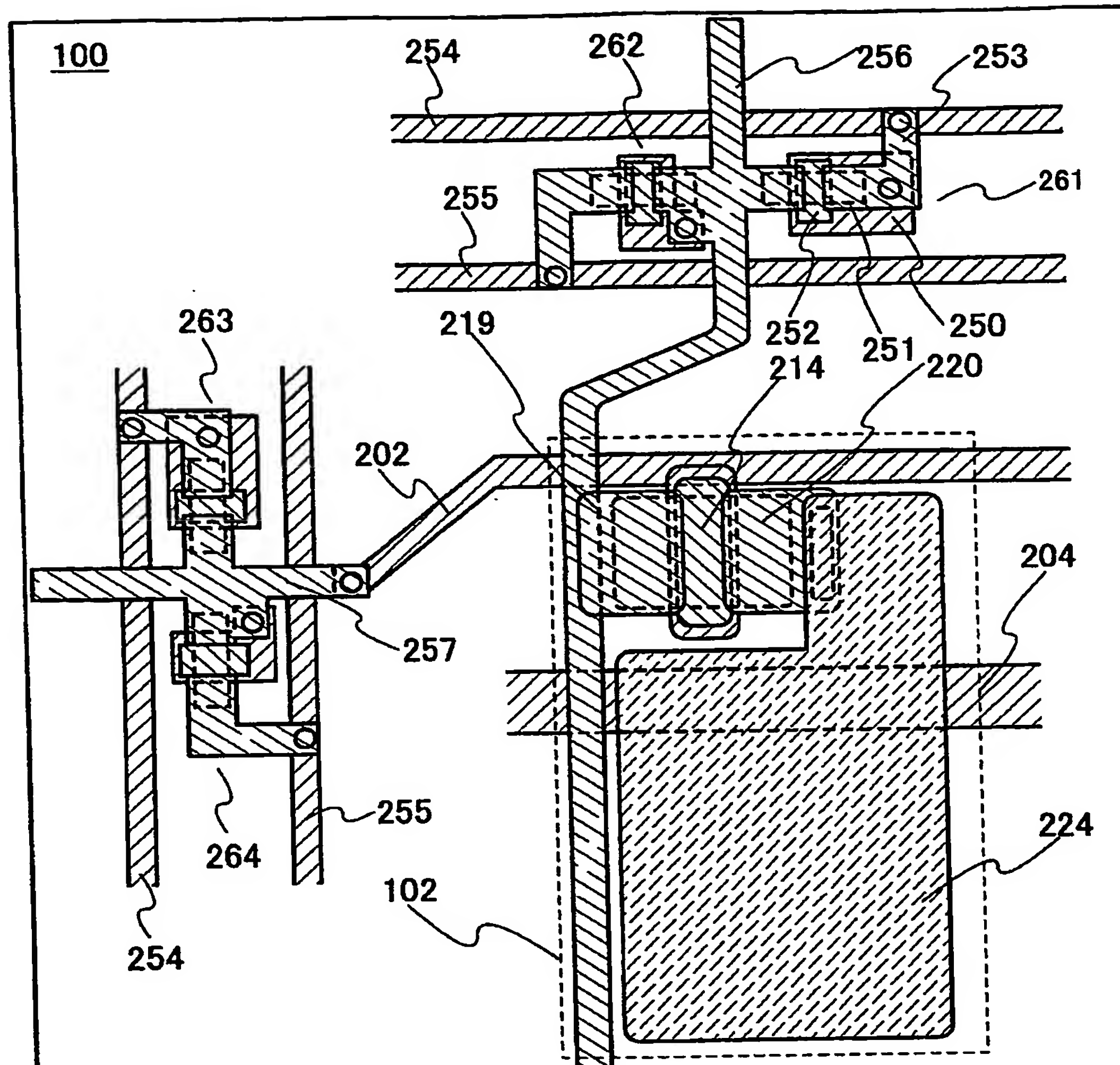


(B)

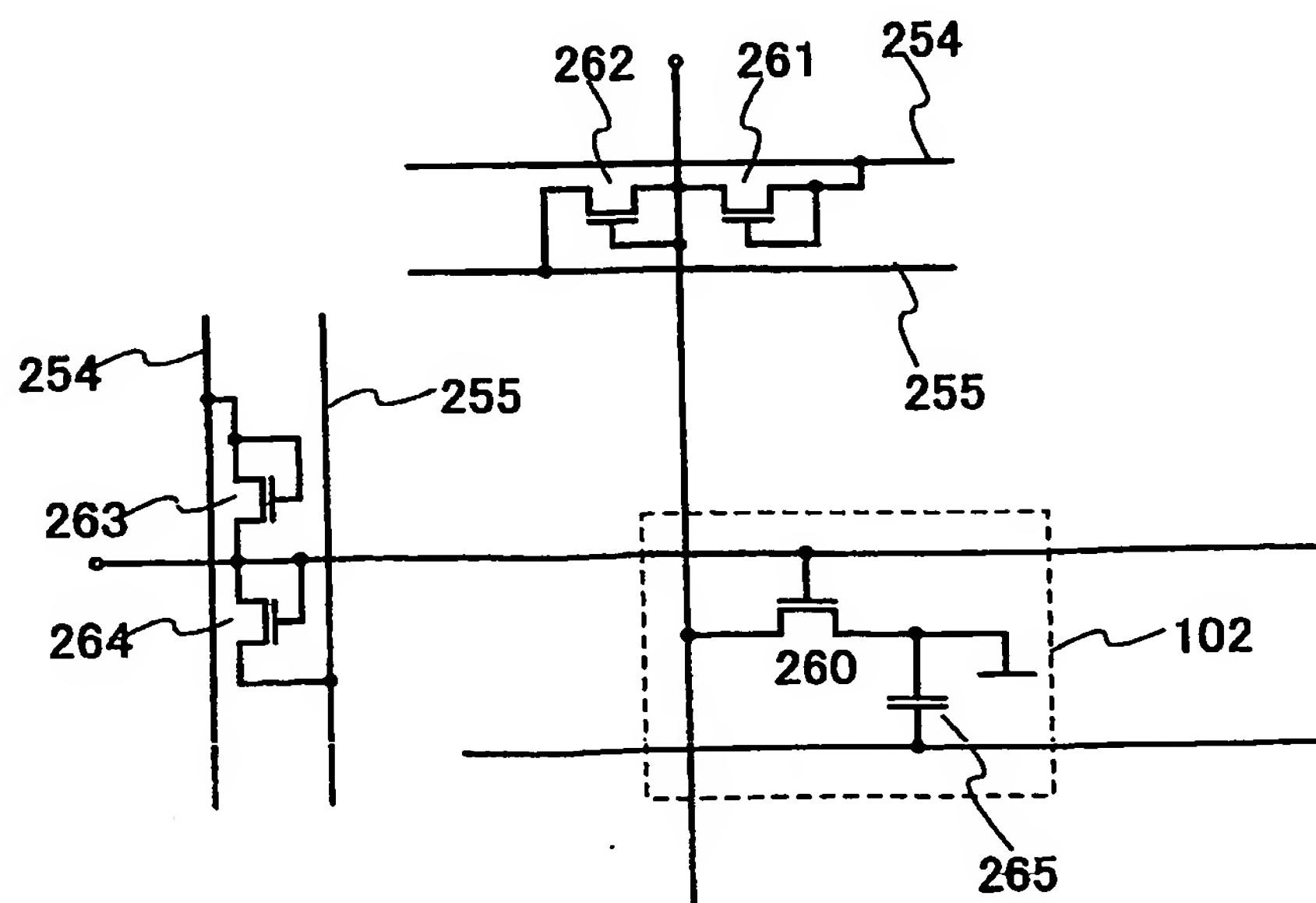


【図 29】

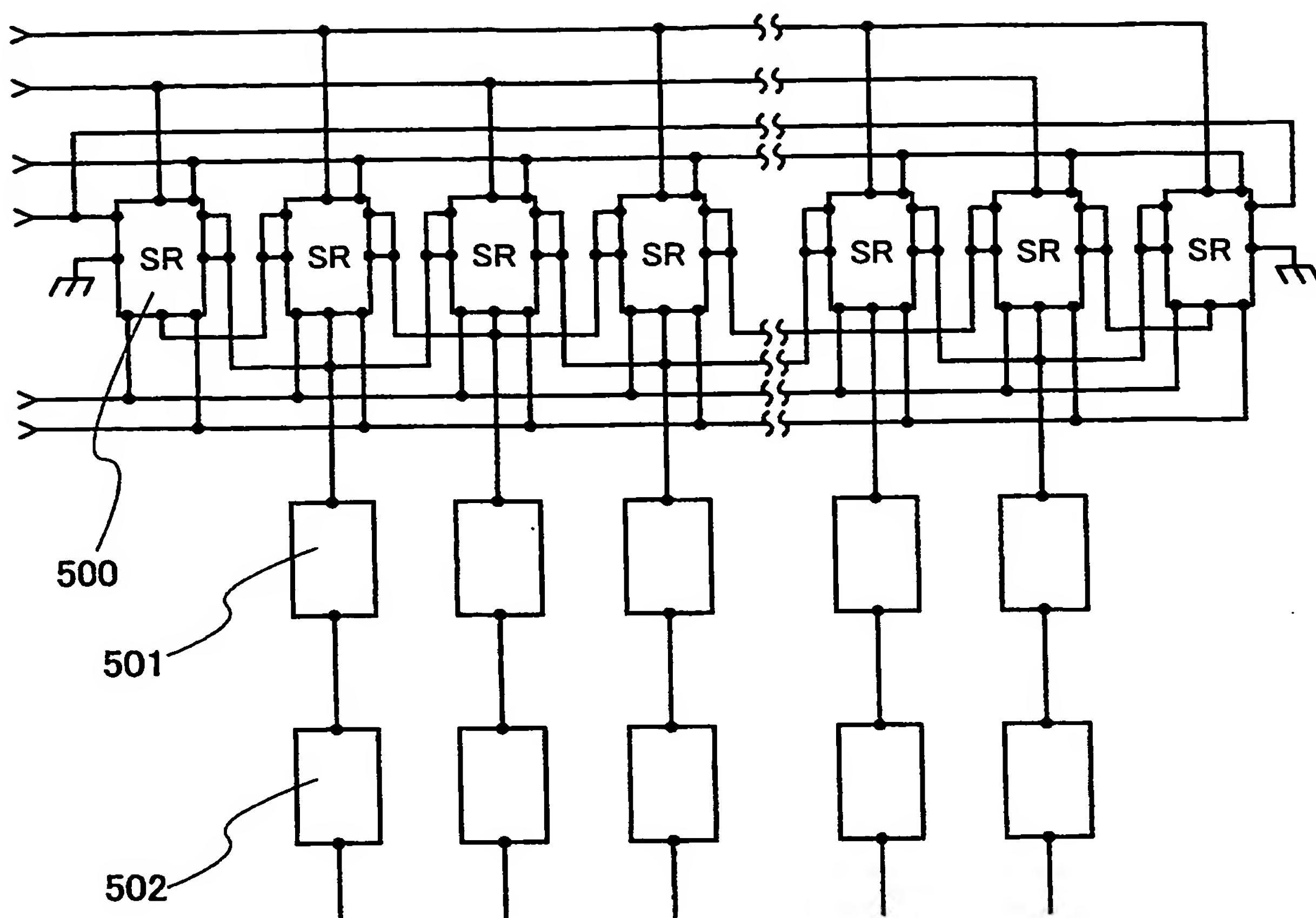
(A)



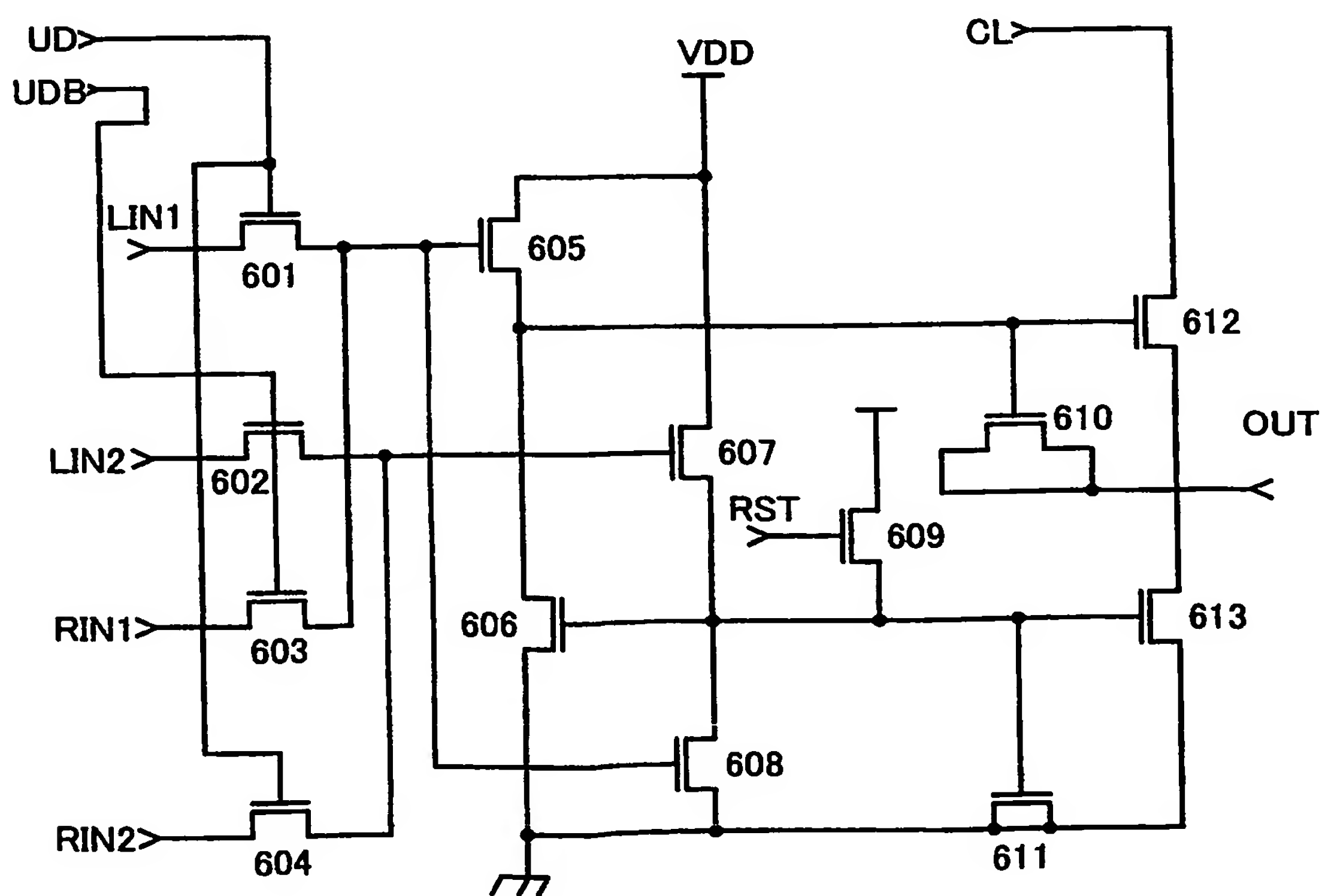
(B)



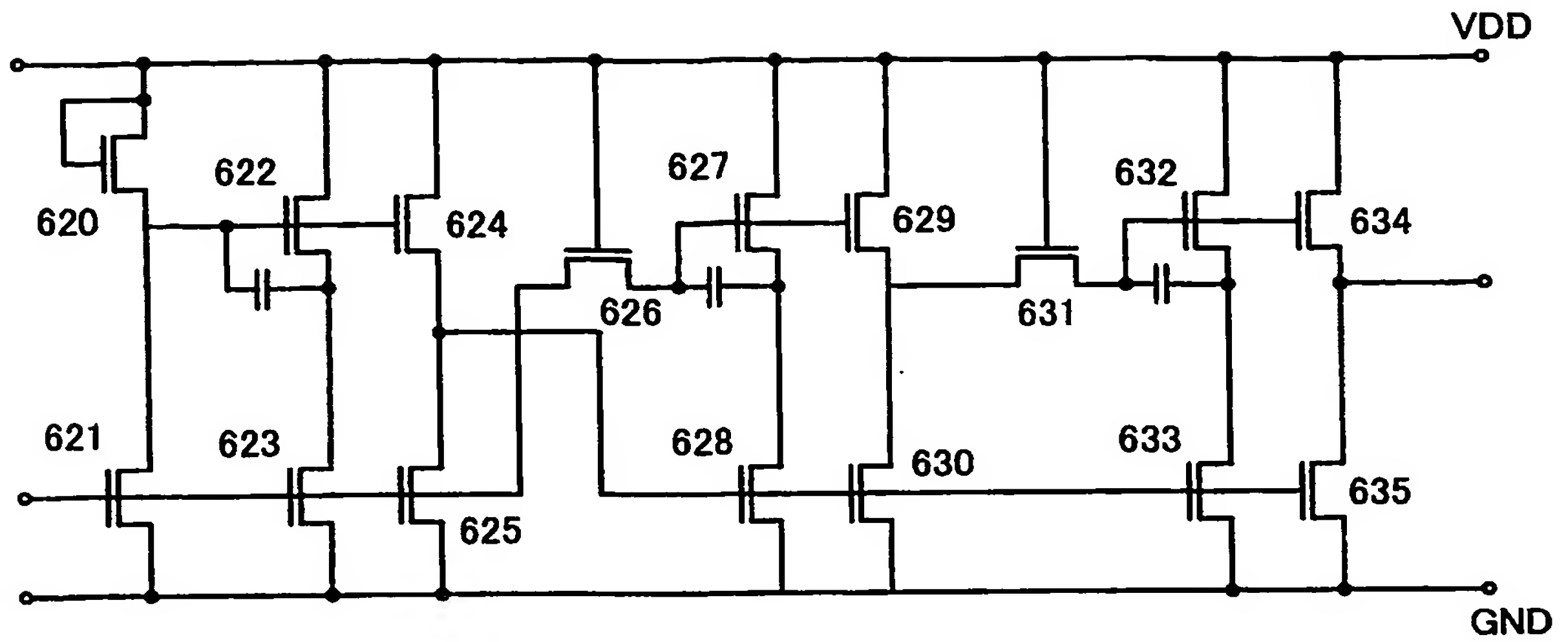
【図 30】



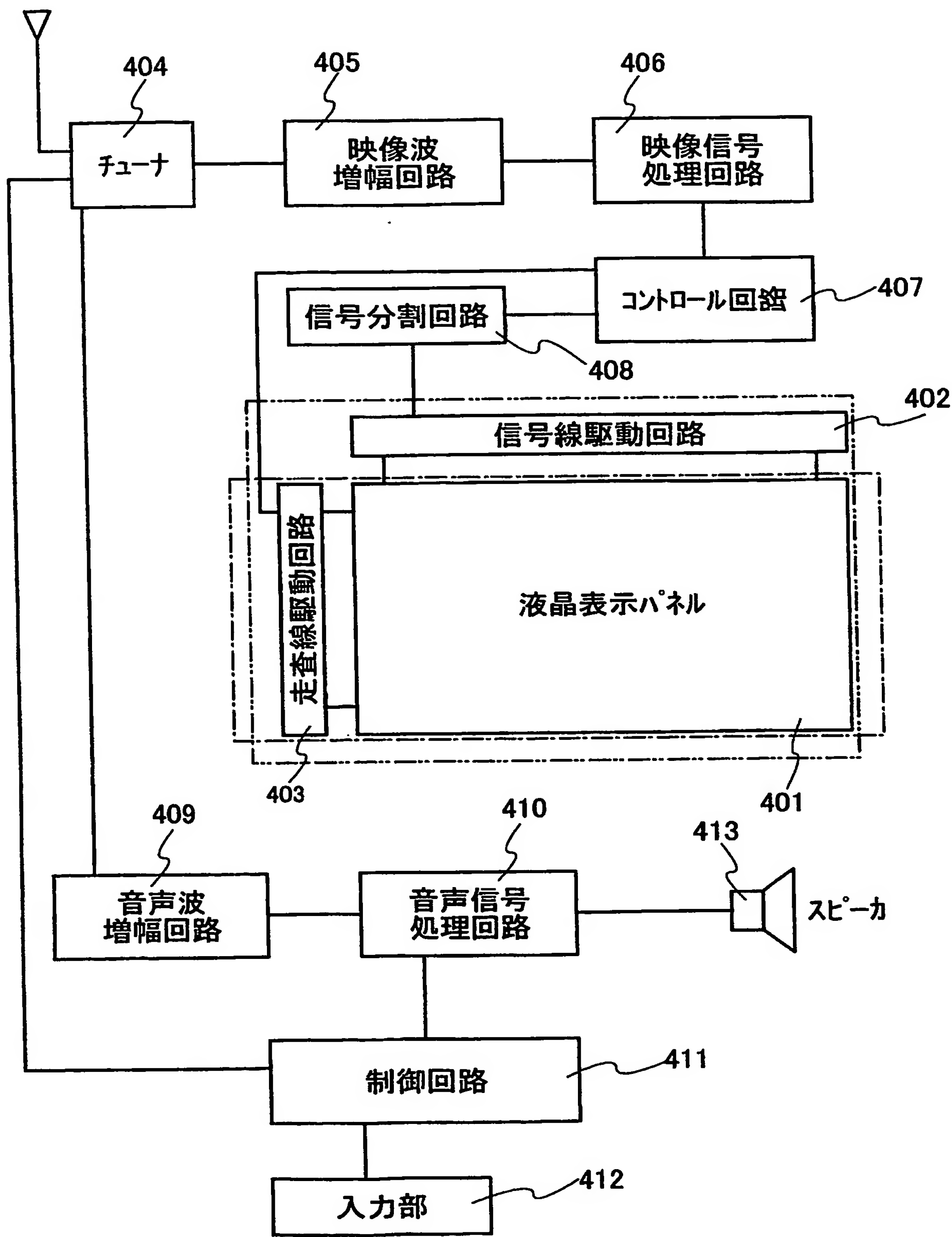
【図 31】



【図 3 2】

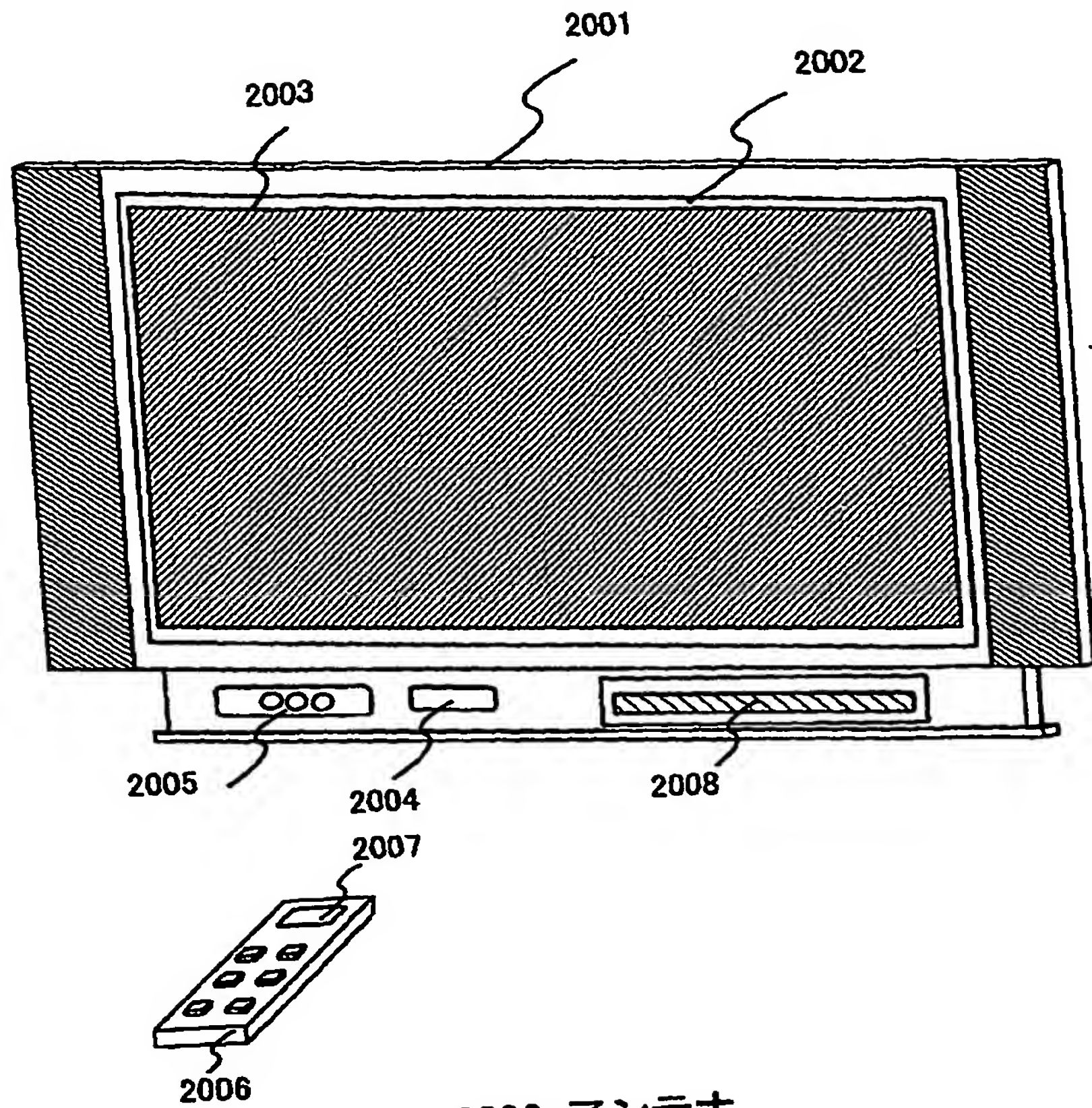


【図 3 3】

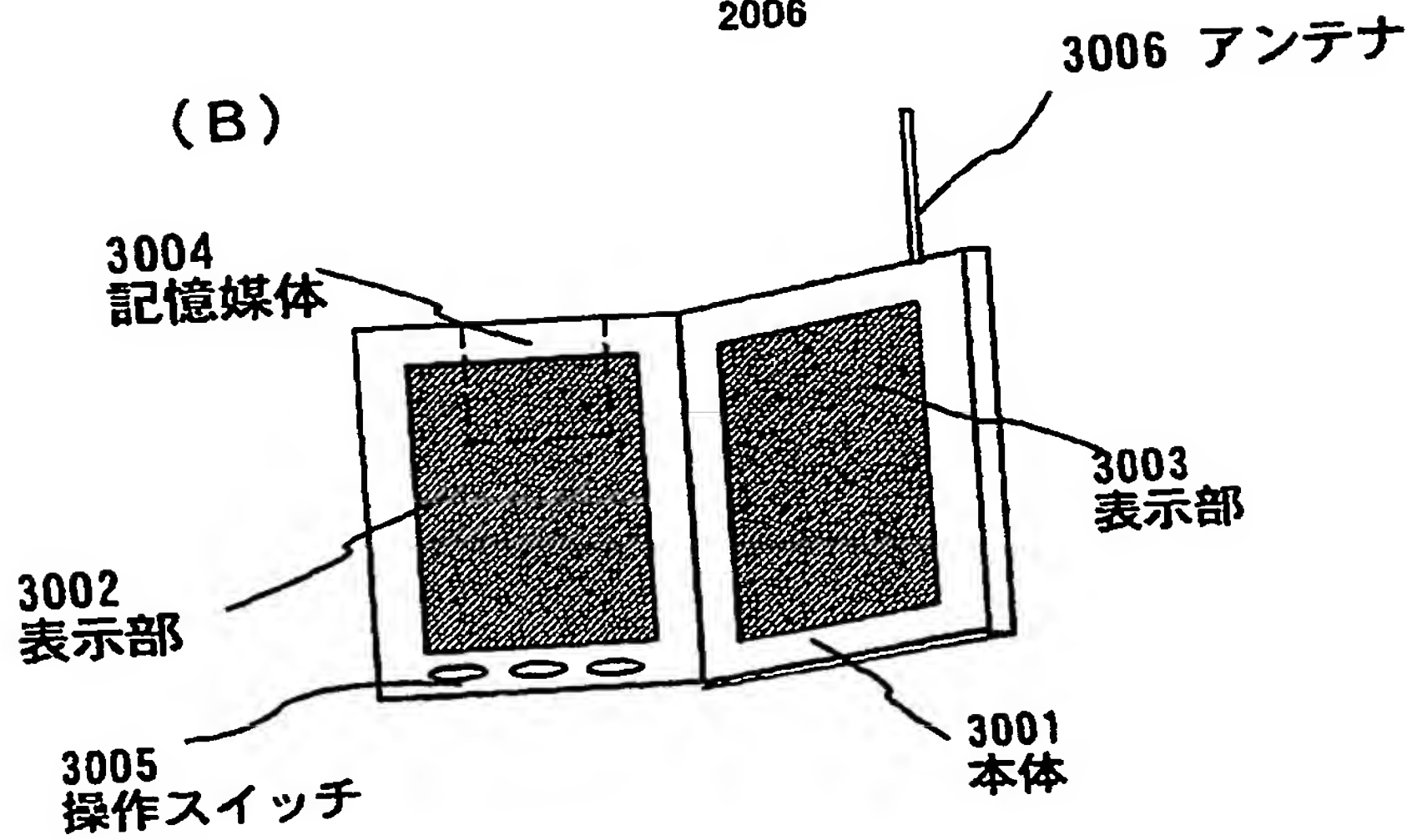


【図 34】

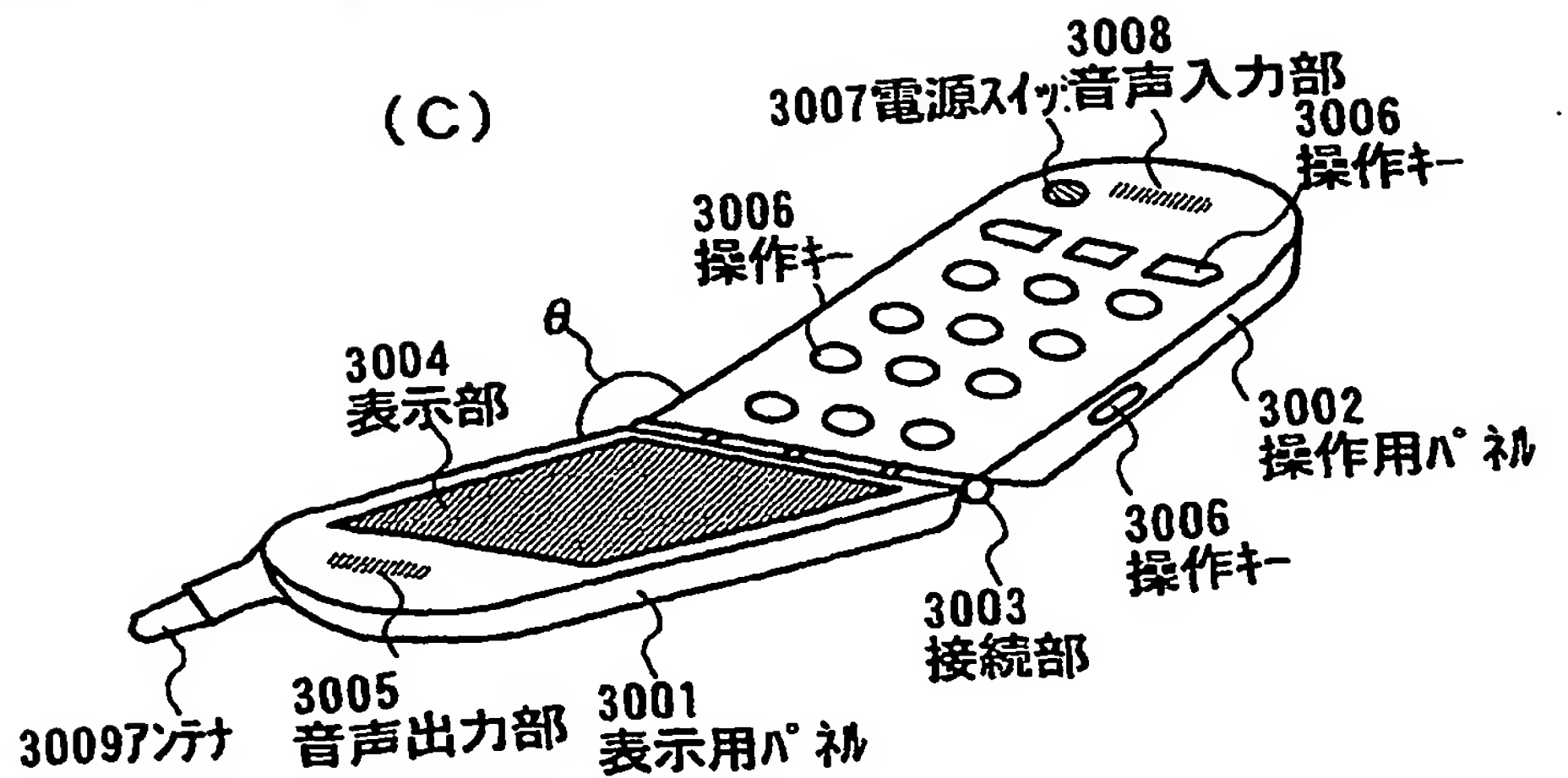
(A)



(B)

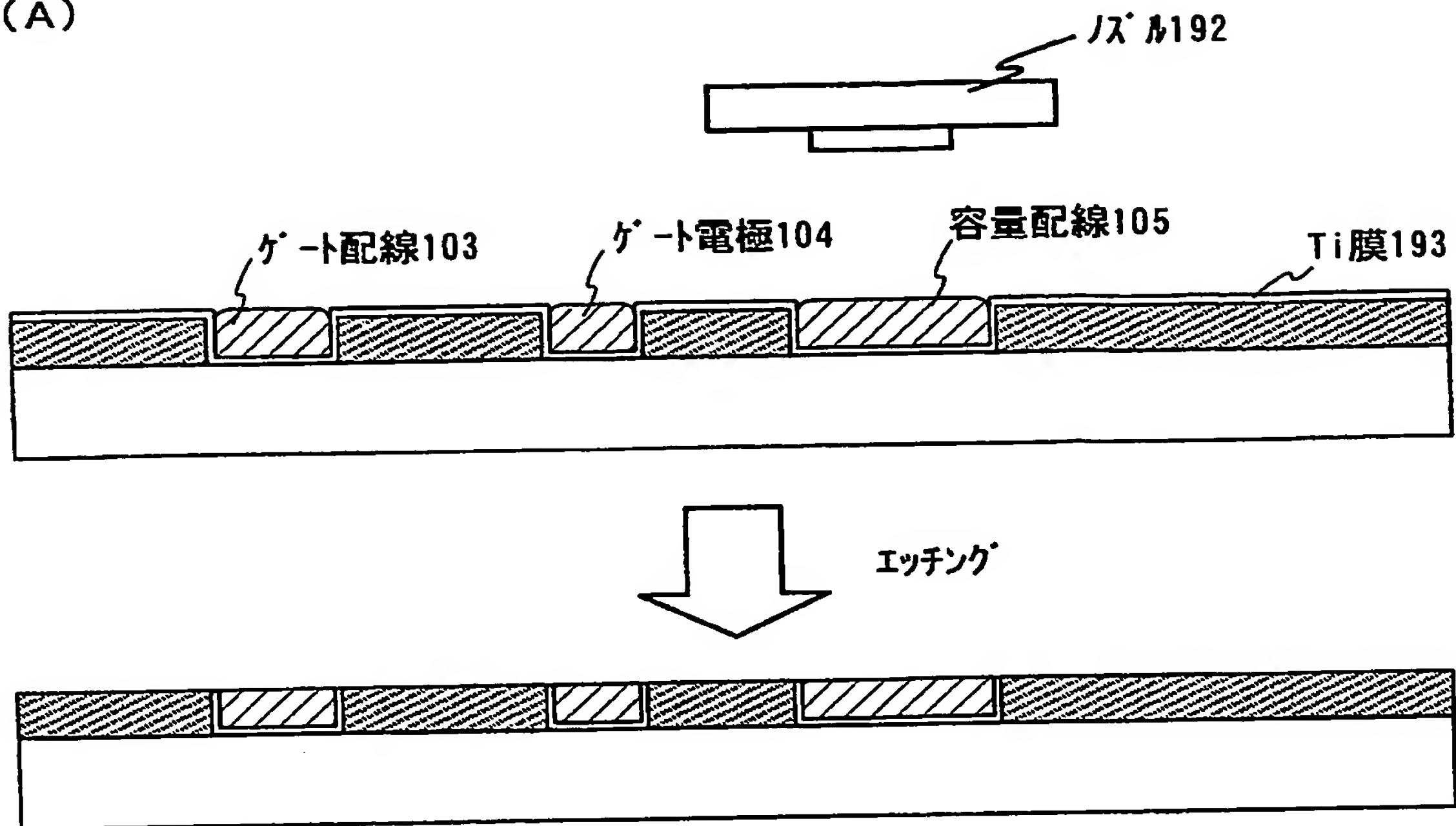


(C)

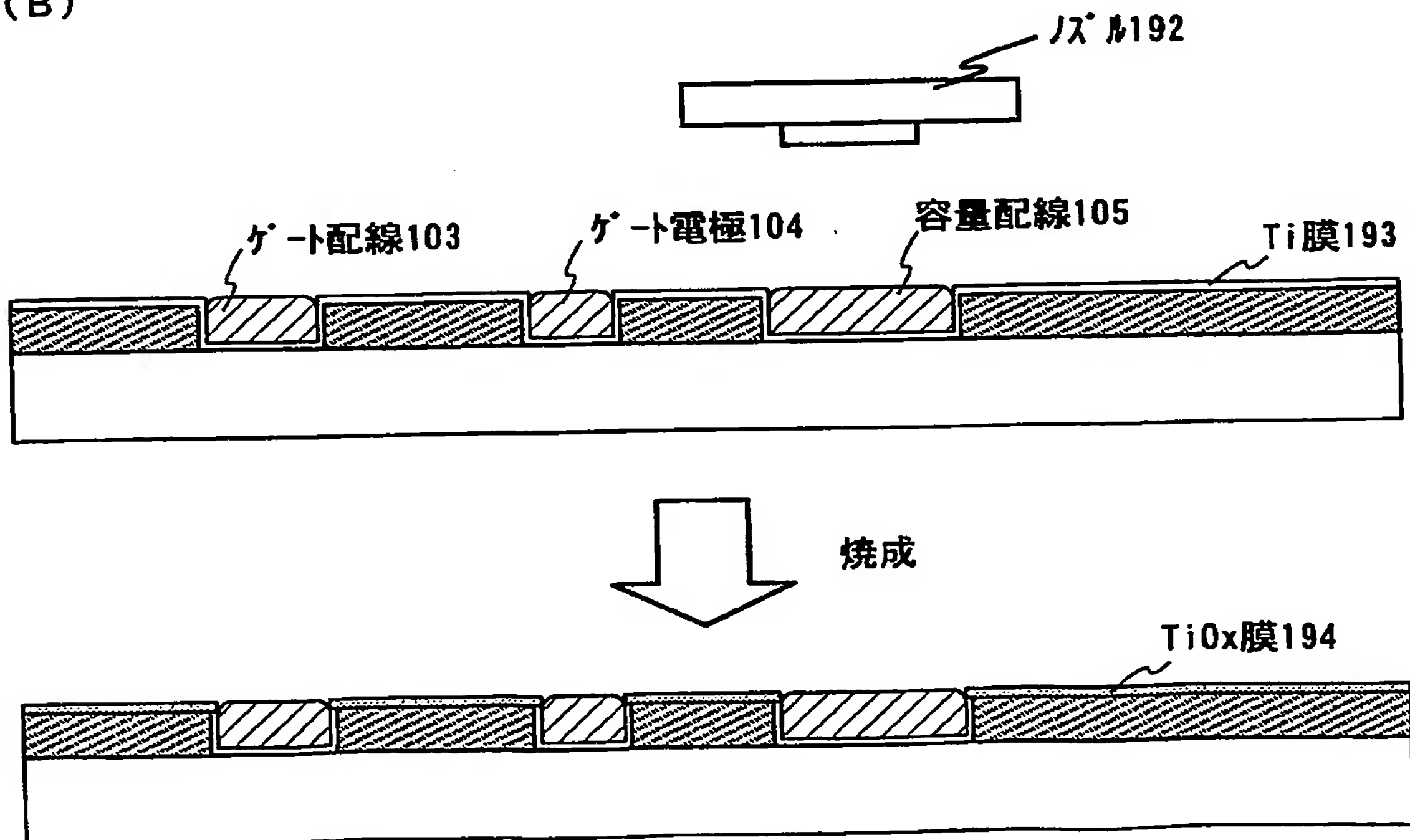


【図 35】

(A)



(B)



【書類名】 要約書**【要約】**

【課題】 ガラス基板のサイズが、第7世代（2 0 0 0 × 2 2 0 0 mm）、若しくはそれ以上の畳6畳分（2 7 0 0 × 3 6 0 0 mm）サイズが想定されるにつけ、従来のパターンニング方法のみによるプロセスでは、生産性良く、低コストで表示パネルを製造することが困難な状況に鑑み、材料の利用効率を向上させ、かつ、作製工程を簡略化して作製可能な液晶表示装置及びその製造技術を提供することを目的する。

【解決手段】 本発明に係る液晶表示装置は、液晶を挟持する二つの基板のうち、一方の基板上に形成された少なくとも一の導電体の周囲には、樹脂が形成されている構成を有していることにより、該導電体を液滴吐出法によって樹脂の間に吐出することによって簡単に形成することができ、導電材料も節約することができる。

【選択図】 図5

特願 2 0 0 3 - 4 0 3 8 4 8

出 願 人 履 歴 情 報

識別番号 [0 0 0 1 5 3 8 7 8]

1. 変更年月日	1 9 9 0 年 8 月 1 7 日
[変更理由]	新規登録
住 所	神奈川県厚木市長谷 3 9 8 番地
氏 名	株式会社半導体エネルギー研究所

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP04/018105

International filing date: 30 November 2004 (30.11.2004)

Document type: Certified copy of priority document

Document details: Country/Office: JP
Number: 2003-403848
Filing date: 02 December 2003 (02.12.2003)

Date of receipt at the International Bureau: 24 March 2005 (24.03.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse